

DISEÑO Y CONSTRUCCIÓN DE UN MÓDULO DE ADQUISICIÓN DE
SEÑALES PARA LAS PRÁCTICAS DE LABORATORIO DE ELECTRÓNICA II

MANUEL JOSÉ MEJÍA FUENTES
JORGE MARIO HERNÁNDEZ SERRANO

UNIVERSIDAD PONTIFICIA BOLIVARIANA
FACULTAD DE INGENIERÍA ELECTRÓNICA
ESCUELA DE INGENIERÍA
BUCARAMANGA
2011

DISEÑO Y CONSTRUCCIÓN DE UN MÓDULO DE ADQUISICIÓN DE SEÑALES
PARA LAS PRÁCTICAS DE LABORATORIO DE ELECTRÓNICA II

MANUEL JOSÉ MEJÍA FUENTES
JORGE MARIO HERNÁNDEZ SERRANO

Trabajo de grado presentado como requisito para optar por el título de
Ingeniero Electrónico.

Director de Proyecto
M.Sc. ALONSO DE JESÚS RETAMOSO LLAMAS
Ingeniero Electricista

UNIVERSIDAD PONTIFICIA BOLIVARIANA
FACULTAD DE INGENIERÍA ELECTRÓNICA
ESCUELA DE INGENIERÍA
BUCARAMANGA
2011

Nota de aceptación:

Firma del Jurado

Firma del Jurado

Bucaramanga, 22 de julio de 2011

A Dios por darme la fuerza necesaria para afrontar cada reto que nos depara la vida, además de su infinita bondad y amor.

Con mucho cariño para toda mi familia, en especial a mi madre que siempre me ha apoyado en todos mis sueños y ha hecho lo imposible para que este logro sea una realidad.

Jorge Mario Hernández Serrano

Los autores expresan sus agradecimientos a:

El ingeniero electricista Alonso De Jesús Retamoso Llamas, director de la investigación, por su orientación en el logro de este proyecto.

A la Universidad Pontificia Bolivariana, por ofrecer en todo momento el espacio adecuado para la culminación de este logro.

Igualmente a mi familia, profesores y compañeros que desde el primer momento nos brindaron apoyo, colaboración y cariño sin ningún interés y con la mejor disposición posible.

TABLA DE CONTENIDO

Pág.

| | |
|---|-----------|
| INTRODUCCIÓN | 19 |
| OBJETIVOS | 20 |
| 1. TRANSISTORES MOSFET | 21 |
| 1.1. MOSFET DE ENRIQUECIMIENTO DE CANAL N | 21 |
| 1.1.1. Simbología | 21 |
| 1.1.2. Polarización | 22 |
| 1.1.3. (i_{DS} vs V_{DS})..... | 24 |
| 1.1.4. ZONAS DE OPERACIÓN | 25 |
| 1.2. MOSFET DE ENRIQUECIMIENTO DE CANAL P..... | 27 |
| 1.3. MOSFET DE EMPOBRECIMIENTO..... | 28 |
| 2. MICROCONTROLADOR MC9S08JM60 | 29 |
| 2.1. CARACTERÍSTICAS GENERALES | 29 |
| 2.2. DIAGRAMA DE BLOQUES DEL MICROCONTROLADOR | 31 |
| 2.3. FUENTES DE RELOJ..... | 33 |
| 2.4. CONEXIONES BÁSICAS PARA UN BUEN FUNCIONAMIENTO | 35 |
| 3. CONVERTIDOR ANALÓGICO A DIGITAL (ADC) | 38 |
| 3.1. FUENTE DE RELOJ | 38 |
| 3.2. HARDWARE DE DISPARO | 38 |
| 3.3. DESCRIPCIÓN DE LAS SEÑALES EXTERIORES | 40 |
| 3.3.1. Fuente Analógica (V_{DDAD}) | 40 |
| 3.3.2. Tierra Análoga Molió (V_{SSAD}) | 40 |
| 3.3.3. Voltaje de Referencia V_{REFH} | 40 |
| 3.3.4. Voltaje de Referencia V_{REFL} | 40 |
| 3.3.5. Entradas de Canales Analógicos ADx | 40 |
| 3.4. REGISTROS DEL MÓDULO | 41 |
| 3.4.1. Registro de estado y Control, ADCSC1 | 41 |
| 3.4.2. Registro de estado y Control, ADCSC2 | 42 |
| 3.4.3. Registro de dato resultante ADCRH | 43 |
| 3.4.4. Registro de dato resultante ADCRL..... | 43 |
| 3.4.5. Registro de comparación, ADCCVH | 44 |

| | |
|---|-----------|
| 3.4.6. Registro de comparación, ADCCVL..... | 44 |
| 3.4.7. Registro de configuración, ADCCFG | 44 |
| 3.4.8. Registro de control de pines de entrada, APCTL1 | 46 |
| 3.4.9. Registro de control de pines de entrada, APCTL2..... | 47 |
| 3.4.10. Registro de control de pines de entrada, APCTL3..... | 47 |
| 3.5. FUNCIONAMIENTO | 48 |
| 4. COMUNICACIÓN SPI | 49 |
| 4.1. DESCRIPCIÓN GENERAL..... | 49 |
| 4.2. TIPOS DE CATEGORÍA | 49 |
| 4.3. FORMA DE TRANSMISIÓN | 49 |
| 4.4. MODO DE OPERACIÓN | 50 |
| 4.4.1. Registro SPIxC1 | 51 |
| 4.4.2. Registro SPIxC2 | 52 |
| 4.4.3. DIAGRAMA DE BLOQUES | 52 |
| 5. CONVERTIDORES DIGITAL A ANALÓGICO (DAC) TLV5631 | 54 |
| 5.1. CARACTERÍSTICAS GENERALES | 54 |
| 5.2. INTERFAZ SERIAL | 54 |
| 5.3. FORMA DEL DATO | 55 |
| 6. AMPLIFICADOR OPA4209..... | 56 |
| 6.1. DESCRIPCIÓN GENERAL..... | 56 |
| 7. POTENCIÓMETRO DIGITAL MCP4231 | 57 |
| 7.1. DESCRIPCIÓN GENERAL..... | 57 |
| 8. DISEÑO DEL MÓDULO DE ADQUISICIÓN DE SEÑALES..... | 59 |
| 8.1. DESARROLLO DEL PROYECTO | 59 |
| 8.2. FUENTES DE ALIMENTACIÓN PARA LOS MÓDULOS | 60 |
| 8.3. COMUNICACIÓN MICROCONTROLADOR DAC | 61 |
| 8.4. GENERADOR DE FRECUENCIAS XR2206..... | 62 |
| 8.5. POTENCIÓMETROS DIGITALES | 64 |
| 8.6. ADQUISICIÓN DE SEÑALES..... | 65 |
| 9. MÓDULO DE ADQUISICIÓN | 68 |
| 10. INTERFAZ GRÁFICA Y MANUALES DE LABORATORIO..... | 72 |
| 10.1. INTERFAZ GRÁFICA | 72 |
| 10.1.1. Comunicación serial..... | 72 |
| 10.1.2. CREACIÓN DE LA INTERFAZ GRÁFICA | 74 |

| | |
|--|------------|
| 10.1.3. REQUERIMIENTOS DEL SISTEMA..... | 74 |
| 10.1.4. INTERFAZ DE USUARIO | 74 |
| 10.2. FUNCIONES DE CADA CONTROL..... | 75 |
| 10.2.1. Fuentes de Voltaje | 75 |
| 10.2.2. Frecuencia | 76 |
| 10.2.3. Amplitud..... | 76 |
| 10.2.4. SELECTOR DE PUERTO..... | 76 |
| 10.2.5. DETENER COM | 76 |
| 10.2.6. SURTIDOR COMÚN..... | 76 |
| 10.2.7. PAR DIFERENCIAL..... | 76 |
| 11. GUÍAS DE LABORATORIO | 77 |
| 12. RESULTADOS DE CAPTURA DEL MÓDULO..... | 120 |
| 12.1. SEÑALES CAPTURADAS DEL MÓDULO SURTIDOR COMÚN..... | 120 |
| 12.2. SEÑALES CAPTURADAS DEL MÓDULO PAR DIFERENCIAL..... | 121 |
| CONCLUSIONES..... | 124 |
| AVANCES FUTUROS..... | 125 |
| BIBLIOGRAFÍA..... | 126 |

LISTA DE TABLAS

| | Pág. |
|---|------|
| Tabla 1. Pines MOSFET | 21 |
| Tabla 2. Casos de operación del Transistor MOSFET según V_{GS} | 23 |
| Tabla 3. Comportamiento del transistor | 26 |
| Tabla 4. Características del microcontrolador MC9S08JM60 | 30 |
| Tabla 5. Fuentes de Reloj..... | 33 |
| Tabla 6. Fuentes de Reloj Continuación. | 34 |
| Tabla 7. Señales de Entrada..... | 40 |
| Tabla 8. Registro de estado y control, ADCSC1 | 42 |
| Tabla 9. Selección de canal de entrada | 42 |
| Tabla 10. Registro de estado y control, ADCSC2 | 43 |
| Tabla 11.- Bits de configuración del registro de configuración, ADCCFG..... | 45 |
| Tabla 12. Selección de la división del reloj. | 45 |
| Tabla 13. Modos de conversión | 45 |
| Tabla 14. Selección de entrada de reloj..... | 46 |
| Tabla 15. Descripción del registro de control de pines de entrada, APCTL1 | 46 |
| Tabla 16. Descripción del registro de control de pines de entrada, APCTL2..... | 47 |
| Tabla 17. Forma del dato | 55 |
| Tabla 18. Valores máximos de operación..... | 56 |
| Tabla 19. Fuentes de voltaje..... | 76 |

LISTA DE FIGURAS

Pág.

| | |
|--|----|
| Figura 1. Estructura MOSFET de canal N | 21 |
| Figura 2. Símbolos para el transistor MOSFET de canal N. | 22 |
| Figura 3. Estructura MOS polarizada..... | 22 |
| Figura 4. (a) Polarización del canal en inversión débil. (b) inversión fuerte | 23 |
| Figura 5. Característica de I-V del transistor MOS de canal N | 24 |
| Figura 6. (a) Polarización en inversión fuerte: (a) región óhmica (b) región de saturación. | 25 |
| Figura 7. Familia de curvas del transistor MOS de canal N | 25 |
| Figura 8. Área del canal de un transistor MOS de canal N | 27 |
| Figura 9. Estructura MOSFET de canal P (a) y símbolos (b)..... | 27 |
| Figura 10. Características de intensidad-voltaje para un transistor PMOS | 28 |
| Figura 11. Circuito integrado MC9S08JM60 | 30 |
| Figura 12. Diagrama de bloques MC9S08JM60 | 32 |
| Figura 13. Sistema de generación de fuentes de reloj..... | 34 |
| Figura 14. Empaquetamiento de 44 pines del microcontrolador MC9S08JM60. ... | 35 |
| Figura 15. Conexiones básicas para el microcontrolador. | 36 |
| Figura 16. Circuito adicional al cristal | 37 |
| Figura 17. Pines asociados al módulo ADC..... | 39 |
| Figura 18. Diagrama de Bloques del módulo ADC. | 39 |
| Figura 19. Registro de estado y control, ADCSC1..... | 41 |
| Figura 20. Registro de estado y Control, ADCSC2 | 42 |
| Figura 21. Registro de dato resultante ADCRH | 43 |
| Figura 22. Registro de dato resultante ADCRL..... | 44 |
| Figura 23. Registro de comparación, ADCCVH..... | 44 |
| Figura 24. Registro de comparación, ADCCVL..... | 44 |
| Figura 25. Registro de configuración, ADCCFG | 45 |
| Figura 26. Registro de control de pines de entrada, APCTL1 | 46 |
| Figura 27. Registro de control de pines de entrada, APCTL2..... | 47 |
| Figura 28. Registro de control de pines de entrada, APCTL3..... | 48 |
| Figura 29. Inicialización de una conversión | 48 |
| Figura 30. Comunicación SPI | 50 |
| Figura 31. Diagrama de bloques de hardware del modulo SPI..... | 50 |
| Figura 32. Registros de la comunicación SPI | 51 |
| Figura 33. Formatos del reloj del módulo SPI | 51 |
| Figura 34. Diagrama de bloques de operacion del módulo SPI | 53 |
| Figura 35. Modo microcontrolador | 55 |
| Figura 36. Diagrama de bloques..... | 57 |

| | |
|---|----|
| Figura 37. Formato de comunicación SPI | 58 |
| Figura 38. Estructura general del módulo de adquisición de señales. | 59 |
| Figura 39. Amplificador no inversor | 60 |
| Figura 40. Amplificador en Configuración Seguidor | 61 |
| Figura 41. Comunicación SPI JM60 DAC | 61 |
| Figura 42. Configuración del Microcontrolador | 62 |
| Figura 43. Circuito de conexiones para el XR2206 | 63 |
| Figura 44. Circuito de conexión para ajustar la frecuencia del XR2206..... | 63 |
| Figura 45. Señal sinusoidal obtenida del XR2206 | 64 |
| Figura 46. Comunicación SPI entre el potenciómetro digital y el MC9S08JM60 ... | 64 |
| Figura 47. Envío del dato a uno de los potenciómetros | 65 |
| Figura 48. Muestreo..... | 66 |
| Figura 49. Diagrama de bloques del módulo | 67 |
| Figura 50. Módulo de adquisición de datos | 68 |
| Figura 51. Vista Frontal de la Tarjeta Principal | 68 |
| Figura 52. Vista Posterior de la Tarjeta Principal | 69 |
| Figura 53. Vista frontal y posterior del módulo surtidor común. | 70 |
| Figura 54. Vista frontal y superior del módulo par diferencial | 71 |
| Figura 55. (a) Adaptador de voltaje y (b) Cable de conexión mini-USB..... | 71 |
| Figura 56. Descripción del proceso para manipular un puerto serial | 72 |
| Figura 57. Envío del dato desde el MCU al PC por medio de la función VISA READ | 73 |
| Figura 58. Envío desde el PC al MCU por medio VISA WRITE | 73 |
| Figura 59. Interfaz Gráfica | 75 |
| Figura 60. Amplificador CMOS de fuente común: a) circuito; b) curva característica y c) construcción grafica para determinar la curva característica de transferencia. | 78 |
| Figura 61. Curva característica de transferencia del amplificador CMOS de fuente común..... | 80 |
| Figura 62. Circuito equivalente a pequeña señal del amplificador CMOS de fuente. | 80 |
| Figura 63 . Adaptador del módulo de adquisición de señales..... | 81 |
| Figura 64. Extremo del adaptador..... | 82 |
| Figura 65. Cable USB..... | 82 |
| Figura 66. Módulo surtidor común. | 83 |
| Figura 67. Conmutador de energización..... | 83 |
| Figura 68. Botón RESET del módulo. | 84 |
| Figura 69. Imagen del PC. | 84 |
| Figura 70. Mi PC | 85 |
| Figura 71. Propiedades del sistema, opción hardware. | 85 |
| Figura 72. Administrador de dispositivos. | 86 |
| Figura 73. Administrador de dispositivos, opción puertos (COM & LPT). | 87 |
| Figura 74. Puerto COM asignado al módulo de adquisición. | 87 |
| Figura 75. Aplicación de LabView, selección del puerto COM..... | 88 |
| Figura 76. Selección de la opción RUN. | 88 |

| | |
|---|-----|
| Figura 77. Selección de la opción SC. | 89 |
| Figura 78. Botón PTGO. | 89 |
| Figura 79. Fuente de voltaje 1 (F1). | 90 |
| Figura 80. Opción DETENER COM. | 90 |
| Figura 81. Esquema Surtidor Común. | 91 |
| Figura 82. Control de la frecuencia. | 91 |
| Figura 83. Control de amplitud. | 92 |
| Figura 84. Conmutador ubicado en el módulo surtidor común. | 92 |
| Figura 85. Esquema de un amplificador diferencial. | 94 |
| Figura 86. Circuito generalizado de un amplificador diferencial. | 96 |
| Figura 87. Circuito de un amplificador con JFET. | 98 |
| Figura 88. Amplificador diferencial con MOSFET. | 99 |
| Figura 89. Corrientes de drenaje de un par diferencial como función de le entrada diferencial. | 101 |
| Figura 90. Modelo de un transmisor MOS con drenaje y puerta controlados. | 103 |
| Figura 91. Modelo de una etapa de fuente común con resistencia de fuente nula. | 104 |
| Figura 92. Adaptador del módulo de adquisición de señales. | 105 |
| Figura 93. Extremo del adaptador. | 106 |
| Figura 94. Cable USB. | 106 |
| Figura 95. Módulo Par diferencial. | 107 |
| Figura 96. Conmutador de energización. | 107 |
| Figura 97. Botón RESET del módulo. | 108 |
| Figura 98. Imagen del PC. | 108 |
| Figura 99. Mi PC. | 109 |
| Figura 100. Propiedades del sistema, opción hardware. | 109 |
| Figura 101. Administrador de dispositivos. | 110 |
| Figura 102. Administrador de dispositivos, opción de puerto (COM & LPT). | 111 |
| Figura 103. Puerto COM asignado al módulo de adquisición. | 111 |
| Figura 104. Aplicación de LabView, selección del puerto COM. | 112 |
| Figura 105. Selección de la opción RUN. | 112 |
| Figura 106. Selección de la opción PD. | 113 |
| Figura 107. Botón PTGO. | 113 |
| Figura 108. Fuente de voltaje 1 (F1). | 114 |
| Figura 109. Opción DETENER COM. | 114 |
| Figura 110. Control de frecuencia. | 115 |
| Figura 111. Control de amplitud. | 116 |
| Figura 112. Retiro del “jumper”. | 116 |
| Figura 113. Conectores indicados para el “jumper”. | 117 |
| Figura 114. Esquema Par Diferencial. | 118 |
| Figura 115. Señal capturada por el módulo de adquisición. | 120 |
| Figura 116. Señal capturada por el osciloscopio RIGOL. | 120 |
| Figura 117. Señal de entrada al surtidor común. | 121 |
| Figura 118. Señal capturada por el módulo de adquisición. | 121 |
| Figura 119. Señal diferencial. | 122 |

| | |
|---|-----|
| Figura 120. Señal de entrada capturada por el osciloscopio Fluke 123..... | 122 |
| Figura 121. Señal de salida capturada por el osciloscopio Fluke 123. | 123 |
| Figura 122. Esquema eléctrico de la tarjeta principal. | 128 |
| Figura 123. Esquema eléctrico de la tarjeta principal continuación. | 129 |
| Figura 124. Esquema eléctrico circuito de caracterización. | 129 |
| Figura 125. Esquema eléctrico circuito surtidor común. | 130 |
| Figura 126. Esquema eléctrico circuito par diferencial..... | 131 |

LISTA DE ANEXOS

| | Pág. |
|---|------|
| ANEXO A. ESQUEMA ELÉCTRICO DE LA TARJETA PRINCIPAL..... | 127 |

GLOSARIO

- ❖ ADC: Es un dispositivo que convierte una cantidad continua a una discreta digital número (convertidor de analógico a digital).
- ❖ BJT: Es un transistor de unión de un componente semiconductor, el cual puede estar constituido por cristales de germanio o de silicio. Tiene 3 capas de dopados, 2 uniones y tres terminales cuya agrupación da lugar a 2 tipos de transistores según la disposición de las capas.
- ❖ CODEWARRIOR: Es un entorno de desarrollo integrado (IDE) para la creación de software que se ejecuta en una serie de sistemas embebidos.
- ❖ COMUNICACIÓN SERIAL: Es un protocolo muy común para la comunicación entre dispositivos que se incluye de manera estándar en prácticamente cualquier computadora.
- ❖ DAC: En la electrónica es un dispositivo que convierte una cantidad digital (normalmente binario) a un código de señal analógica ya sea corriente, voltaje o carga eléctrica.
- ❖ EFM-JM60: Es un sistema de desarrollo para el respectivo microcontrolador MC9S08JM60PB, teniendo como principal característica de auto-programación, lo cual hace eliminar la necesidad de contar con un programador para poder desarrollar alguna aplicación con este tipo de microcontroladores.
- ❖ LENGUAJE C: Es un tipo de programación de propósito general que ofrece control de flujo, estructuras sencillas, economía sintáctica y un buen conjunto de operadores. Es un lenguaje pequeño sencillo de utilizar y no está especializado en ningún tipo de aplicación por lo cual se convierte en un lenguaje potente, con un campo de aplicación extenso.

- ❖ MOSFET: Es un tipo de transistor de efecto de campo basado en la estructura MOS. Es el transistor de más uso en la industria microelectrónica.

- ❖ POTENCIÓMETROS DIGITALES: El potenciómetro digital es un circuito integrado cuyo funcionamiento simula el de un potenciómetro analógico. Se compone de un divisor resistivo de $n+1$ resistencias, con n puntos intermedios conectados a un multiplexor analógico que selecciona a la salida.

RESUMEN GENERAL DE TRABAJO DE GRADO

TITULO: DISEÑO Y CONSTRUCCIÓN DE UN MÓDULO DE ADQUISICIÓN DE SEÑALES PARA LAS PRÁCTICAS DE LABORATORIO DE ELECTRÓNICA II

AUTOR(ES): JORGE MARIO HERNÁNDEZ SERRANO
MANUEL JOSÉ MEJÍA FUENTES

FACULTAD: Facultad de Ingeniería Electrónica

DIRECTOR: ALONSO DE JESÚS RETAMOSO LLAMAS

Este proyecto trata sobre el diseño de un módulo para la adquisición de señales con el fin de estudiar las características de los arreglos de circuitos con MOSFET vistos en la asignatura Electrónica II, la cual es dictada en la Universidad Pontificia Bolivariana; dichas señales son analizadas en una aplicación creada para tal fin diseñada en LabView. Junto con el módulo de adquisición de señales se plantearon ciertos laboratorios que se acoplan a la tarjeta principal. Adicionalmente se anexan dos prácticas en las cuales están contenidos una serie de procedimientos para el uso correcto del módulo y del software que lo acompaña, todo esto con el fin de servir de guía a los usuarios de esta herramienta.

PALABRAS CLAVE: Electrónica, MOSFET, Transistor, SPI, DAC.

V° B° DIRECTOR DE TRABAJO DE GRADO

ABSTRACT

TITLE: DISEÑO Y CONSTRUCCIÓN DE UN MÓDULO DE ADQUISICIÓN DE SEÑALES PARA LAS PRÁCTICAS DE LABORATORIO DE ELECTRÓNICA II

AUTORS: JORGE MARIO HERNÁNDEZ SERRANO
MANUEL JOSÉ MEJÍA FUENTES

FACULTY: Facultad de Ingeniería Electrónica

DIRECTOR: ALONSO DE JESÚS RETAMOSO LLAMAS

SUMMARY

This project is on the designed a module for the acquisition of signals in order to study the characteristics of the arrangement of MOSFET circuits seen in the electronics II course which is issued at the Bolivarian Pontifical University; These signals are analyzed in an application created for that purpose designed in LabView. Together with signal acquisition module raised certain laboratories that are coupled to the main card. In addition are annexed two practices in which contained a series of procedures for the correct use of the module and the software that accompanies it, all this in order to serve as a guide to the users of this tool.

Keywords: Electronics, MOSFET, Transistor, SPI, DAC.

V ° B ° DIRECTOR OF DEGREE WORK

INTRODUCCIÓN

Los transistores MOSFET (*Metal-Oxide semiconductor Field-Effect transistor*) son uno de los dispositivos electrónicos más utilizados en la actualidad. Entre sus aplicaciones están: amplificación de señales, funcionamiento como interruptores y lógica digital entre otros. Tiene muchas ventajas con respecto a los transistores BJT (*Bipolar Junction Transistor*) y la gran versatilidad ante los problemas que enfrentan los diseñadores electrónicos, hace que su estudio sea muy importante.

La asignatura Electrónica II, la cual es dictada a los estudiantes en la Universidad Pontificia Bolivariana seccional Bucaramanga, está dirigida al análisis de estos dispositivos mencionados anteriormente, en esta, se estudia las diferentes configuraciones circuitales en los que se puede disponer de estos dispositivos. Allí se detallan las características más importantes de este tipo de transistores y en las prácticas de laboratorio se ponen a prueba los conceptos que sobresalen principalmente. Entre las diferentes prácticas de laboratorio que se instruyen al alumno se analizan configuraciones que son: amplificador, espejos de corriente, par diferencial, entre otros.

El propósito de este proyecto es la creación de un circuito capaz de adquirir la información capturada de los diferentes laboratorios planteados y a sí mismo enviarla por medio de una comunicación al PC, dicho dispositivo cuenta con un microcontrolador MC9S08JM60, el cual controla la generación de señales sinusoidales, la comunicación con el PC, dos potenciómetros digitales, administra los datos almacenados en la memoria y ajusta el voltaje de las fuentes de alimentación de los diferentes módulos creados; de igual forma controla los datos capturados de los diversos canales de un módulo ADC y los envía por medio del microcontrolador al PC para que este realice la debida manipulación de los mismos. Los potenciómetros digitales y las fuentes de alimentación son manipuladas por medio de un DAC de múltiples canales. Estos módulos tienen un circuito básico utilizando transistores MOSFET, y cuentan con los respectivos conectores que permiten una adecuada comunicación con la tarjeta principal teniendo así la menor interferencia posible. La programación del microcontrolador se basa en el lenguaje C. Finalmente la interfaz visual que implementa el módulo para ser controlado desde el PC, se realizó por medio del software LabView. Todo este desarrollo busca brindar a los estudiantes de la asignatura Electrónica II, una herramienta con la que puedan conocer más rápidamente las propiedades y cualidades del transistor MOSFET sin perder tiempo en cableados y montajes.

OBJETIVOS

OBJETIVO GENERAL

- ❖ Diseñar y construir un módulo de adquisición de datos y comunicación con el PC para las prácticas de laboratorio de electrónica II con base en el microcontrolador MC9S08JM60.

OBJETIVOS ESPECÍFICOS

- ❖ Desarrollar diferentes aplicaciones en lenguaje C que permitan la manipulación de varios dispositivos acoplados al MC9S08JM60 y realizar adecuadamente la medición de las señales de los diferentes dispositivos.
- ❖ Implementar en el microcontrolador MC9S08JM60 el software necesario para controlar los dispositivos ADC, DAC, potenciómetros digitales y fuente de polarización.
- ❖ Crear una interfaz en el computador que permita la visualización en el computador de las señales adquiridas por medio del ADC y el control de las prácticas de laboratorio.

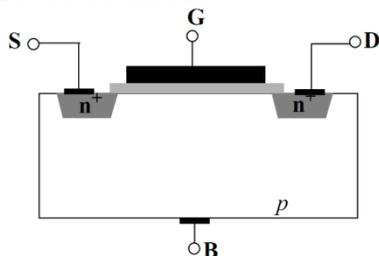
1. TRANSISTORES MOSFET

El MOSFET es el transistor de efecto de campo más implementado en este tipo de tecnología. Por esto es importante hacer una breve mención respecto a su tecnología. Existen principalmente dos tipos de transistores: MOSFET de enriquecimiento de canal N y MOSFET de enriquecimiento de canal P. Dicha clasificación depende de la disposición de los materiales con los cuales se fabrican.

1.1. MOSFET DE ENRIQUECIMIENTO DE CANAL N¹

Se trata de un arreglo MOS de cuatro terminales, en la que el sustrato semiconductor es de tipo p escasamente dopado. En ambos extremos de la interfase *Oxido-Semiconductor* se han practicado difusiones de material n , fuertemente dopado (n^+).

Figura 1. Estructura MOSFET de canal N



Fuente: www.bit.ly/rkvHKR

Los cuatro terminales planteados en la figura 1 se describen a continuación:

Tabla 1. Pines MOSFET

| | |
|-----|------------|
| "G" | Puerta |
| "B" | Substrato |
| "D" | Drenador |
| "S" | "Surtidor" |

Fuente: Autores del texto.

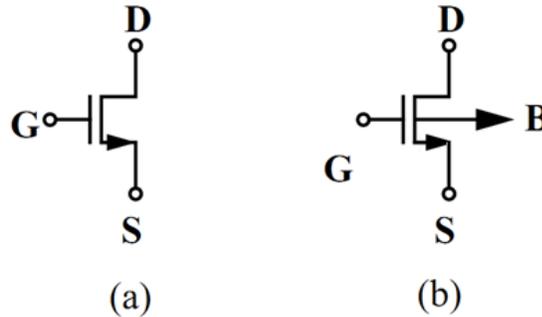
1.1.1. Simbología

Los símbolos más utilizados para su representación circuital se muestran en la

¹ www.bit.ly/rkvHKR

siguiente figura. El terminal B suele estar colocado al voltaje más negativo lo cual es generalmente GND o V_{ss} . La flecha en el terminal surtidor indica el sentido de la corriente.

Figura 2. Símbolos para el transistor MOSFET de canal N.

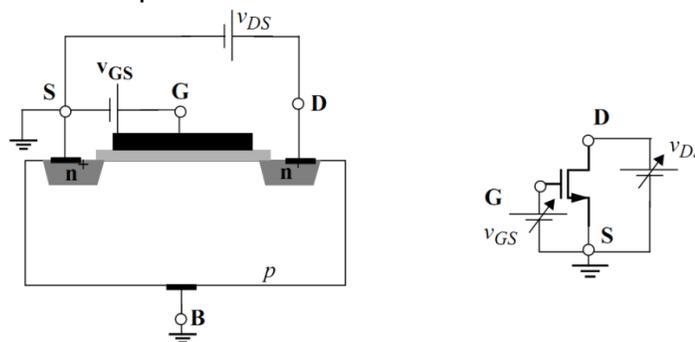


Fuente: www.bit.ly/rkvHKR

1.1.2. Polarización

Al considerar el circuito planteado en la figura 3, se pueden apreciar varias fuentes de voltaje polarizando los diversos terminales y generando así las siguientes tensiones: v_{GS} , v_{DS} . Los pines: sustrato (B) y surtidor (S), para el análisis se conectan a GND . De este modo se establece, $v_{SB}=0V$, por lo tanto se dice que no existe *efecto sustrato*.

Figura 3. Estructura MOS polarizada



Fuente: www.bit.ly/rkvHKR

Teniendo en cuenta lo anteriormente dicho, se pueden suponer tres casos de funcionamiento, según los valores que tome el voltaje v_{GS} :

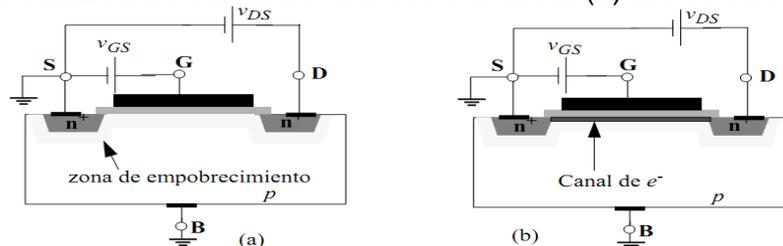
Tabla 2. Casos de operación del Transistor MOSFET según V_{GS}

| Caso | Descripción |
|--|---|
| $V_{GS} = 0$ | Esta condición implica que $v_{GB}=0V$ por tanto no existe efecto campo y no se crea el canal de e^- debajo de la puerta. Las dos estructuras PN se encuentran cortadas y aisladas. De tal forma que $i_{DS}=0A$ aproximadamente. $v_{GS} = 0 \Rightarrow i_{DS} = 0 \quad (1)$ |
| V_{GS} crea la zona de empobrecimiento | La aplicación de un campo eléctrico lateral $v_{DS}>0$, no puede generar corriente eléctrica i_{DS} . |
| V_{GS} genera la inversión del canal, e^- libres debajo de la puerta y p^+ al fondo del sustrato | Se establece un canal de electrones, entre el drenador y el surtidor lo cual modifica el sustrato. Estos electrones son cargas libres, de modo que en presencia de un campo eléctrico lateral podrían verse acelerados hacia el drenador o el surtidor. Todo esto teniendo en cuenta que v_{GS} debe ser mayor a un voltaje determinado, el cual permite que el número de electrones sea suficiente para alimentar la corriente mencionada anteriormente, dicho voltaje es V_{Tn} , o VOLTAJE UMBRAL. |

Fuente: www.bit.ly/rkvHKR

De tal forma que es posible diferenciar dos zonas de operación en los cuales el transistor establece igual número de estados, el primero de ellos es corte y el segundo saturación; para que el transistor pase del estado de corte al estado de saturación es necesario que el valor del voltaje V_{GS} sea mayor que el voltaje umbral V_{Tn} permitiendo así el flujo electrones entre el drenador y surtidor.

Figura 4. (a) Polarización del canal en inversión débil. (b) inversión fuerte



Fuente: www.bit.ly/rkvHKR

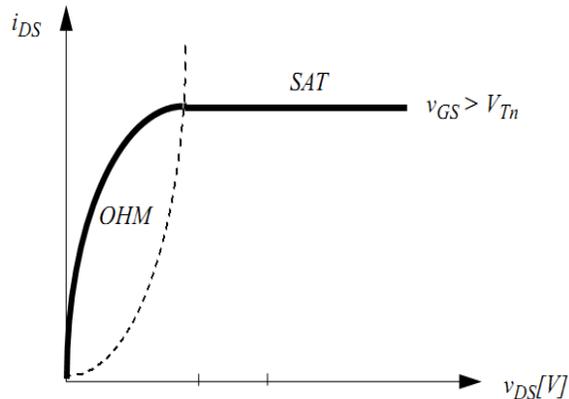
Al ser mayor el valor de v_{GS} , más alta será la concentración de cargas libres en el canal y del mismo modo aumentará la corriente i_{DS} .

1.1.3. (i_{DS} VS v_{DS})

La intensidad i_{DS} es proporcional a los voltajes v_{GS} y v_{DS} , por tanto es posible estudiar la relación (i_{DS} vs v_{DS}) con v_{GS} como el parámetro diferente. Al realizar dicho análisis se obtiene la curva visualizada la figura 5, en la cual al establecer un valor de voltaje v_{DS} , la intensidad i_{DS} permanece constante.

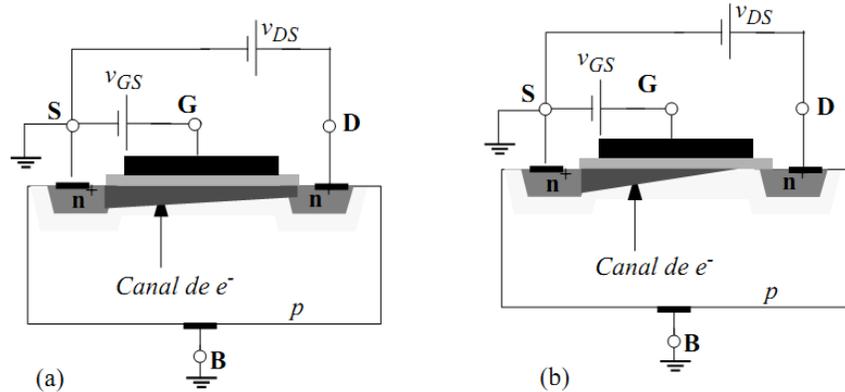
La figura 6a, muestra el escenario que acontece cuando se aplica un pequeño voltaje v_{DS} a un transistor. Al encontrarse positivamente más polarizada la zona del drenador respecto a la zona del sustrato, la agrupación de electrones se hace mayor en las aproximaciones al surtidor. Si se aumenta este voltaje por arriba de cierto valor, el voltaje en la zona del drenador se incrementa tanto que ubica el voltaje v_{GD} en un nivel inferior al umbral necesario para la existencia de canal de electrones. Por tanto la corriente que circula de drenador a surtidor se independiza prácticamente de v_{DS} .

Figura 5. Característica de I-V del transistor MOS de canal N



Fuente: www.bit.ly/rkvHKR

Figura 6. (a) Polarización en inversión fuerte: (a) región óhmica (b) región de saturación.



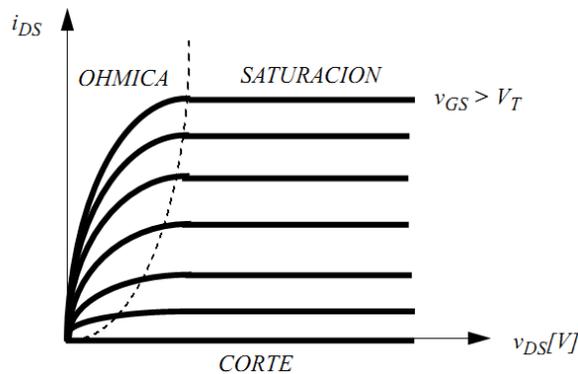
Fuente: www.bit.ly/rkvHKR

Además i_{DS} se incrementa de forma similar que v_{DS} solo para pequeños cambios de valores de v_{DS} . Al alcanzar un valor predeterminado, este procedimiento cambia, y se hace constante i_{DS} .

1.1.4. ZONAS DE OPERACIÓN

A la primera región se la denomina ZONA ÓHMICA, mientras que a la segunda, ZONA DE SATURACIÓN. Una forma de realizar una caracterización del transistor es establecer diferentes valores de v_{GS} , y así poder obtener un grupo de curvas. Ver figura 7.

Figura 7. Familia de curvas del transistor MOS de canal N



Fuente: www.bit.ly/rkvHKR

En otras palabras se puede resumir lo planteado anteriormente de la siguiente

forma:

REGIÓN DE CORTE:

$$v_{GS} = 0 \Rightarrow i_{DS} = 0 \quad (2)$$

REGIÓN DE CONDUCCIÓN:

$$v_{GS} \geq V_T \Rightarrow i_{DS} \neq 0 \quad \text{si} \quad v_{DS} > 0 \quad (3)$$

Dentro de la región de conducción se puede identificar dos posibles situaciones para el MOS:

- ❖ ZONA ÓHMICA: i_{DS} crece con v_{DS} , es decir, el transistor MOSFET tiene un comportamiento como un resistor no lineal.
- ❖ ZONA DE SATURACIÓN: i_{DS} es aproximadamente constante respecto a v_{DS} , es decir el transistor MOSFET tiene un comportamiento similar al de una fuente de corriente controlada por el voltaje ($v_{GS} = \text{cte}$).

La frontera entre la zona óhmica y la zona de saturación se cumple cuando se presenta la siguiente condición:

$$v_{GS} - V_T = v_{DS} \quad (4)$$

De esta forma se puede establecer el comportamiento del transistor de acuerdo a la siguiente tabla:

Tabla 3. Comportamiento del transistor

| Situación | Estado |
|-------------------------|--|
| $v_{DS} < v_{GS} - V_T$ | El transistor opera en la Zona óhmica |
| $v_{DS} > v_{GS} - V_T$ | El transistor opera en la Zona de saturación |

Fuente: Autores del texto.

Las fórmulas matemáticas propias para la corriente de drenador, que se obtienen mediante el análisis del transporte de carga desde el surtidor hacia el drenador para las diferentes regiones de operación, se muestran a continuación:

Zona Óhmica

$$i_{DS} = \frac{k_n W}{2 L} (2(v_{GS} - V_{Tn})v_{DS} - v_{DS}^2) \quad (5)$$

Zona de Saturación

$$i_{DS} = \frac{k_n W}{2 L} (v_{GS} - V_{Tn})^2 \quad (6)$$

En donde:

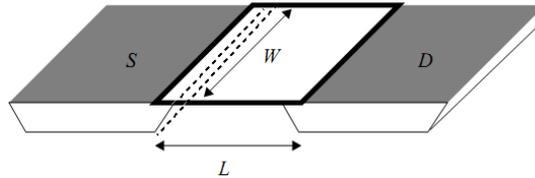
k_n , ($k_n = \mu_n \cdot C_{ox}$) es el parámetro de transconductancia.

μ_n es la movilidad de los e^-

C_{ox} la capacidad por unidad de área de la estructura MOS.

$\beta = k_n(W/L)$, siendo W y L el área del canal (ver figura 8).

Figura 8. Área del canal de un transistor MOS de canal N

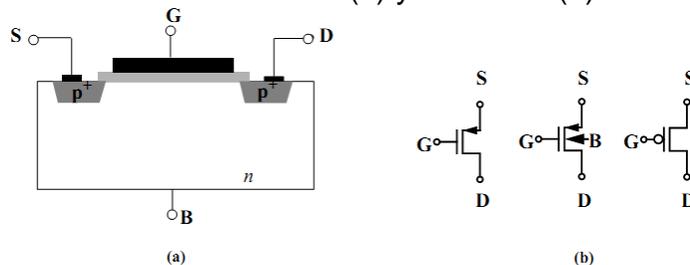


Fuente: www.bit.ly/rkvHKR

1.2. MOSFET DE ENRIQUECIMIENTO DE CANAL P

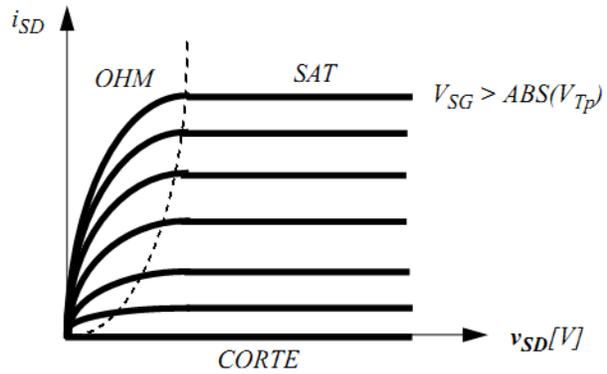
Este transistor tiene una estructura similar a la del transistor MOS de canal N. en donde se intercambian las regiones dopadas n por regiones dopadas p y viceversa. En este caso, el canal se forma gracias a la existencia de cargas positivas libres p^+ , “huecos”. El funcionamiento es similar al transistor de canal N. pero es necesario colocar el substrato al voltaje más positivo, de tal forma de se forme el canal para valores de v_{GB} (v_{GS}) negativos, atrayendo a cargas p^+ . La corriente de drenador-surtidor, i_{sd} , se origina si $v_{DS} < 0$. La gráfica de corrientes vs voltaje se puede observar en la figura 10.

Figura 9. Estructura MOSFET de canal P (a) y símbolos (b).



Fuente: www.bit.ly/rkvHKR

Figura 10. Características de intensidad-voltaje para un transistor PMOS



Fuente: www.bit.ly/rkvHKR

1.3. MOSFET DE EMPOBRECIMIENTO

Existe otra tecnología en transistores MOSFET, que son los MOSFET de empobrecimiento, pero no serán planteados en este documento dado que está afuera del estudio principal de este proyecto.

2. MICROCONTROLADOR MC9S08JM60²

Un microcontrolador es el resultado del encapsulamiento de diversos circuitos lógicos y analógicos, que buscan dar solución a diferentes situaciones que se presentan. Entre estos circuitos se puede encontrar temporizadores, operaciones matemáticas, convertidores de analógico a digital (ADC) y convertidores digitales a analógico (DAC), conexiones USB, memoria flash, entre otros.

En la actualidad existen diversos fabricantes de microcontroladores entre los cuales se encuentra *Freescale*, cuyos dispositivos soportan una gran variedad de aplicaciones y funciones además de su flexibilidad en diferentes tareas; entre los microcontroladores que ofrece dicho fabricante se encuentra el modelo MC9S08JM60, el cual fue usado para el desarrollo de este proyecto. Algunas de sus características y el tipo de comunicación implementada para manipular los diferentes componentes se muestran a continuación.

2.1. CARACTERÍSTICAS GENERALES

La serie de microcontroladores MC9S08JM60 tiene grandes ventajas ya que son de bajo costo y alto rendimiento, todos estos dispositivos utilizan un núcleo HCS08 y están disponibles con una variedad de módulos, tamaños de memoria y tipos de paquetes. Algunas características de este microcontrolador son:

- Puerto USB full-speed 2.0 con regulador de 3.3 interno.
- Velocidad de operación de 48Mhz con un bus interno de 24Mhz.
- 60KB de memoria Flash
- 4KB de memoria RAM
- 256B de memoria RAM dedicada para el puerto USB.
- 8 canales de ADC de 12 bits.
- Comparador análogo.
- Módulos SCI para comunicación RS232.
- Módulo SPI.
- Módulo I2C.
- 1 temporizador de 2 canales
- 1 temporizador de 16 canales con resolución de 16 bits. Configurables para módulo CCP (Capture, Compare, PWM).
- 1 temporizador RTC con modo de seleccionable de conteo binario o en décadas.
- Hasta 8 entradas con interrupción con cambio de estado

² http://www.freescale.com/files/microcontrollers/doc/data_sheet/MC9S08JM60.pdf

Tabla 4. Características del microcontrolador MC9S08JM60

| | |
|-----------------|---------|
| No. de Pines | 44-pin |
| Flash | 60,912 |
| RAM | 4096 |
| USB RAM | 256 |
| ACMP | si |
| ADC | 8-ch |
| IIC | si |
| IRQ | si |
| KBI | 7 |
| SCI1 | si |
| SCI2 | si |
| SPI1 | si |
| SPI2 | si |
| TPM1 | 4-ch |
| TPM2 | 2-ch |
| USB | si |
| I/O pins | 33 |
| Empaquetamiento | 44 LQFP |

Fuente: <http://bit.ly/q27fZm>

Figura 11. Circuito integrado MC9S08JM60

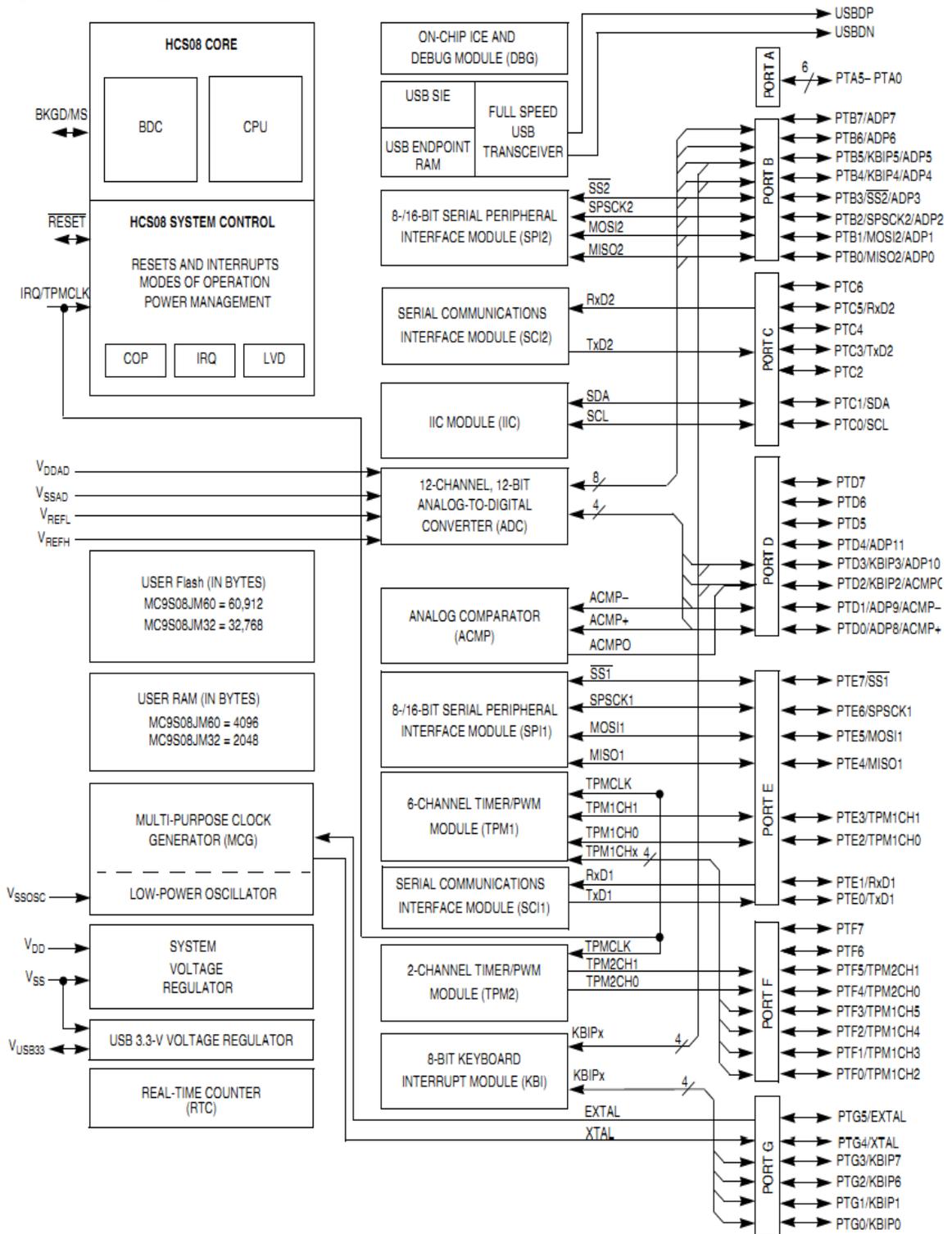


Fuente: <http://bit.ly/q27fZm>

2.2. DIAGRAMA DE BLOQUES DEL MICROCONTROLADOR

En la figura 12 se pueden visualizar los diferentes bloques con los que cuenta el microcontrolador en donde están identificados los pines y señales que usa cada módulo para su funcionamiento. Es importante denotar que dependiendo de la presentación del microcontrolador depende el número de pines con los que cuenta, ya que este dispositivo cuenta con tres presentaciones de: 64 pines, 48 pines y 44 pines. Por tanto es posible que algunos de las versiones algunos pines sean reutilizados en otros módulos. En el desarrollo de este proyecto se seleccionó la presentación de 44 pines ya que éste dispone de los puertos y módulos necesarios para el desarrollo del mismo. Ver Figura 14.

Figura 12. Diagrama de bloques MC9S08JM60



Fuente: <http://bit.ly/q27fZm>

2.3. FUENTES DE RELOJ

La figura 13 ilustra un diagrama simplificado de conexiones del reloj. Además es posible visualizar que algunos módulos del MCU tienen relojes seleccionables. Las entradas de reloj a cada uno de los módulos son las necesarias para el funcionamiento de cada módulo respectivamente. Todos los relojes de los módulos son cronometrados en el registro BUSCLK.

El MCG (*Multi-Purpose Clock Generator*) suministra las siguientes fuentes de reloj:

Tabla 5. Fuentes de Reloj.

| | |
|----------|---|
| MCGOUT | Esta fuente del reloj es utilizada como la CPU, USB RAM y reloj de módulo USB, y está dividida por dos para generar el bus del reloj periférico (BUSCLK). Los bits de control en los registros de instrucciones del MCG determinan cuál de las tres fuentes del reloj está conectado: <ul style="list-style-type: none">○ Reloj de referencia interna.○ reloj de referencia externa.○ Lazo cerrado de frecuencia (FLL) o Lazo cerrado Fase (PLL). |
| MCGLCLK | Esta fuente del reloj es derivada del oscilador controlado digitalmente (DCO) del MGC. Las herramientas de desarrollo pueden seleccionar esta fuente que se cronometra internamente para dar marcha a las comunicaciones BDC en los sistemas donde el bus de reloj es lento. |
| MCGIRCLK | Este reloj sirve de referencia interna y puede ser seleccionado como la fuente del reloj de tiempo real. |
| MGERCLK | Este reloj sirve de referencia externa y puede ser seleccionado como la fuente del reloj del contador de tiempo real y el módulo de ADC. |

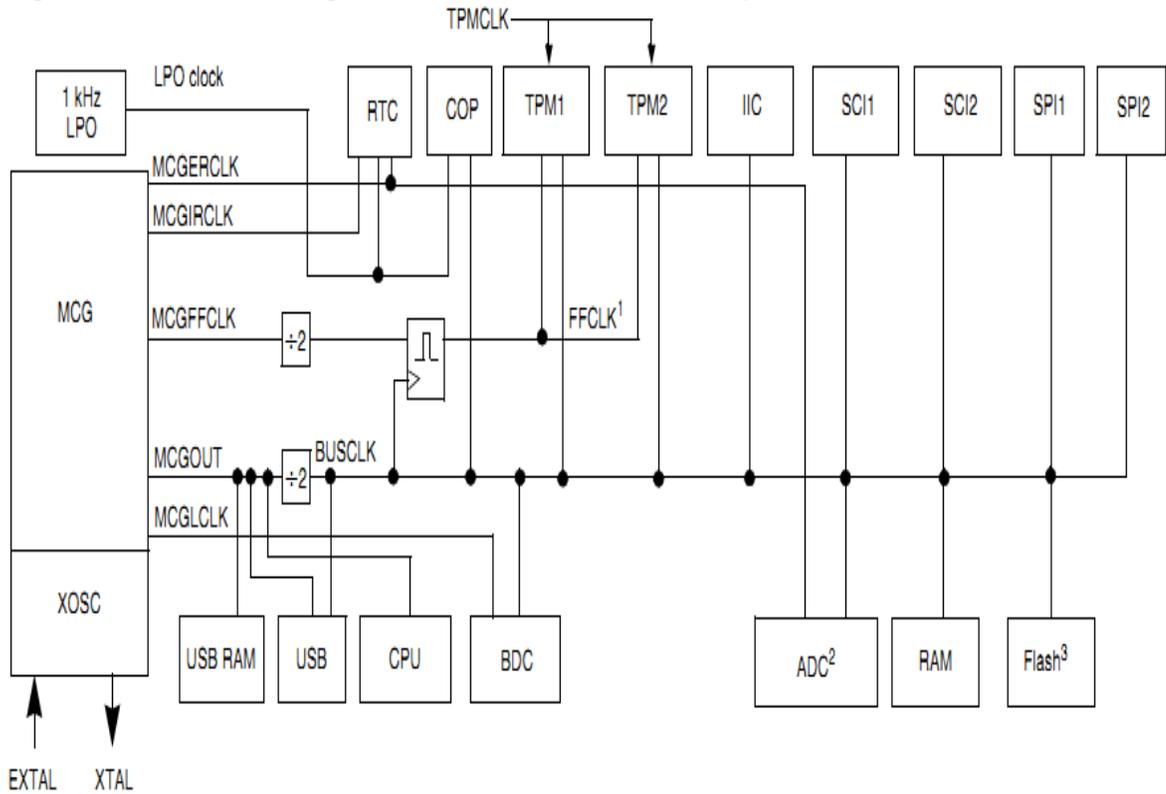
Fuente: <http://bit.ly/q27fZm>

Tabla 6. Fuentes de Reloj Continuación.

| | |
|-----------|--|
| MCGFFCLK | Esta fuente del reloj está dividida en 2 para generar la señal FFCLK después de ser sincronizada para el bus BUSCLK. Además puede ser seleccionada como fuente del reloj para los módulos TPM. La frecuencia del MCGFFCLK es determinada por los parámetros del MCG. |
| LPO clock | Este reloj es generado de un oscilador de baja potencia que es completamente independiente del módulo MCG. El reloj LPO puede ser seleccionado como la fuente del reloj para el módulo RTC o el módulo COP. |
| TPMCLK | TPMCLK es la fuente externa optativa del reloj para los módulos TPM. La señal TPMCLK debe ser limitada a 1/4 la frecuencia del BUSCLK para la sincronización. |

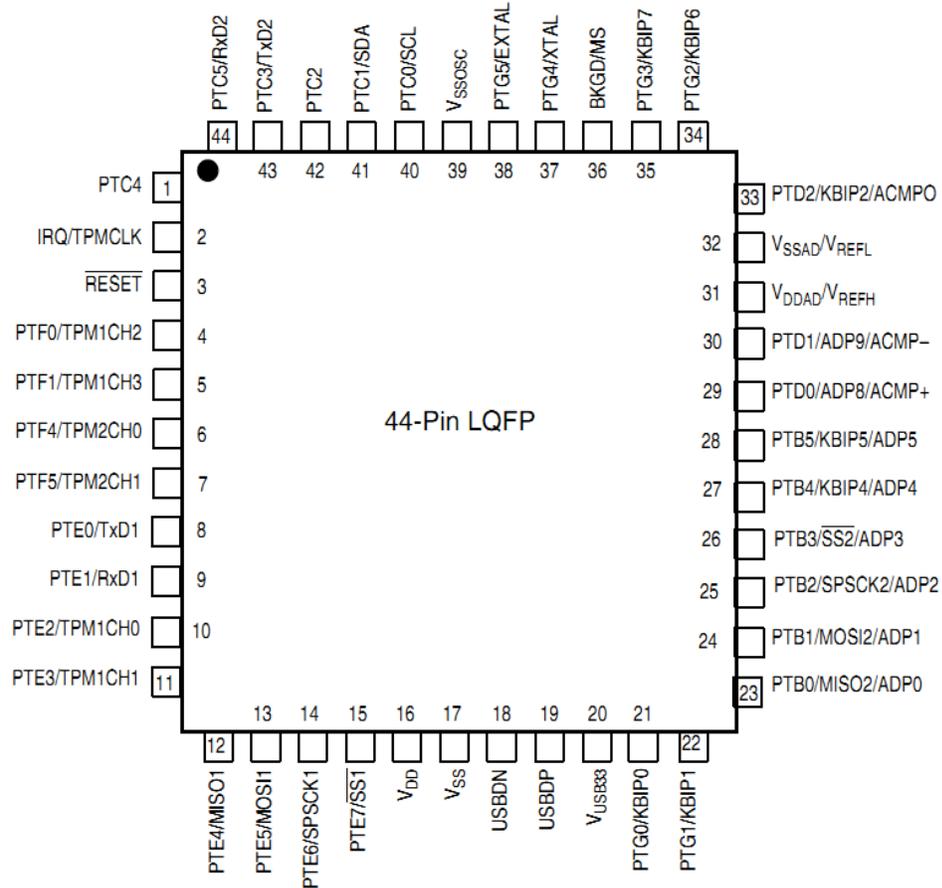
Fuente: <http://bit.ly/q27fZm>

Figura 13. Sistema de generación de fuentes de reloj.



Fuente: <http://bit.ly/q27fZm>

Figura 14. Empaquetamiento de 44 pines del microcontrolador MC9S08JM60.



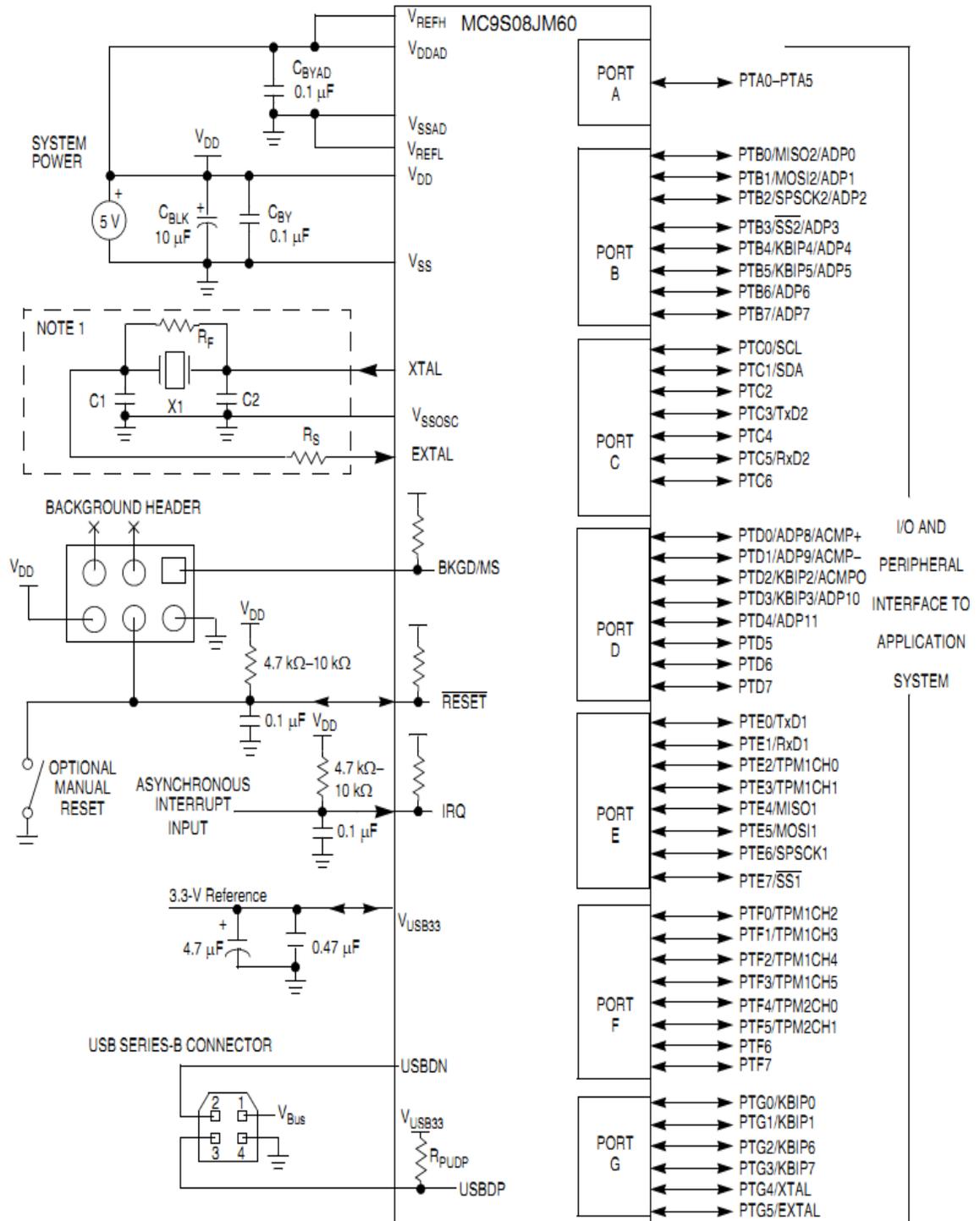
Fuente: <http://bit.ly/q27fZm>

2.4. CONEXIONES BÁSICAS PARA UN BUEN FUNCIONAMIENTO

Para un correcto funcionamiento del microcontrolador es necesario realizar un grupo de conexiones básicas entre las que se encuentran resistencias, condensadores y fuentes de voltaje, dicho circuito y conexiones de componentes se visualizan en la figura 15.

Es importante destacar que cada módulo tiene sus pines de conexión sin embargo como denota la figura anterior es necesario conectar algunos de estos para que el dispositivo funcione correctamente; entre los pines destacados se encuentran los pines de alimentación V_{DD} , V_{SS} , V_{SSOSC} , V_{DDAD} , V_{SSAD} , V_{USB33} .

Figura 15. Conexiones básicas para el microcontrolador.

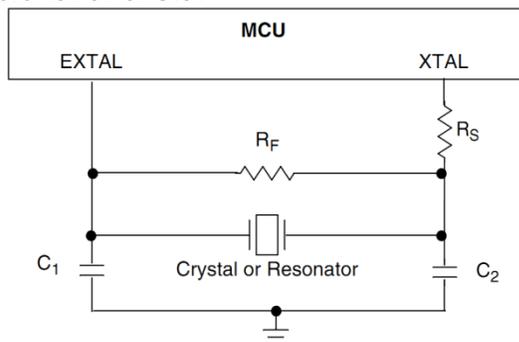


Fuente: <http://bit.ly/q27fZm>

V_{DD} y V_{SS} son los pines que surten la principal potencia para el funcionamiento del microcontrolador, ya que de ellos se drena la corriente para los módulos de entrada y salida, a sí mismo como el voltaje regulado que hace funcionar la CPU del dispositivo. Los demás voltajes realizan funciones especiales tales como acoplamiento de intolerancias fuentes de voltaje para los módulos de ABC y los voltajes necesarios para el funcionamiento de la comunicación USB.

Otros pines importantes son los que sirven para la conexión del oscilador principal, el cual es fundamental para el funcionamiento del dispositivo, es importante aclarar que para una buena conexión y estabilización de la señal generada por el oscilador, es necesario realizar un circuito especial como el planteado en la figura 16.

Figura 16. Circuito adicional al cristal



Fuente: <http://bit.ly/q27fZm>

Además de los pines mencionados anteriormente existe otro grupo en general entre los que se encuentran los pines de conexión USB, los pines de alimentación del módulo ADC entre otros los cuales son conectados de acuerdo a su necesidad de uso. El módulo ADC será explicado en el próximo capítulo.

3. CONVERTIDOR ANALÓGICO A DIGITAL (ADC)³

Un convertidor de analógico a digital (ADC) de 12 bits de resolución, viene incluido en el chip del microcontrolador; ese módulo de conversión implementa un método de conversión basado en aproximaciones sucesivas. La referencia de dicho módulo es S08ADC12V1. Este dispositivo funciona en un rango de voltaje superior a 2.7 V y menor de 5.5 V en su alimentación.

3.1. FUENTE DE RELOJ

El ADC es capaz de realizar conversiones usando reloj del MCU, el reloj dividido en dos, el reloj asincrónico local (ADACK), o el reloj alterno (ALTCLK). Que en este dispositivo es el MCGERCLK.

La fuente seleccionada del reloj debe correr a una frecuencia similar a la del reloj de conversión del ADC (ADCK) dicha frecuencia debe estar dentro del rango especificado (f_{ADCK}) después se divide y genera ALTCLK que es determinado por los bits ADIV.

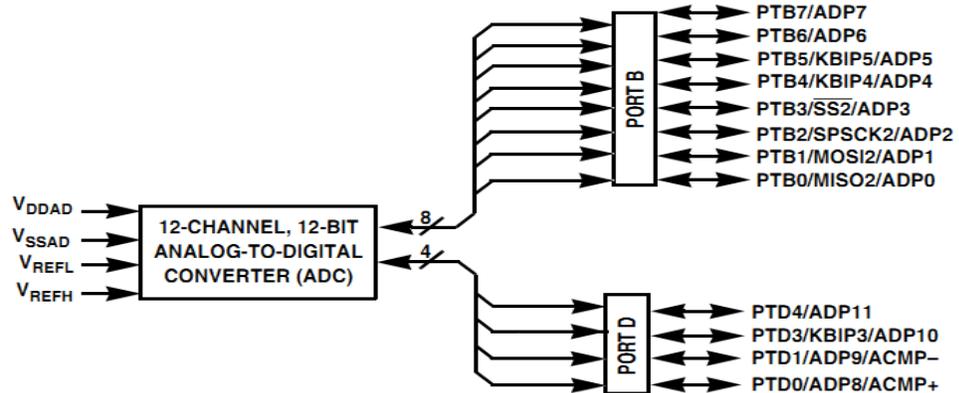
ALTCLK está activo mientras el MCU está en modo de espera, siempre y cuando se dispongan de las condiciones descritas por el fabricante. Esto le permite a la fuente ALTCLK ser utilizada como fuente del reloj de conversión para el ADC mientras el MCU está en modo de espera.

3.2. HARDWARE DE DISPARO

El RTC en este dispositivo puede ser facultado como un disparo del hardware para el módulo ADC colocando el bit ADTRG del registro ADCSC2 habilitado, el ADC será estimulado cada vez que RTCINT afecta a RTCMOD. La interrupción RTC no tiene que estar habilitada para estimular al módulo ADC.

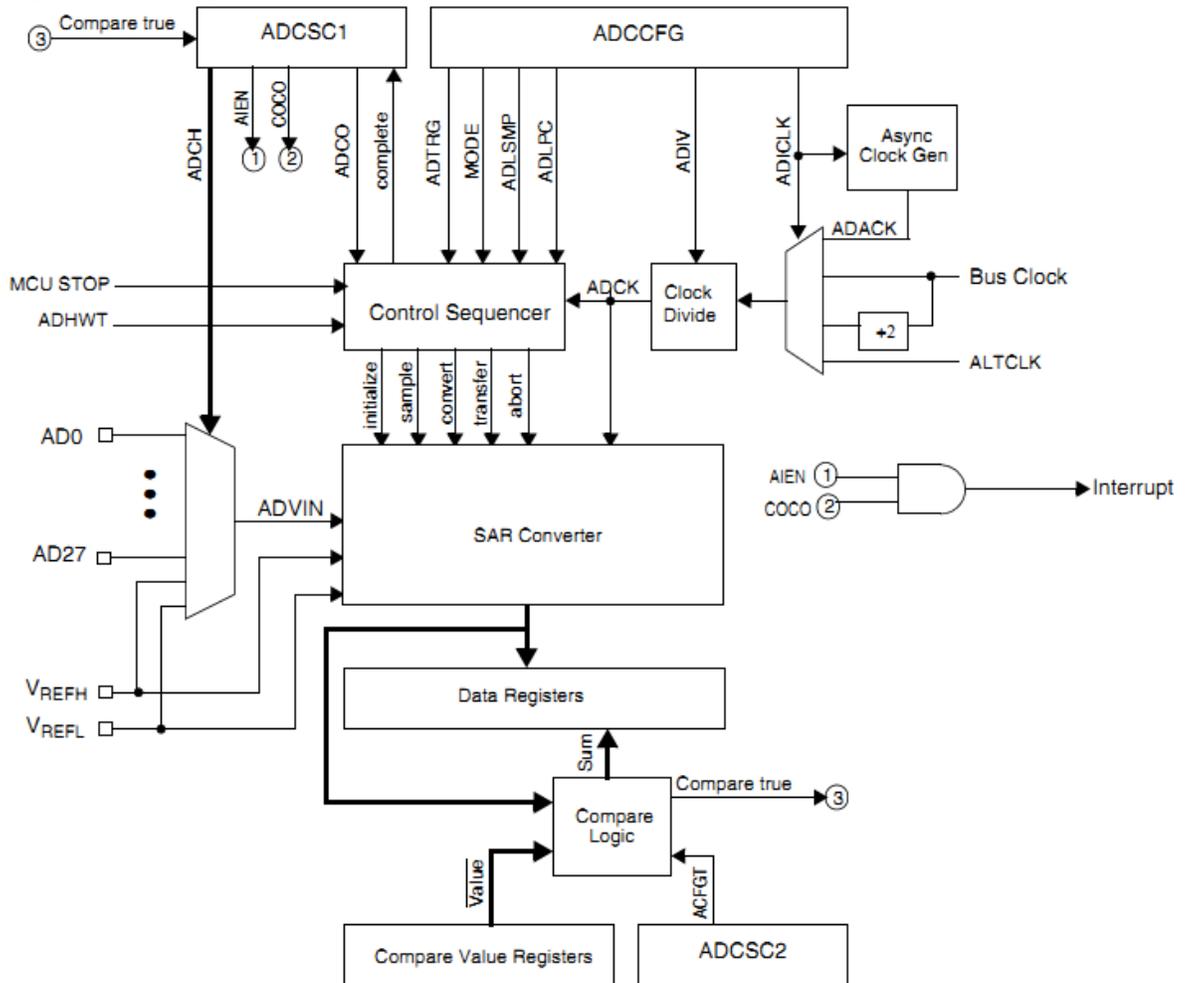
³ <http://bit.ly/q27fZm>

Figura 17. Pines asociados al módulo ADC.



Fuente: <http://bit.ly/q27fZm>

Figura 18. Diagrama de Bloques del módulo ADC.



Fuente: <http://bit.ly/q27fZm>

3.3. DESCRIPCIÓN DE LAS SEÑALES EXTERIORES

El módulo ADC del microcontrolador seleccionado soporta hasta 8 entradas analógicas por separado. También requiere algunas conexiones tales como: fuente de poder, referencia y conexiones de tierra.

Tabla 7. Señales de Entrada.

| Name | Function |
|------------|------------------------|
| AD27-AD0 | Analog Channel inputs |
| V_{REFH} | High reference voltage |
| V_{REFL} | Low reference voltage |
| V_{DDAD} | Analog power supply |
| V_{SSAD} | Analog ground |

Fuente: <http://bit.ly/q27fZm>

3.3.1. Fuente Analógica (V_{DDAD})

El ADC usa el voltaje V_{DDAD} como su conexión de poder. Este voltaje debe ser el mismo que V_{DD} .

3.3.2. Tierra Análoga Molió (V_{SSAD})

El ADC usa la señal V_{SSAD} como su conexión a tierra.

3.3.3. Voltaje de Referencia V_{REFH}

V_{REFH} es el voltaje referencia superior para el convertidor, el potencial V_{REFH} nunca debe exceder a V_{DDAD} .

3.3.4. Voltaje de Referencia V_{REFL}

V_{REFL} es el voltaje de referencia inferior para el convertidor.

3.3.5. Entradas de Canales Analógicos ADx

El módulo ADC soporta hasta 28 entradas separadas de señales analógicas en su versión de 64 pines. Una entrada es seleccionada para la conversión a través de los bits ADCH.

3.4. REGISTROS DEL MÓDULO

En esta sección se realiza una breve descripción de los registros necesarios para el funcionamiento de módulo ADC.

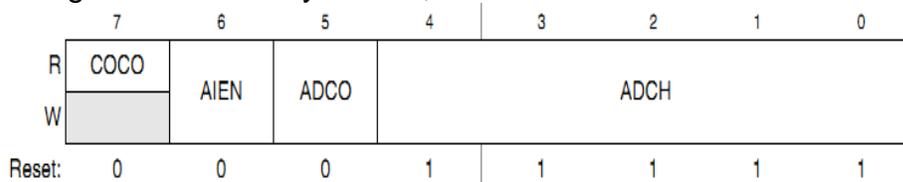
- ❖ El registro de estado y control, ADCSC1
- ❖ El registro de estado y control, ADCSC2
- ❖ Los registros de datos resultantes, ADCRH y ADCRL
- ❖ Los registros de comparación de valor, ADCCVH y ADCCVL
- ❖ El registro de configuración, ADCCFG
- ❖ Los registros de control de pines de entrada, APCTL1, APCTL2, APCTL3

3.4.1. Registro de estado y Control, ADCSC1

Existen tres registros de configuración de estado y control, estos como su nombre lo indica controlan y verifican la situación en la que se encuentran el módulo ADC.

Nota: Escribir en el registro ADCSC1 aborta la conversión actual e inicia una conversión nueva.

Figura 19. Registro de estado y control, ADCSC1.



Fuente: <http://bit.ly/q27fZm>

En las tablas que siguen a continuación se explica el funcionamiento de cada bit o grupos de bits.

Tabla 8. Registro de estado y control, ADCSC1

| Field | Description |
|-------------|--|
| 7 COCO | Conversion Complete Flag. The COCO flag is a read-only bit set each time a conversion is completed when the compare function is disabled (ACFE = 0). When the compare function is enabled (ACFE = 1), the COCO flag is set upon completion of a conversion only if the compare result is true. This bit is cleared when ADCSC1 is written or when ADCRL is read. 0 Conversion not completed 1 Conversion completed |
| 6 AIEN | Interrupt Enable AIEN enables conversion complete interrupts. When COCO becomes set while AIEN is high, an interrupt is asserted. 0 Conversion complete interrupt disabled 1 Conversion complete interrupt enabled |
| 5 ADCO | Continuous Conversion Enable. ADCO enables continuous conversions. 0 One conversion following a write to the ADCSC1 when software triggered operation is selected, or one conversion following assertion of ADHWT when hardware triggered operation is selected. 1 Continuous conversions initiated following a write to ADCSC1 when software triggered operation is selected. Continuous conversions are initiated by an ADHWT event when hardware triggered operation is selected. |
| 4:0 ADCH | Input Channel Select. The ADCH bits form a 5-bit field that selects one of the input channels. The input channels are detailed in Table 10-4. The successive approximation converter subsystem is turned off when the channel select bits are all set. This feature allows for explicit disabling of the ADC and isolation of the input channel from all sources. Terminating continuous conversions this way prevents an additional, single conversion from being performed. It is not necessary to set the channel select bits to all ones to place the ADC in a low-power state when continuous conversions are not enabled because the module automatically enters a low-power state when a conversion completes. |

Fuente: <http://bit.ly/q27fZm>

Tabla 9. Selección de canal de entrada

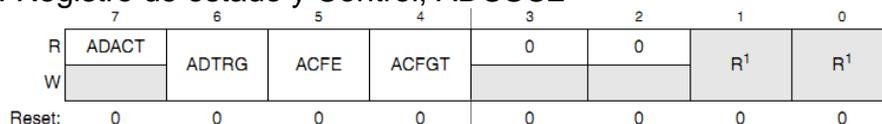
| ADCH | Input Select |
|-------------|-------------------|
| 00000–01111 | AD0–15 |
| 10000–11011 | AD16–27 |
| 11100 | Reserved |
| 11101 | V _{REFH} |
| 11110 | V _{REFL} |
| 11111 | Module disabled |

Fuente: <http://bit.ly/q27fZm>

3.4.2. Registro de estado y Control, ADCSC2

Este registro controla las funciones de comparación, el estado de la conversión si está activa o no y el inicio de la conversión.

Figura 20. Registro de estado y Control, ADCSC2



Fuente: <http://bit.ly/q27fZm>

Tabla 10. Registro de estado y control, ADCSC2

| Field | Description |
|------------|---|
| 7 ADACT | Conversion Active. Indicates that a conversion is in progress. ADACT is set when a conversion is initiated and cleared when a conversion is completed or aborted. 0 Conversion not in progress 1 Conversion in progress |
| 6 ADTRG | Conversion Trigger Select. Selects the type of trigger used for initiating a conversion. Two types of triggers are selectable: software trigger and hardware trigger. When software trigger is selected, a conversion is initiated following a write to ADCSC1. When hardware trigger is selected, a conversion is initiated following the assertion of the ADHWT input. 0 Software trigger selected 1 Hardware trigger selected |
| 5 ACFE | Compare Function Enable. Enables the compare function. 0 Compare function disabled 1 Compare function enabled |
| 4 ACFGT | Compare Function Greater Than Enable. Configures the compare function to trigger when the result of the conversion of the input being monitored is greater than or equal to the compare value. The compare function defaults to triggering when the result of the compare of the input being monitored is less than the compare value. 0 Compare triggers when input is less than compare value 1 Compare triggers when input is greater than or equal to compare value |

Fuente: <http://bit.ly/q27fZm>

3.4.3. Registro de dato resultante ADCRH

Dado que el módulo de conversión a ADC, puede realizar diferentes tipos de conversiones siendo estas de 12 bits, 10 bits y 8 bits. Para cada una de estas conversiones es necesario guardar los datos de la conversión esto se hace en los registros ADCRH y ADCRL, cada uno de un tamaño de 8 bits. Los bits más significativos son guardados en el registro ADCRH y los bits menos significativos son guardados en el registro ADCRL.

Cuando una conversión requiere más de 8 bits se deben leer ambos registros, de lo contrario sólo registro que guarda los bits menos significativos.

Figura 21. Registro de dato resultante ADCRH

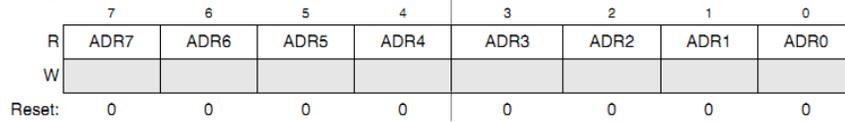
| | | | | | | | | |
|--------|---|---|---|---|-------|-------|------|------|
| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| R | 0 | 0 | 0 | 0 | ADR11 | ADR10 | ADR9 | ADR8 |
| W | | | | | | | | |
| Reset: | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

Fuente: <http://bit.ly/q27fZm>

3.4.4. Registro de dato resultante ADCRL

Este registro guarda los 8 bits menos significativos del dato de conversión .

Figura 22. Registro de dato resultante ADCRL

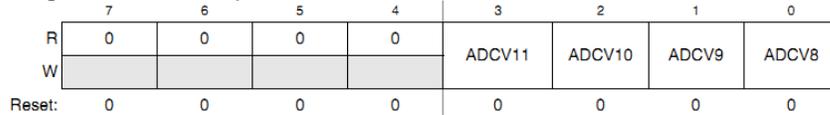


Fuente: <http://bit.ly/q27fZm>

3.4.5. Registro de comparación, ADCCVH

En el modo de 12 bits, el registro ADCCVH contiene los cuatro bits superiores de los de 12 bits de comparación. Esto solo funciona cuando la función es habilitada, estos 4 bits son comparados con los 4 bits superiores de la conversión.

Figura 23. Registro de comparación, ADCCVH

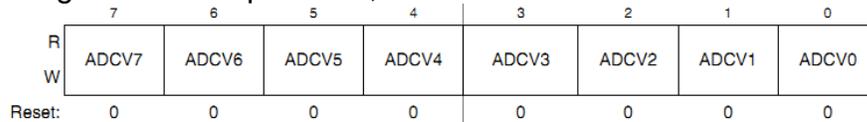


Fuente: <http://bit.ly/q27fZm>

3.4.6. Registro de comparación, ADCCVL

En este registro son guardados los 8 bits menos significativos del dato de comparación estos, son comparados con el resultado del ADC una vez finalice la conversión. Esto solo funciona cuando la función es habilitada.

Figura 24. Registro de comparación, ADCCVL

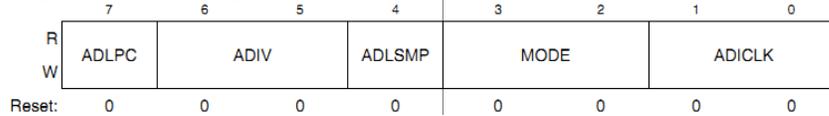


Fuente: <http://bit.ly/q27fZm>

3.4.7. Registro de configuración, ADCCFG

El registro ADCCFG selecciona la modalidad de operación, la fuente del reloj, la división del reloj, configura el modo de bajo poder y el tiempo de captura de la muestra.

Figura 25. Registro de configuración, ADCCFG



Fuente: <http://bit.ly/q27fZm>

Tabla 11. Bits de configuración del registro de configuración, ADCCFG

| Field | Description |
|---------------|---|
| 7 ADLPC | Low-Power Configuration. ADLPC controls the speed and power configuration of the successive approximation converter. This optimizes power consumption when higher sample rates are not required. 0 High speed configuration 1 Low power configuration: The power is reduced at the expense of maximum clock speed. |
| 6:5 ADIV | Clock Divide Select. ADIV selects the divide ratio used by the ADC to generate the internal clock ADCK. |
| 4 ADLSMP | Long Sample Time Configuration. ADLSMP selects between long and short sample time. This adjusts the sample period to allow higher impedance inputs to be accurately sampled or to maximize conversion speed for lower impedance inputs. Longer sample times can also be used to lower overall power consumption when continuous conversions are enabled if high conversion rates are not required. 0 Short sample time 1 Long sample time |
| 3:2 MODE | Conversion Mode Selection. MODE bits are used to select between 12-, 10-, or 8-bit operation. |
| 1:0 ADICLK | Input Clock Select. ADICLK bits select the input clock source to generate the internal clock ADCK. |

Fuente: <http://bit.ly/q27fZm>

Tabla 12. Selección de la división del reloj.

| ADIV | Divide Ratio | Clock Rate |
|------|--------------|-----------------|
| 00 | 1 | Input clock |
| 01 | 2 | Input clock + 2 |
| 10 | 4 | Input clock + 4 |
| 11 | 8 | Input clock + 8 |

Fuente: <http://bit.ly/q27fZm>

Tabla 13. Modos de conversión

| MODE | Mode Description |
|------|--------------------------|
| 00 | 8-bit conversion (N=8) |
| 01 | 12-bit conversion (N=12) |
| 10 | 10-bit conversion (N=10) |
| 11 | Reserved |

Fuente: <http://bit.ly/q27fZm>

Tabla 14. Selección de entrada de reloj

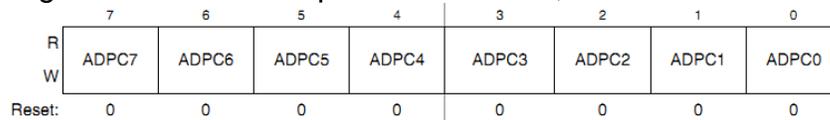
| ADICLK | Selected Clock Source |
|--------|----------------------------|
| 00 | Bus clock |
| 01 | Bus clock divided by 2 |
| 10 | Alternate clock (ALTCLK) |
| 11 | Asynchronous clock (ADACK) |

Fuente: <http://bit.ly/q27fZm>

3.4.8. Registro de control de pines de entrada, APCTL1

El registro de control de pines de entrada APCTL1, controla la forma de operación del hardware disponible, de tal forma que se puede controlar si una entrada es digital o analógica. Este registro particular controla los canales de entradas del cero al siete.

Figura 26. Registro de control de pines de entrada, APCTL1



Fuente: <http://bit.ly/q27fZm>

Tabla 15. Descripción del registro de control de pines de entrada, APCTL1

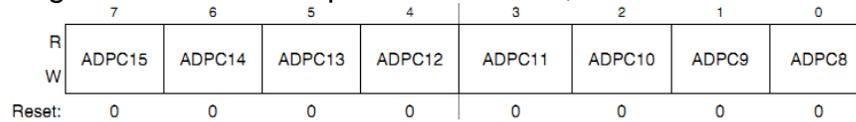
| Field | Description |
|------------|---|
| 7 ADPC7 | ADC Pin Control 7. ADPC7 controls the pin associated with channel AD7. 0 AD7 pin I/O control enabled 1 AD7 pin I/O control disabled |
| 6 ADPC6 | ADC Pin Control 6. ADPC6 controls the pin associated with channel AD6. 0 AD6 pin I/O control enabled 1 AD6 pin I/O control disabled |
| 5 ADPC5 | ADC Pin Control 5. ADPC5 controls the pin associated with channel AD5. 0 AD5 pin I/O control enabled 1 AD5 pin I/O control disabled |
| 4 ADPC4 | ADC Pin Control 4. ADPC4 controls the pin associated with channel AD4. 0 AD4 pin I/O control enabled 1 AD4 pin I/O control disabled |
| 3 ADPC3 | ADC Pin Control 3. ADPC3 controls the pin associated with channel AD3. 0 AD3 pin I/O control enabled 1 AD3 pin I/O control disabled |
| 2 ADPC2 | ADC Pin Control 2. ADPC2 controls the pin associated with channel AD2. 0 AD2 pin I/O control enabled 1 AD2 pin I/O control disabled |
| 1 ADPC1 | ADC Pin Control 1. ADPC1 controls the pin associated with channel AD1. 0 AD1 pin I/O control enabled 1 AD1 pin I/O control disabled |
| 0 ADPC0 | ADC Pin Control 0. ADPC0 controls the pin associated with channel AD0. 0 AD0 pin I/O control enabled 1 AD0 pin I/O control disabled |

Fuente: <http://bit.ly/q27fZm>

3.4.9. Registro de control de pines de entrada, APCTL2

Su funcionamiento es igual que al anterior registro, a excepción que este sólo controla los canales del 8 al 15, y sólo aplica para algunas versiones del microcontrolador.

Figura 27. Registro de control de pines de entrada, APCTL2



Fuente: <http://bit.ly/q27fZm>

Tabla 16. Descripción del registro de control de pines de entrada, APCTL2

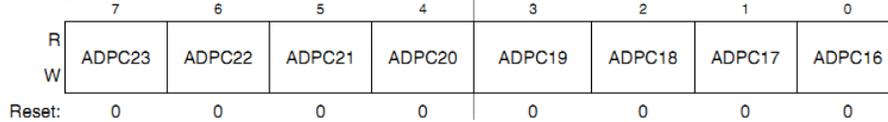
| Field | Description |
|-------------|--|
| 7 ADPC15 | ADC Pin Control 15. ADPC15 controls the pin associated with channel AD15. 0 AD15 pin I/O control enabled 1 AD15 pin I/O control disabled |
| 6 ADPC14 | ADC Pin Control 14. ADPC14 controls the pin associated with channel AD14. 0 AD14 pin I/O control enabled 1 AD14 pin I/O control disabled |
| 5 ADPC13 | ADC Pin Control 13. ADPC13 controls the pin associated with channel AD13. 0 AD13 pin I/O control enabled 1 AD13 pin I/O control disabled |
| 4 ADPC12 | ADC Pin Control 12. ADPC12 controls the pin associated with channel AD12. 0 AD12 pin I/O control enabled 1 AD12 pin I/O control disabled |
| 3 ADPC11 | ADC Pin Control 11. ADPC11 controls the pin associated with channel AD11. 0 AD11 pin I/O control enabled 1 AD11 pin I/O control disabled |
| 2 ADPC10 | ADC Pin Control 10. ADPC10 controls the pin associated with channel AD10. 0 AD10 pin I/O control enabled 1 AD10 pin I/O control disabled |
| 1 ADPC9 | ADC Pin Control 9. ADPC9 controls the pin associated with channel AD9. 0 AD9 pin I/O control enabled 1 AD9 pin I/O control disabled |
| 0 ADPC8 | ADC Pin Control 8. ADPC8 controls the pin associated with channel AD8. 0 AD8 pin I/O control enabled 1 AD8 pin I/O control disabled |

Fuente: <http://bit.ly/q27fZm>

3.4.10. Registro de control de pines de entrada, APCTL3

Su funcionamiento es igual que al anterior registro, a excepción que este sólo controla los canales del 16 al 23, y sólo aplica para algunas versiones del microcontrolador.

Figura 28. Registro de control de pines de entrada, APCTL3

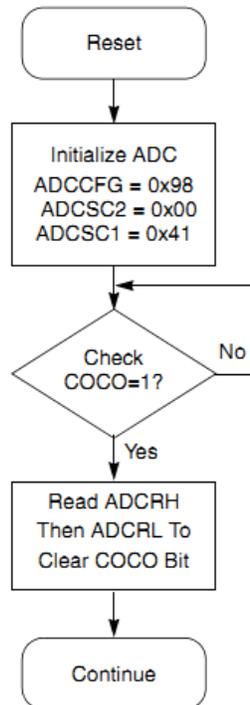


Fuente: <http://bit.ly/q27fZm>

3.5. FUNCIONAMIENTO

Una vez seleccionados las diferentes configuraciones de los registros, sólo es necesario habilitar el módulo para que éste comience a operar, de tal forma como fue establecido, teniendo en cuenta los 20 conversión, el canal de conversión, la velocidad de conversión, el tiempo de captura entre otros.

Figura 29. Inicialización de una conversión



Fuente: <http://bit.ly/q27fZm>

4. COMUNICACIÓN SPI⁴

4.1. DESCRIPCIÓN GENERAL

El protocolo SPI es un bus de tres líneas sobre el cual se transmiten paquetes de información de 8 bits y de 16 bits, el módulo utilizado proporciona comunicación serial, full dúplex y síncrona entre el microcontrolador y los diferentes dispositivos periféricos. Estos dispositivos periféricos pueden ser otros microcontroladores, ADCs, memorias, sensores, etc. Dos de las tres líneas utilizadas son para transmitir información (una en cada dirección) y la tercera línea es el reloj.

4.2. TIPOS DE CATEGORÍA

Los dispositivos conectados al bus son definidos como maestros y esclavos. Un maestro es aquel que inicia la transferencia de información sobre el bus y genera las señales de control y reloj.

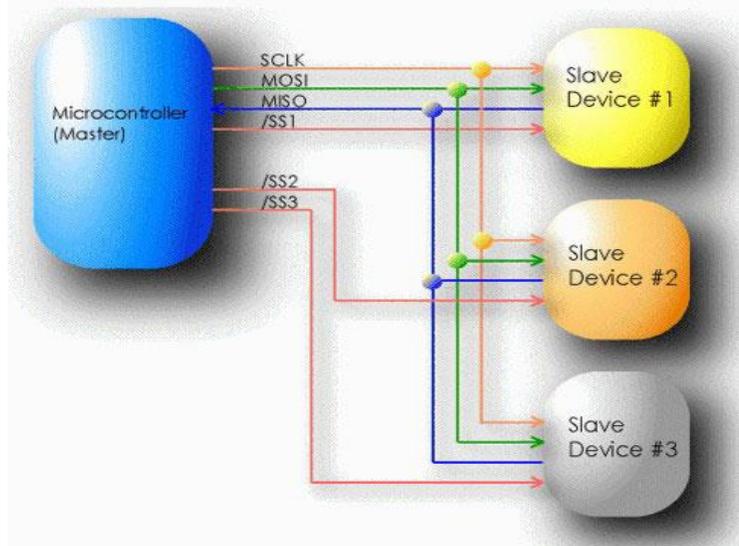
Un esclavo es un dispositivo controlado por el maestro. Cada esclavo es controlado sobre el bus a través de una línea selectora llamada Chip Select o Select Slave, por lo tanto el esclavo es activado solo cuando esta línea es activada. Una línea de selección es dedicada a cada esclavo.

4.3. FORMA DE TRANSMISIÓN

El bus SPI emplea un simple registro de desplazamiento para transmitir la información. Todas las líneas del bus transmiten la información en una sola dirección. La señal sobre la línea de reloj (SCLK) es generada por el maestro y sincroniza la transferencia de datos; la línea MOSI (Master Out Slave in) transporta los datos del maestro al esclavo; finalmente, la línea MISO (Master In Slave Out) transporta los datos del esclavo al maestro, como se puede observar en la figura 30.

⁴ <http://www.i-micro.com/pdf/articulos/spi.pdf>

Figura 30. Comunicación SPI



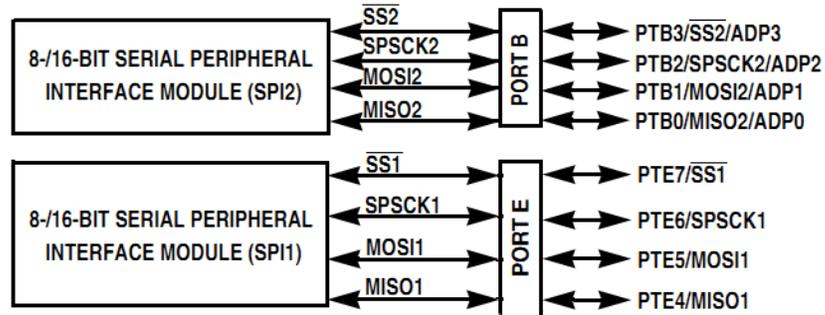
Fuente: <http://www.i-micro.com/pdf/articulos/spi.pdf>

Cada esclavo es seleccionado por un nivel lógico bajo ('0') a través de la línea CS (*Chip Select* o *SS Slave Select*). Los datos sobre este bus pueden ser transmitidos a una razón de casi 0 bits/s hasta 1 Mbits/s. Los datos son transferidos en paquetes de 8 bits, en donde el bit más significativo (MSB) se transmite primero.

4.4. MODO DE OPERACIÓN⁵

El módulo SPI del microcontrolador MC9S08JM60 tiene una serie de registros que permiten configurar su modo de operación, entre estos se encuentran: SPIxC1, SPIxC2 y SPIxBR.

Figura 31. Diagrama de bloques de hardware del módulo SPI



Fuente: <http://bit.ly/q27fZm>

⁵ <http://www.freescale.com/files/microcontrollers/doc/MC9S08JM60.pdf>

Figura 32. Registros de la comunicación SPI

| | | | | | | | | |
|--|-------|---------|-------|--------|---------|------|---------|-------|
| SPIxC1 | SPIE | SPE | SPTIE | MSTR | CPOL | CPHA | SSOE | LSBFE |
| Module/interrupt enables and configuration | | | | | | | | |
| SPIxC2 | SPMIE | SPIMODE | | MODFEN | BIDIROE | | SPISWAI | SPC0 |
| Additional configuration options. | | | | | | | | |
| SPIxBR | | SPPR2 | SPPR1 | SPPR0 | | SPR2 | SPR1 | SPR0 |
| Baud rate = (BUSCLK/SPPR[2:0])/SPR2[2:0] | | | | | | | | |

Fuente: <http://bit.ly/q27fZm>

Estos tres registros (ver figura 32) se configuran en el microcontrolador para conseguir un modo de operación óptimo con los dispositivos periféricos, ajustando en alto los siguientes campos:

4.4.1. Registro SPIxC1

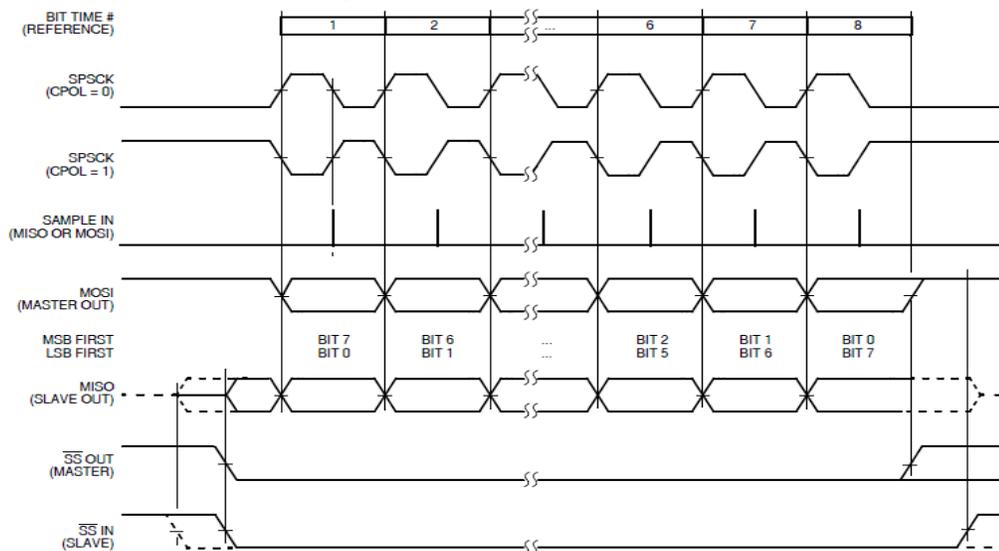
SPE: Habilita el módulo SPI del MCU.

MSTR: Configura como maestro al MCU.

SSOE: Junto con el campo MODFEN del registro SPIxC2 configuran la salida SS con un funcionamiento automático.

Los campos CPOL y CPHA se ajustan en bajo para lograr una operación del reloj en relación con los datos de la siguiente manera

Figura 33. Formatos del reloj del módulo SPI



Fuente: <http://bit.ly/q27fZm>

Esta configuración se escoge teniendo en cuenta los diagramas en las hojas de datos de los dispositivos periféricos conectados al MCU y que se encuentran conectados en calidad de esclavos.

4.4.2. Registro SPIxC2

SPIMODE: Selecciona el ancho del dato transmitido, en esta caso será de 16 bits.
MODFEN: Configura como salida automática el pin SS.

Todos los campos del registro SPIxBR se ajustan con un valor lógico bajo con el fin de lograr la mayor velocidad posible de transferencia de datos. El módulo SPI del MCU tiene por defecto activado un filtro con el fin de proteger la transmisión contra el ruido, con lo que la frecuencia de trabajo queda restringida a 6MHz.

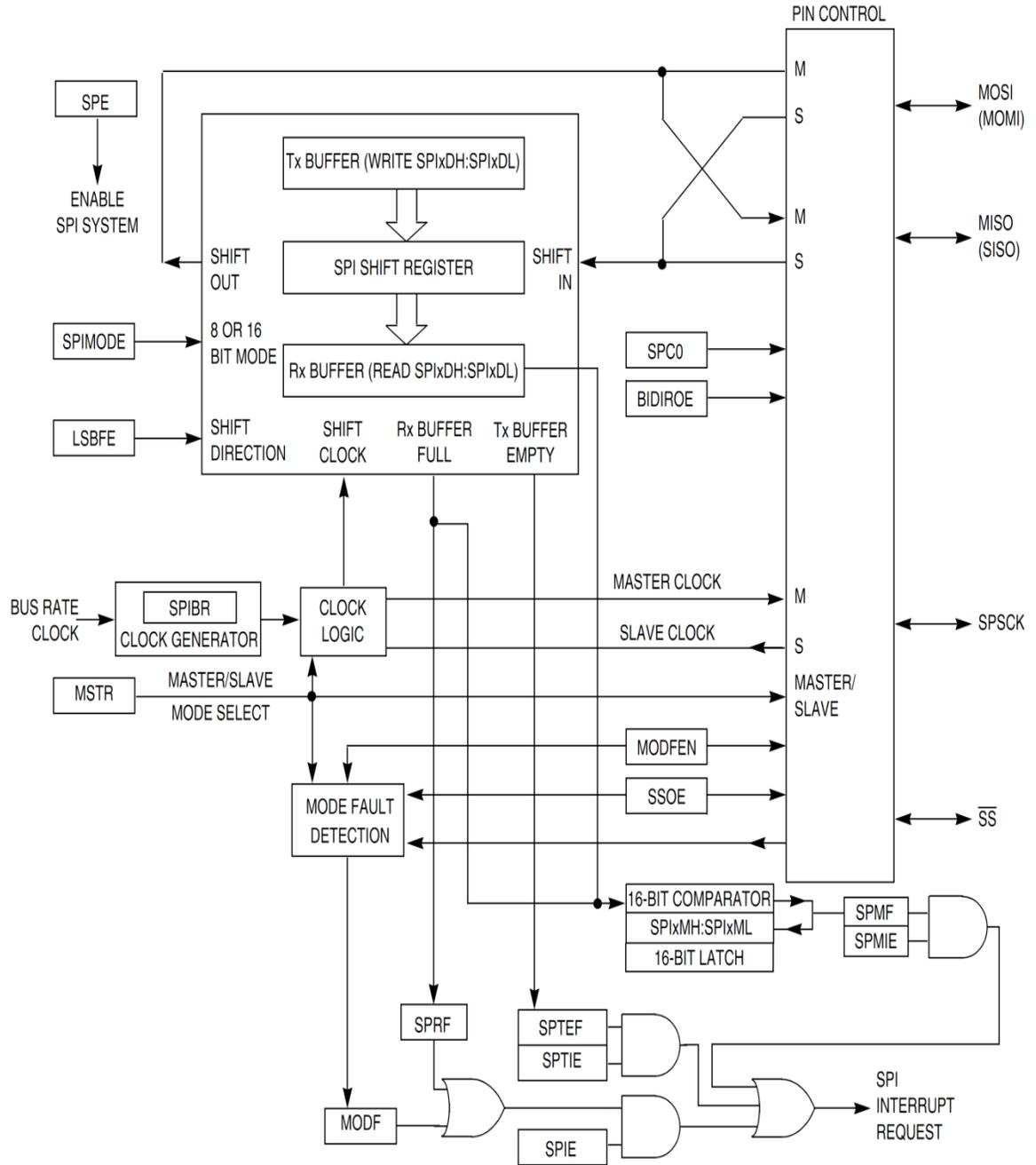
Para ejecutar la transmisión una vez que se ha configurado el módulo es necesario ajustar en bajo la bandera SPTEF (*SPI Transmit Buffer Empty Flag*) del registro SPIxS, a continuación se escribe el dato que se desea transmitir en el buffer de transmisión para que este pase automáticamente al registro de desplazamiento y de aquí al pin MOSI; antes de escribir un nuevo dato, es necesario estar seguro que se transmite completamente la información anterior, lo cual se hace preguntando por la bandera SPTEF, esta cambia automáticamente al valor lógico alto cuando el buffer de transmisión está vacío.

4.4.3. DIAGRAMA DE BLOQUES

La figura 34 es un diagrama de bloques del módulo SPI, en el que se muestra todos los componentes del microcontrolador MC9S08JM60, indicando además la dirección en que se mueven los bits que cada registro trabaja.

El elemento central de la comunicación SPI es el cambio de registro. Los datos se escriben en el transmisor y se transfieren a un registro (según lo determine el registro SPIxC2) donde se tiene la opción de poder leer (SPIxDH: SPIxDL), la multiplexación controla las conexiones entre los pines del MCU y el módulo SPI.

Figura 34. Diagrama de bloques de operación del módulo SPI



Fuente: <http://bit.ly/q27fZm>

5. CONVERTIDORES DIGITAL A ANALÓGICO (DAC) TLV5631⁶

El TLV5631 es un dispositivo que se utiliza para convertir datos digitales en señales de corriente o de voltaje analógicos. Es por eso que para entender su funcionamiento y características especiales, en este capítulo se dan a conocer la información general de este dispositivo así como su interfaz serial y la forma del dato.

5.1. CARACTERÍSTICAS GENERALES

Este dispositivo es un convertidor digital-analógico (DAC) de 8 canales, el cual basa su arquitectura en una red de resistencias. Se compone de una interfaz serial, una referencia interna, una red de resistencias y un buffer de salida.

El voltaje de salida para cada canal está dado por:

$$2REF \frac{CODE}{0x1000} [V] \quad (7)$$

Donde *REF* es el voltaje de referencia y *CODE* es el valor de la entrada digital. El intervalo de entrada para este dispositivo 0x000 a 0xFFC.

El TLV5631 incorpora entre sus funciones un (power on reset) para controlar el voltaje de salida, ya que este convertidor puede tener un error de desplazamiento producido por el buffer de salida. Es por eso que los registros se mantienen en cero hasta tener una secuencia válida para el (DAC), por lo cual este dispositivo se hace útil en aplicaciones donde es importante conocer los estados de las salidas.

5.2. INTERFAZ SERIAL

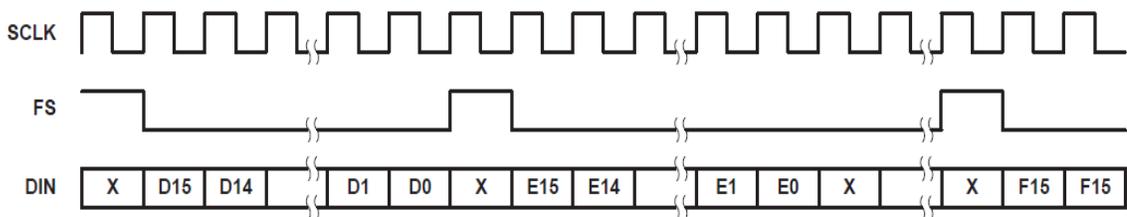
Un flanco de bajada en el pin que realiza la sincronización de la entrada (FS), hace que los datos de la entrada digital serial cambien, empezando por el bit más significativo (MSB) del registro interno. Después que los 16 bits han sido transferidos, el contenido del desplazamiento del registro se mueve a uno de los registros del DAC que mantiene el dato a convertir, dependiendo de la dirección de los bits dentro de la palabra de datos.

⁶ <http://focus.ti.com/lit/ds/symlink/tlv5631.pdf>

Se requiere un nivel lógico bajo en el pin (LDAC) para transferir el contenido que llega el DAC y así poder actualizar las salidas de este dispositivo.

Para la conexión en serie, la salida digital serial (DOUT) proporciona los datos de muestreo en la entrada digital serial, con un retraso de 16 ciclos de reloj. Es por eso que el pin (FS) necesita estar en un nivel bajo, hasta que los 16 bits se transfieran en su totalidad ya que en caso contrario la adquisición se cancela. El DAC se actualiza después de un flanco de subida en el pin (FS) como se puede ver en la siguiente figura.

Figura 35. Modo microcontrolador



Fuente: <http://focus.ti.com/lit/ds/symlink/tlv5631.pdf>

5.3. FORMA DEL DATO

La palabra de 16 bits de datos se compone de 2 partes:

Bits de dirección (D15.....D12)

Bits de datos (D11.....D0)

En la tabla 17 se presenta lo forma del dato enviado a este dispositivo.

Tabla 17. Forma del dato

| | | | | | | | | | | | | | | | |
|-----|-----|-----|-----|------|-----|----|----|----|----|----|----|----|----|----|----|
| D15 | D14 | D13 | D12 | D11 | D10 | D9 | D8 | D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 |
| A3 | A2 | A1 | A0 | Data | | | | | | | | | | | |

Fuente: <http://focus.ti.com/lit/ds/symlink/tlv5631.pdf>

El TLV5631 decodifica solo los bits contenidos entre el D11 y el bit D2, D1 y D0 se ignoran.

6. AMPLIFICADOR OPA4209⁷

El amplificador operacional OPA4209 es un circuito de propósito general que puede ser empleado en una gran variedad de aplicaciones y en la que los modelos necesarios para analizar su comportamiento son muy sencillos. En este capítulo se da una descripción general de este dispositivo y una breve descripción de su funcionamiento básico.

6.1. DESCRIPCIÓN GENERAL

Este amplificador es un dispositivo de alta corriente, ideal para la conducción de hasta 1.5A en cargas reactivas, con una alta velocidad de respuesta que proporciona señales de hasta 1.3MHz de alta potencia, ofreciendo una excelente linealidad en la respuesta del circuito.

El OPA4209 trabaja con una fuente de alimentación, que admite voltajes desde los 7V hasta los 24V, o $\pm 3.5V$ hasta $\pm 12V$. Con una sola fuente de alimentación, el rango de la entrada en modo común se extiende a la alimentación negativa. La máxima salida de corriente de salida es de $i_{OUT}=1,5A$ con $V_{PP}=20V$ con una alimentación de 24V.

Este circuito electrónico está protegido contra condiciones de sobrecalentamiento y sobrecargas de corriente; además sirve para proporcionar una información exacta, en la cual el usuario selecciona el límite de corriente.

Tiene dos banderas de salida que indican; el límite actual y la condición térmica de sobrecalentamiento, e igualmente posee un pin para encender o apagar. En la tabla 18 se muestra los rangos en que trabaja este respectivo amplificador.

Tabla 18. Valores máximos de operación

| | | OPA209, OPA2209, OPA4209 | UNIT |
|--|----------------------------|------------------------------|------|
| Supply Voltage | $V_S = (V+) - (V-)$ | 40 | V |
| Signal Input Terminal, Voltage ⁽²⁾ | | $(V-) - 0.5$ to $(V+) + 0.5$ | V |
| Signal Input Terminal, Current (except power-supply pins) ⁽²⁾ | | 10 | mA |
| Output Short-Circuit ⁽³⁾ | | Continuous | |
| Operating Temperature | T_A | -55 to +150 | °C |
| Storage Temperature | T_A | -65 to +150 | °C |
| Junction Temperature | T_J | +200 | °C |
| ESD Ratings: | Human Body Model (HBM) | 3000 | V |
| | Charged Device Model (CDM) | 1000 | V |

Fuente: <http://bit.ly/p3hvb2>

⁷ <http://focus.ti.com/lit/ds/symlink/opa4269.pdf>

7. POTENCIÓMETRO DIGITAL MCP4231⁸

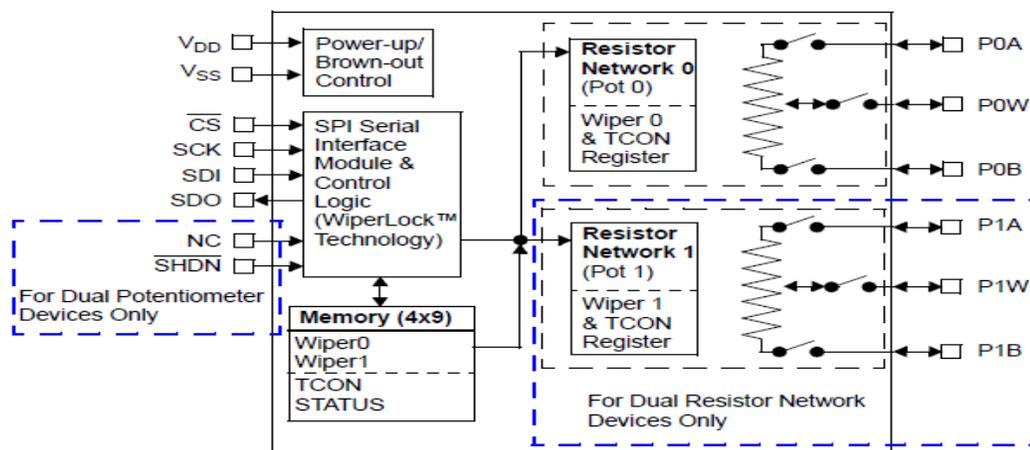
Un circuito integrado que simula el funcionamiento de un potenciómetro analógico es un potenciómetro digital, el cual se compone de un divisor resistivo de $n+1$ resistencias, con un multiplexor analógico que selecciona la salida a través de sus n puntos intermedios que están respectivamente conectados. Este dispositivo se controla con una interfaz serial (SPI) y posee las mismas limitaciones que los convertidores (DAC) como la corriente que pueden drenar. En este capítulo se da una descripción detallada del potenciómetro MCP4231.

7.1. DESCRIPCIÓN GENERAL

El dispositivo MCP4231 es un resistor variable controlado digitalmente que integra dos potenciómetros de 50K Ω , cuyos valores se manejan a través de 256 posiciones. Cada canal consta de tres contactos (A, B, W) entre los cuales varía la resistencia, la cual se determina por un código digital que se transmite por medio de comunicación SPI.

La resistencia entre el punto W y los puntos finales de la resistencia fija (A y B) varían linealmente con respecto al código digital que se transfiere a la resistencia variable. La resistencia variable tiene un valor completamente programable entre el punto A y el punto W o entre el punto B y el punto W. En la figura 36 se muestra el funcionamiento de este dispositivo por medio de un diagrama de bloques.

Figura 36. Diagrama de bloques



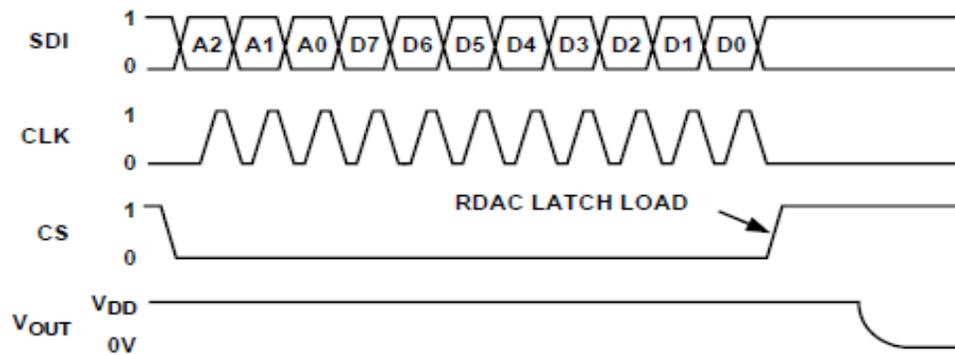
Fuente: <http://ww1.microchip.com/downloads/en/DeviceDoc/22060b.pdf>

⁸ <http://ww1.microchip.com/downloads/en/DeviceDoc/22060b.pdf>

La trama que necesita este dispositivo con el fin de cambiar el valor de la resistencia consta de once bits, de los cuales los tres primeros se relacionan con la dirección del potenciómetro a utilizar, es decir, cuál de los dos potenciómetros disponibles se va a manipular. Los ocho bits restantes definen la resistencia deseada en un rango de 256 posiciones.

Los valores correspondientes a cada posición en pasos de diez se muestran en la tabla 6 y el formato de comunicación SPI del potenciómetro digital en la figura 37.

Figura 37. Formato de comunicación SPI



Fuente: <http://ww1.microchip.com/downloads/en/DeviceDoc/22060b.pdf>

En la figura anterior se puede observar cuales son los bits de dirección (Ax) y de posición (Dx) respectivamente.

8. DISEÑO DEL MÓDULO DE ADQUISICIÓN DE SEÑALES

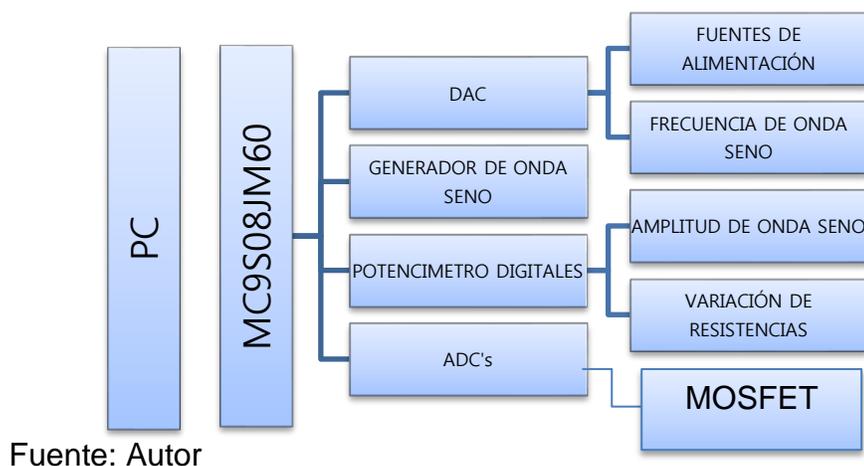
El objetivo primordial de este proyecto es, brindar al alumno un módulo con el cual pueda desarrollar y aprender las diferentes respuestas de los transistores MOSFET en diferentes aplicaciones, para esto fue necesario implementar un grupo de dispositivos con los cuales se pudiese manipular algunas variables necesarias para el estudio del transistor. Es importante resaltar que dentro del módulo existen diferentes herramientas a las que se les puede manipular para lograr una gran variedad de prácticas de laboratorio con base en la misma arquitectura; entre estos, se cuenta con un potenciómetro digital y un generador de señales sinusoidales, además de tres fuentes de voltaje variables, estas características del equipo permiten cambiar las condiciones de trabajo, por tanto el alcance de las prácticas de laboratorio que se puedan implementar en el módulo es significativamente alto, haciendo de este módulo una herramienta adecuada para el análisis de los laboratorios de la asignatura Electrónica II.

8.1. DESARROLLO DEL PROYECTO

Para desarrollar la estructura del módulo de adquisición de señales se realizó una investigación sobre las características del microcontrolador MC9S08JM60 y especialmente sobre los tipos de comunicaciones que este dispositivo soporta.

El tipo de comunicación utilizada para manipular los diferentes componentes del módulo de adquisición de señales es el protocolo SPI (*Serial Peripheral interface*).

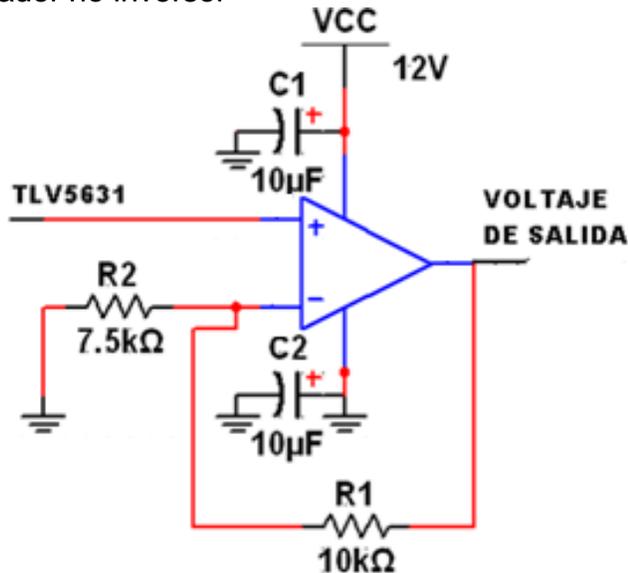
Figura 38. Estructura general del módulo de adquisición de señales.



8.2. FUENTES DE ALIMENTACIÓN PARA LOS MÓDULOS

Para la alimentación de los transistores MOSFET que se adaptan a la tarjeta se necesitan diferentes fuentes de alimentación, por lo que se seleccionó el DAC TLV5631 de la empresa Texas Instruments para tal fin. En total se diseñaron tres fuentes de alimentación, una de las cuales proporciona un voltaje que varía de 0V a 12V, para cuya construcción se utilizó un amplificador en configuración no inversor como se muestra a continuación:

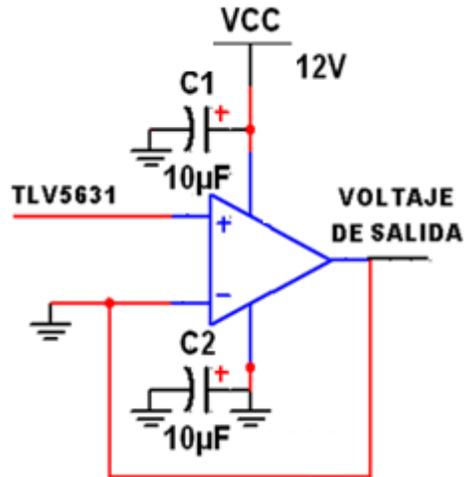
Figura 39. Amplificador no inversor



Fuente: Autores del texto.

Los valores de resistencia seleccionados se deben a que el voltaje de salida proporcionado por el DAC es de 0V a 5V, y era necesario amplificar esta señal para llevarla de 0V a 12V. Para las dos fuentes restantes se acoplo a las dos salidas del DAC amplificadores en configuración seguidor como se muestra en la figura siguiente, ya que el rango de voltaje manejado es de 0V a 5V. Los amplificadores operacionales utilizados en la construcción de estas fuentes vienen incluidos en el dispositivo OPA4209 fabricado por Texas Instruments.

Figura 40. Amplificador en Configuración Seguidor

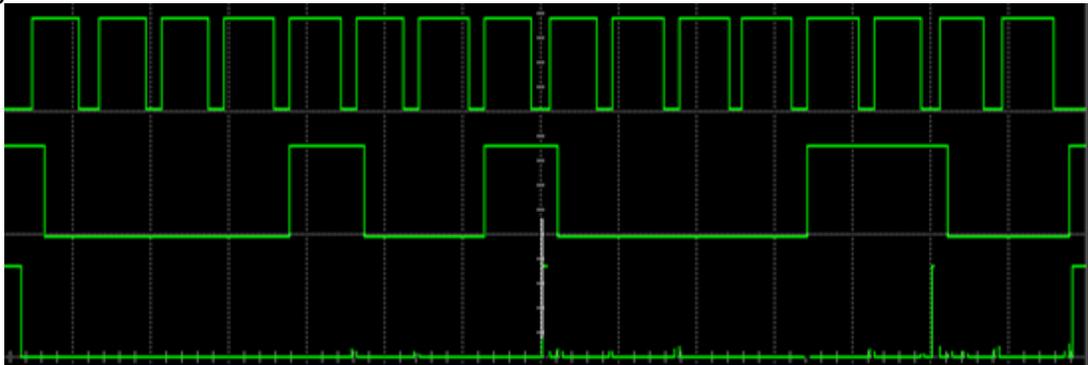


Fuente: Autores del texto.

8.3. COMUNICACIÓN MICROCONTROLADOR DAC

La configuración y manipulación de los datos del DAC se hizo por medio del microcontrolador MC9S08JM60 utilizando el lenguaje C en el software CodeWarrior. El envío de un dato al convertidor digital - analógico (TLV5631) se muestra en la siguiente figura:

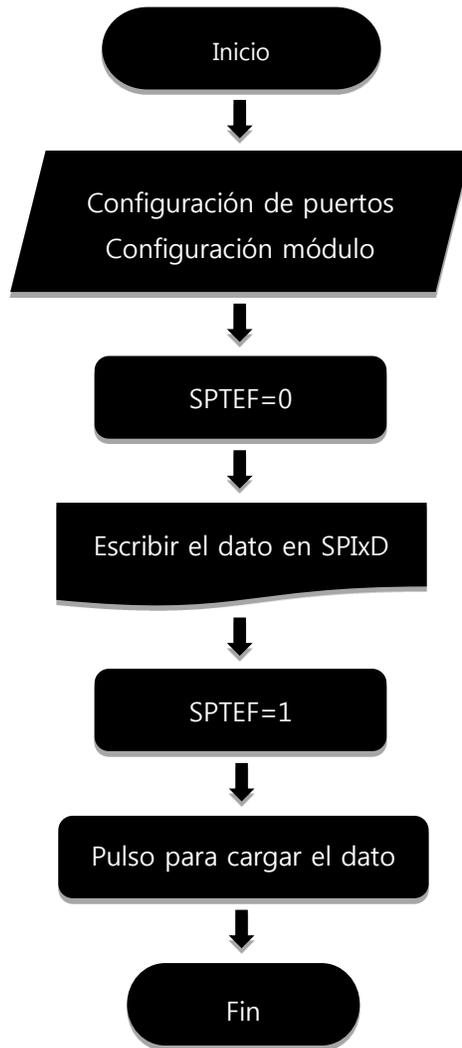
Figura 41. Comunicación SPI JM60 DAC



Fuente: Autores del texto.

Donde el programa que se utiliza para la configuración del microcontrolador es el siguiente:

Figura 42. Configuración del Microcontrolador



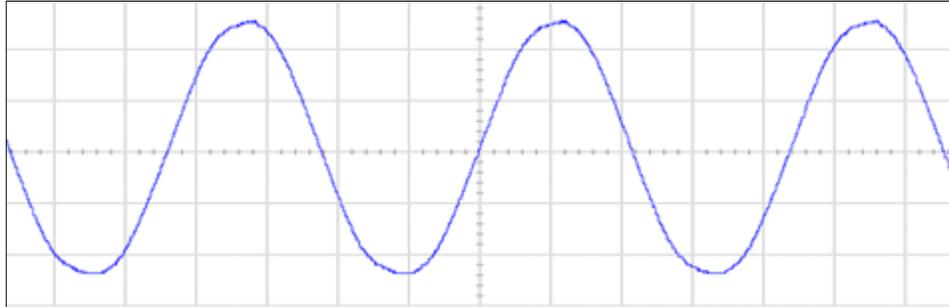
Fuente: Autores del texto.

8.4. GENERADOR DE FRECUENCIAS XR2206

Con el fin de probar el grado de amplificación de los transistores MOSFET en sus diferentes configuraciones, se necesita crear una señal sinusoidal con una amplitud variable y un rango de frecuencia entre 0 y 3000Hz. Para tal propósito se utilizó el circuito integrado XR2206, Cuyo arreglo de resistencias y capacitores se muestra en la siguiente figura:

valor debe moverse entre 0V y 3V. La señal que se obtiene se muestra a continuación:

Figura 45. Señal sinusoidal obtenida del XR2206



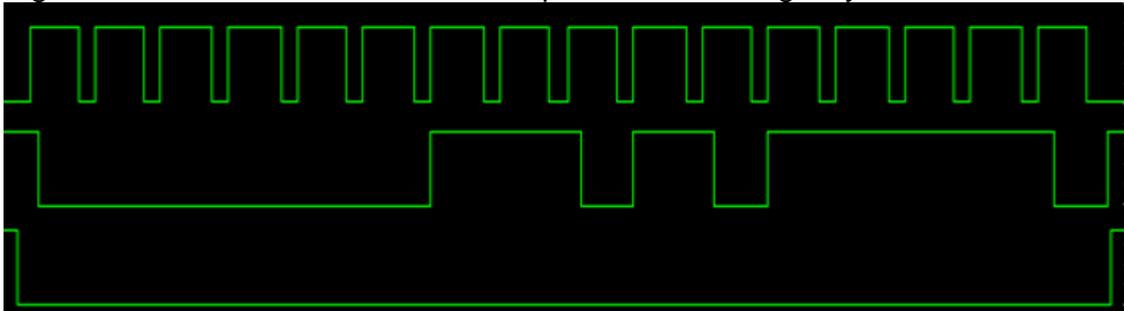
Fuente: Autores del texto.

8.5. POTENCIÓMETROS DIGITALES

El módulo de adquisición de señales cuenta además con dos potenciómetros digitales encapsulados en un solo circuito integrado, uno de estos se utiliza como herramienta adicional para realizar la configuración deseada de los transistores MOSFET, este dispositivo es manejado por el microcontrolador MC9S08JM60 por medio de una comunicación SPI. Dichos potenciómetros cuentan con un valor de resistencia de 50k Ω . Uno de estos potenciómetros se implementa en el circuito de generación de la onda sinusoidal, el cual sirve para cambiar el valor de la amplitud de la señal, el potenciómetro restante es de propósito general.

La señal de la comunicación SPI entre el microcontrolador MC9S08JM60 y el potenciómetro digital es la visualizada en la siguiente figura, en ella se podrá apreciar tres señales diferentes la primera de ellas es el reloj que sincroniza la comunicación, la segunda señal es la señal información y por último se encuentra la señal de *chip selector* la cual habilita la comunicación:

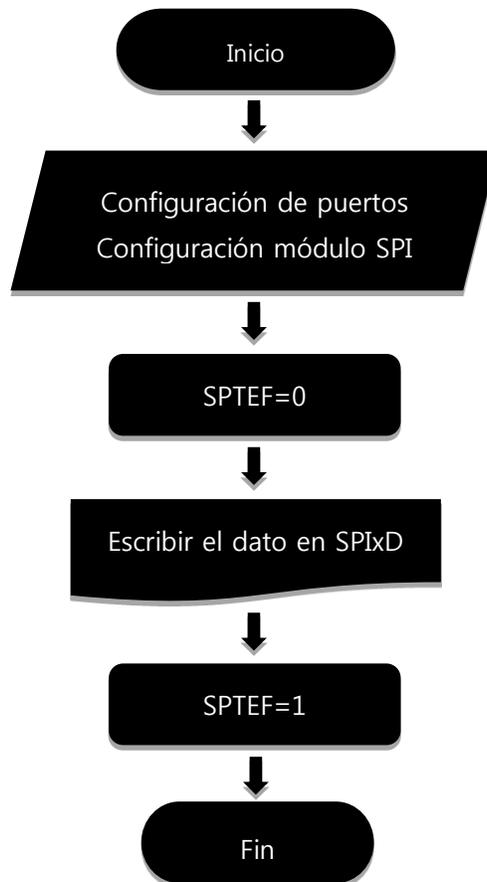
Figura 46. Comunicación SPI entre el potenciómetro digital y el MC9S08JM60



Fuente: Autores del texto.

La estructura del programa para enviar un dato a uno de los potenciómetros digitales se muestra a continuación, cabe destacar que la palabra de datos que manejan los potenciómetros digitales es de 16 bits, cuatro de dirección, dos del control y diez de datos, pero de estos últimos, el bit más significativo es ignorado por el dispositivo.

Figura 47. Envío del dato a uno de los potenciómetros



Fuente: Autores del texto.

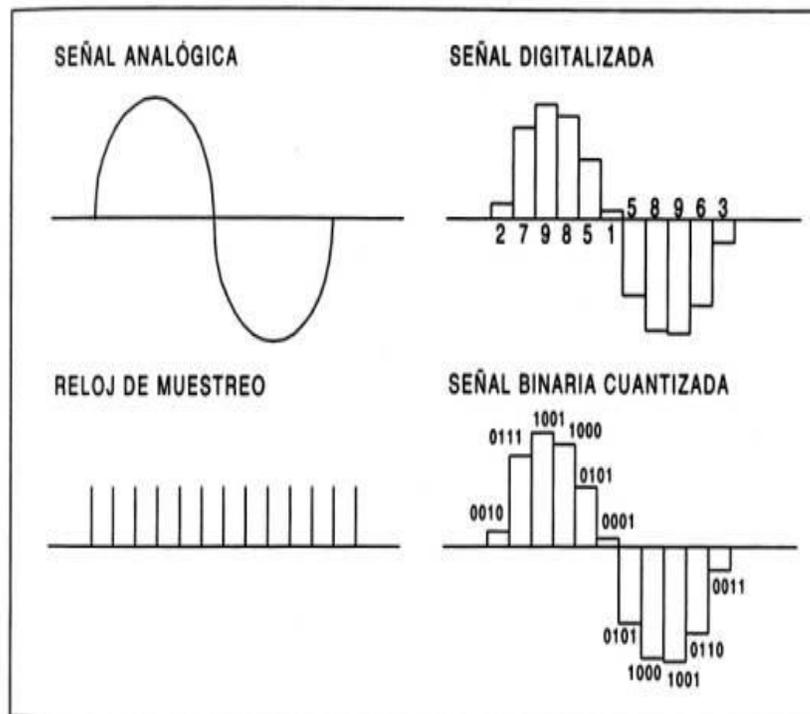
8.6. ADQUISICIÓN DE SEÑALES

Con el objetivo de realizar la adquisición de señales se plantea una frecuencia de muestreo de 5KHz, con la cual es posible realizar un muestreo adecuado, ya que se cumple a cabalidad el teorema de muestreo en Nyquist, el cual establece que la frecuencia de muestreo debe ser mayor o igual al doble de la frecuencia a ser muestreada.

El sistema cuenta con tres convertidores de analógico a digital las señales capturadas son adquiridas a través de tres canales principales y una adecuación especial para cada tipo de señal

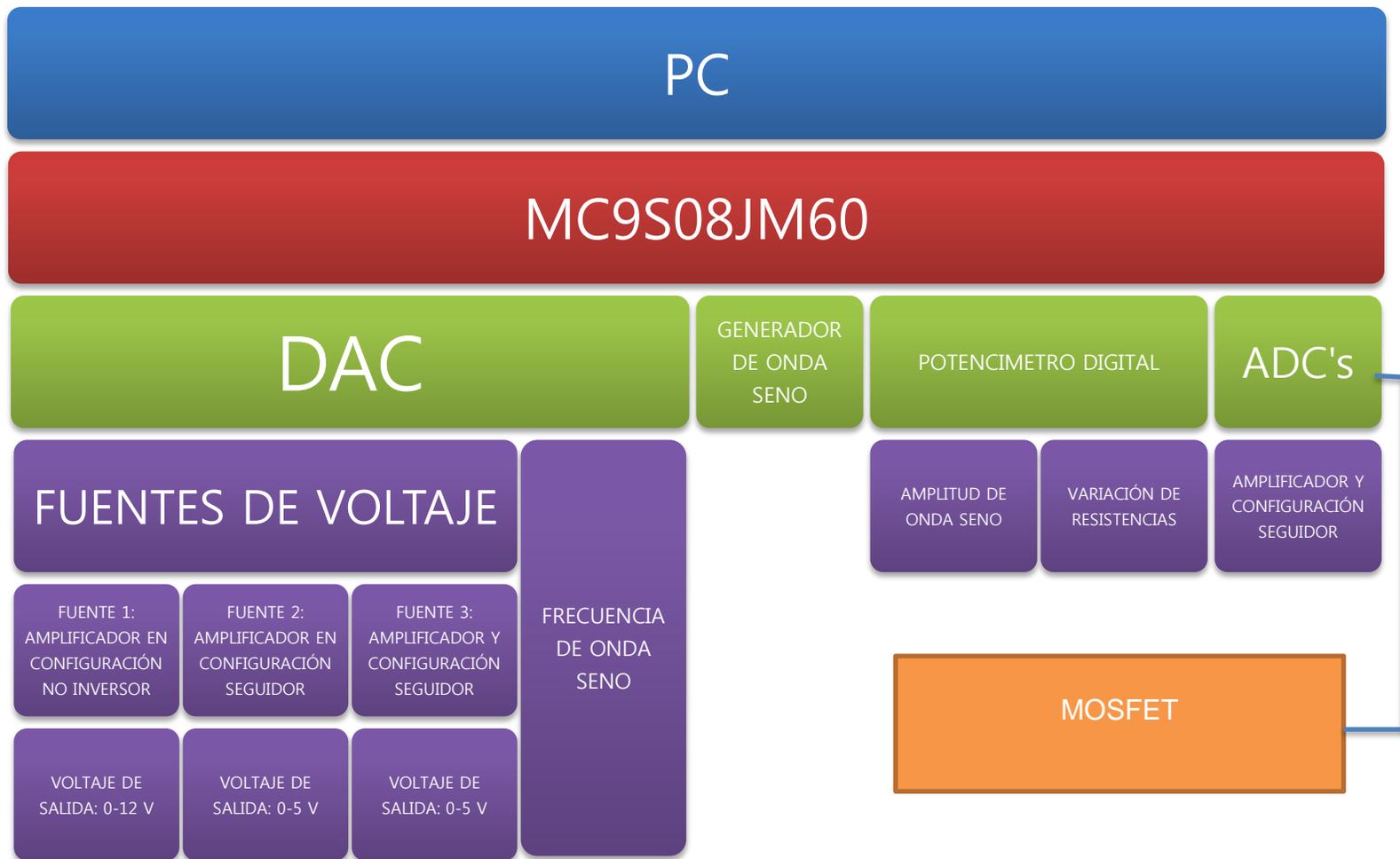
Una vez el ADC realiza la conversión y cuantifica la muestra capturada envía el dato al programa principal implementado en el micro controlador, para su posterior envío al computador.

Figura 48. Muestreo.



Fuente: www.bit.ly/q2p33g

Figura 49. Diagrama de bloques del módulo

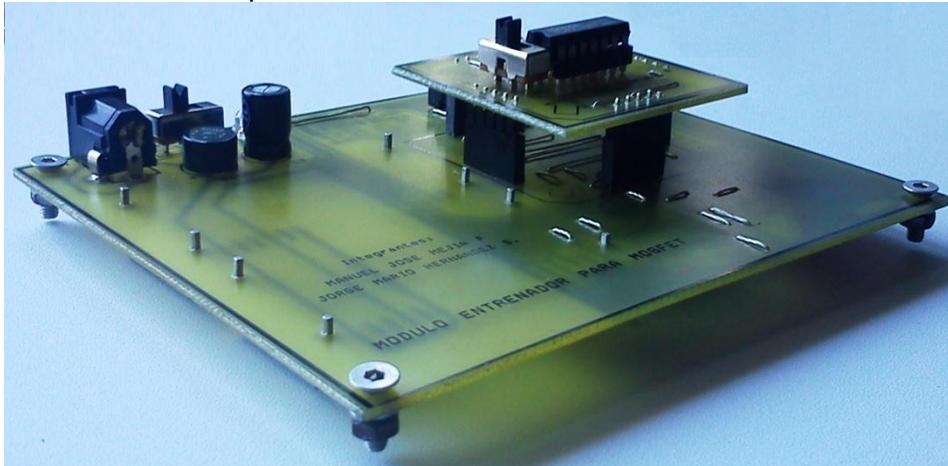


Fuente: Autores del texto.

9. MÓDULO DE ADQUISICIÓN

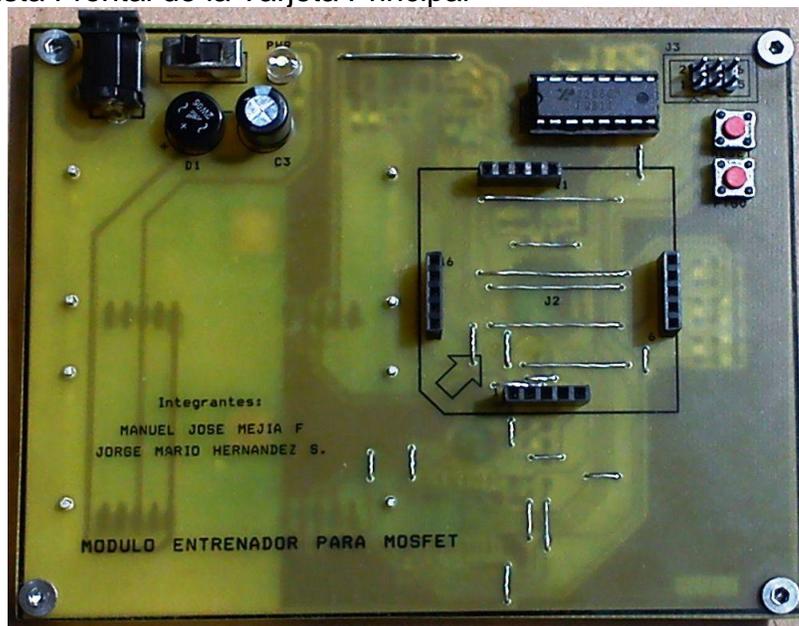
En este capítulo se ilustra las diferentes tarjetas con las cuales se realizó el módulo de adquisición.

Figura 50. Módulo de adquisición de datos



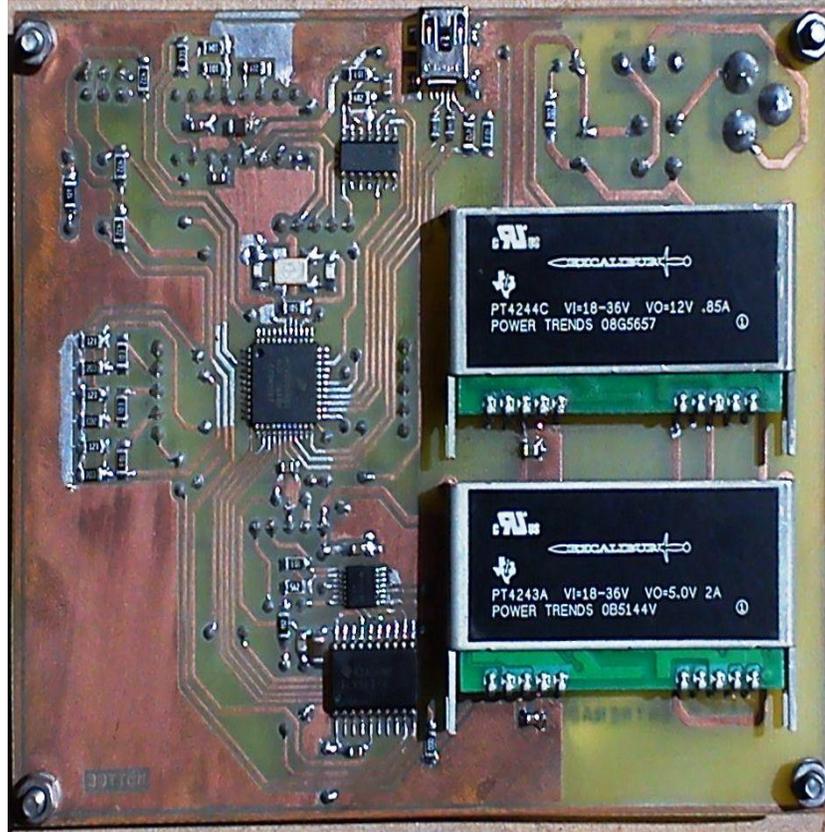
Fuente: Autores del texto.

Figura 51. Vista Frontal de la Tarjeta Principal



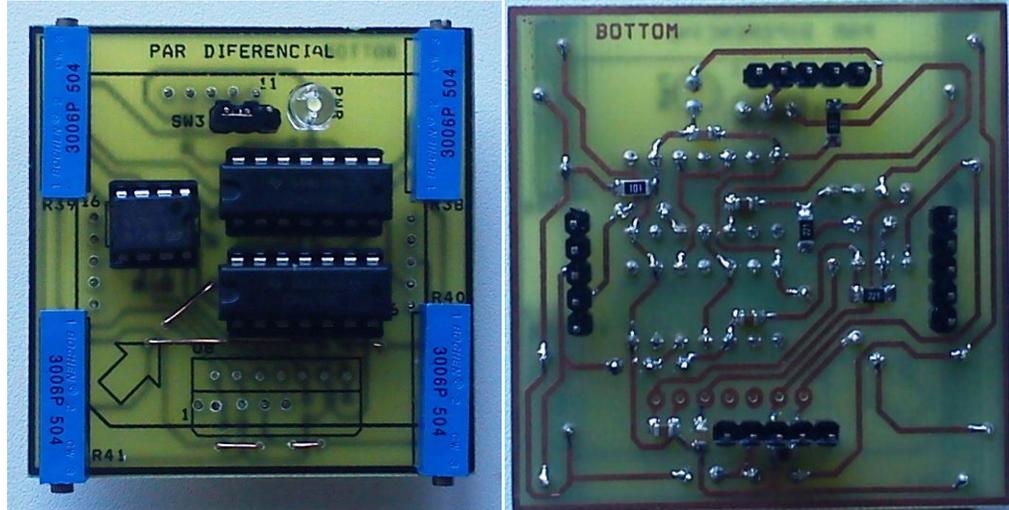
Fuente: Autores del texto.

Figura 52. Vista Posterior de la Tarjeta Principal



Fuente: Autores del texto.

Figura 54. Vista frontal y superior del módulo par diferencial



Fuente: Autores del texto.

Figura 55. (a) Adaptador de voltaje y (b) Cable de conexión mini-USB



Fuente: Autores del texto.

10. INTERFAZ GRÁFICA Y MANUALES DE LABORATORIO

Con el objeto de brindar un entorno amigable hacia el usuario se desarrolló una interfaz gráfica basada en la plataforma del software LabView. Con la cual se pueden crear diversas aplicaciones. Dicho programa se basa en la programación basada en objetos, esto último no será analizado en este documento.

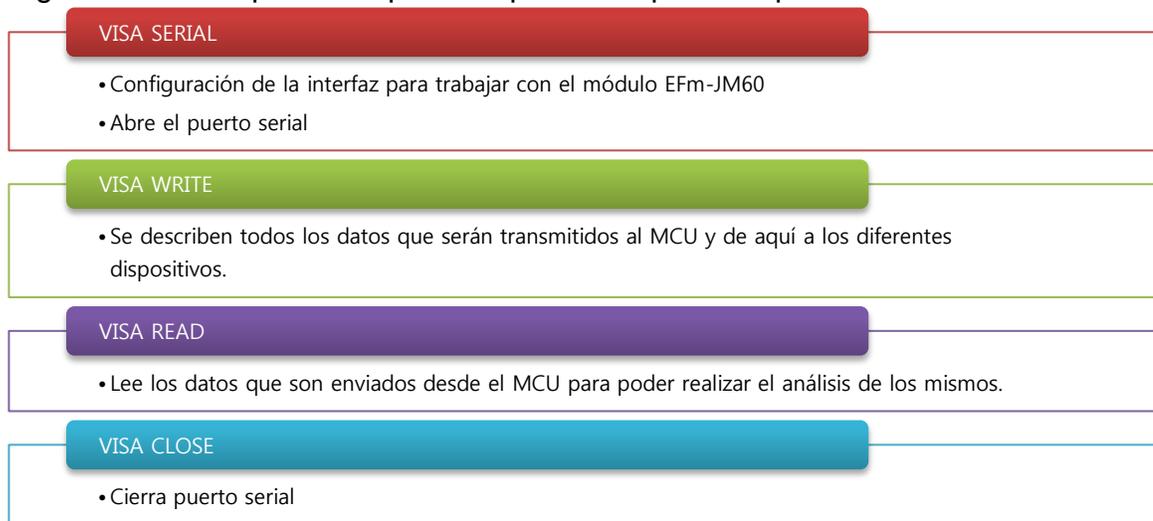
10.1. INTERFAZ GRÁFICA

Los esquemas que se muestran a continuación representan los algoritmos implementados en la creación del software a través de la plataforma LabView.

10.1.1. Comunicación serial

Inicialmente se muestra la descripción general del proceso para manipular un puerto serial por intermedio de la función VISA de LabView, como se muestra en la siguiente figura.

Figura 56. Descripción del proceso para manipular un puerto serial



Fuente: Autores del texto.

En segundo lugar se puede observar la representación que corresponde al proceso empleado para leer un dato que es enviado desde el microcontrolador al PC a partir de la función VISA READ.

Figura 57. Envío del dato desde el MCU al PC por medio de la función VISA READ



Fuente: Autores del texto.

Por último se tiene el diagrama que pertenece al procedimiento utilizado para enviar un dato desde el PC al microcontrolador por medio de la función VISA WRITE.

Figura 58. Envío desde el PC al MCU por medio VISA WRITE



Fuente: Autores del texto.

10.1.2. CREACIÓN DE LA INTERFAZ GRÁFICA

La interfaz gráfica es la herramienta utilizada para interactuar por medio del PC con los dispositivos que se encuentran en la tarjeta, por medio de esta, es posible observar el comportamiento de las diferentes variables tales como voltajes y corrientes capturados en diferentes partes del circuito que se está evaluando.

El software que se escogió para la creación de la interfaz gráfica es LabView, cuya simplicidad en la manipulación de los diferentes datos que se envían desde el MCU permite crear aplicaciones muy óptimas y fáciles de utilizar, ya que cuenta con varias funciones que realizan un análisis detallado de las señales

10.1.3. REQUERIMIENTOS DEL SISTEMA

El computador en el que se desee trabajar con la aplicación creada para el módulo de adquisición de señales deberá tener instalado una versión de LabView 2010 o superior a esta, adicionalmente si se desea conocer el código fuente con el cual se encuentra configurado el microcontrolador MC9S08JM60 se debe instalar el software CodeWarrior 6.5 o una versión posterior.

Sistema operativo Microsoft Windows XP versión 2002 Service Pack 3, por lo que es necesario contar con una plataforma similar o posterior a esta.

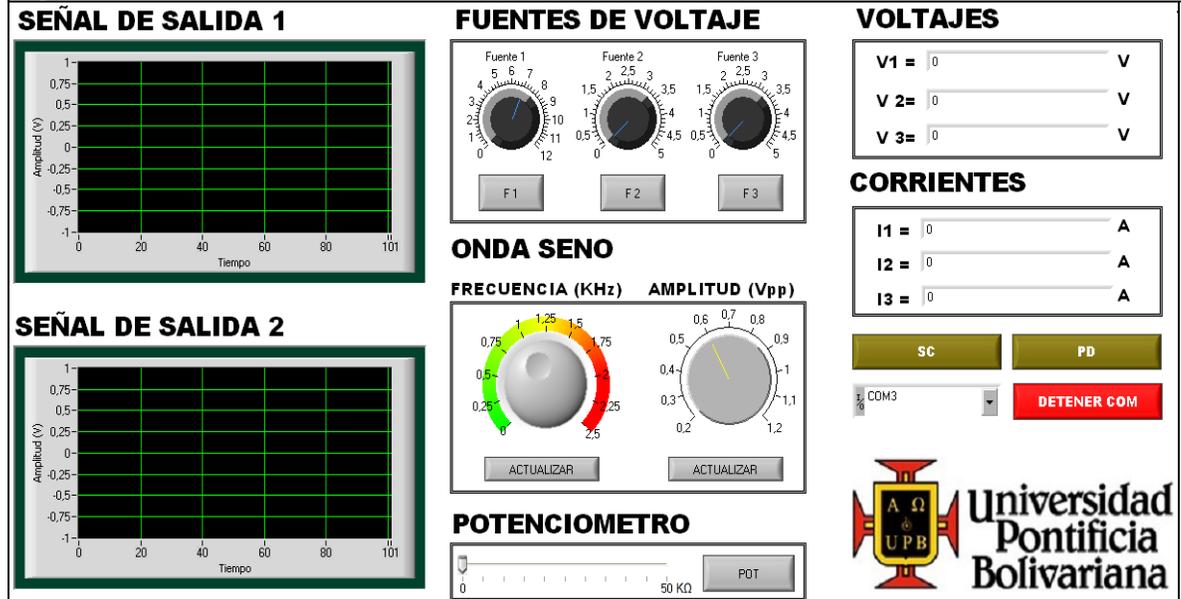
Finalmente deben ser instalados todos los software y drivers necesarias para el funcionamiento del módulo. El driver necesario para que el PC reconozca la tarjeta se anexa a este documento. Para la instalación se debe copiar la carpeta con el nombre ModuloADQ y seguir la siguiente ruta para abrir la interfaz en LabView: ModuloADQ → CodeWarrior_6.x → Modulo Adquisición → LabView → LabView 8.5 → ModuloADQ.

Para visualizar la programación y las librerías del MCU se sigue la siguiente ruta: ModuloADQ → CodeWarrior_6.x → ModuloAdquisición → ModuloAdquisición.

10.1.4. INTERFAZ DE USUARIO

La interfaz gráfica diseñada para trabajar con el módulo de adquisición de datos se muestra en la siguiente figura.

Figura 59. Interfaz Gráfica



Fuente: Autores del texto.

La interfaz de usuario está diseñada para visualizar todas las medidas de voltaje que se toman de las diversas configuraciones de los MOSFET planteadas en este proyecto, así como las corrientes y las señales que se amplifican, cuenta además con controles para manipular la frecuencia y la amplitud de la onda sinusoidal, las fuentes de voltaje y las resistencias variables.

Esta interfaz contiene dos tipos de graficadores, uno para gráficas de señales continuas y otro para gráficos x-y, en el primero de ellos se muestran las señales sinusoidales obtenidas como resultado de la amplificación de los MOSFET, mientras que en el segundo se exhiben la relación corriente-voltaje de los MOSFET.

10.2. FUNCIONES DE CADA CONTROL

Las siguientes son las funciones que realizan cada control y cada indicador en la interfaz:

10.2.1. Fuentes de Voltaje

Son los controles de las tres fuentes que maneja el módulo.

Tabla 19. Fuentes de voltaje

| | |
|----|--|
| F1 | Envía el dato del valor deseado de voltaje de la fuente 1 para que este aparezca en la salida de la fuente |
| F2 | Envía el dato del valor deseado de voltaje de la fuente 2 para que este aparezca en la salida de la fuente |
| F3 | Envía el dato del valor deseado de voltaje de la fuente 3 para que esta aparezca en la salida de la fuente |

Fuente: Autores del texto.

10.2.2. Frecuencia

Es posible cambiar la frecuencia de la onda sinusoidal en un rango que va desde los 0Hz hasta los 3000 Hz.

10.2.3. Amplitud

Se puede cambiar la amplitud de la onda seno en un rango que va desde 0V hasta los 5 Vpp.

10.2.4. SELECTOR DE PUERTO

Escoge el puerto por el cual se envía la información al MCU.

10.2.5. DETENER COM

Interrumpe el funcionamiento de la interfaz.

10.2.6. SURTIDOR COMÚN

Este botón permite adecuar la interfaz para trabajar con los datos provenientes del circuito que contiene la configuración de surtidor común del MOSFET.

10.2.7. PAR DIFERENCIAL

Este botón permite adecuar la interfaz para trabajar con los datos provenientes del circuito que contiene la configuración par diferencial del MOSFET.

11. GUÍAS DE LABORATORIO

Las guías de laboratorio dispuestas en este capítulo buscan instruir el alumno en las dos prácticas que fueron creadas para ser implementadas inicialmente con el módulo.

En cada una de ellas se explica el paso a paso a realizar para que el alumno pueda obtener el máximo de datos sin realizar conexiones externas al módulo.



Laboratorio de Electrónica II

| | | |
|--|--------------|---------|
| Práctica | Práctica No. | I |
| MOSFET EN CONFIGURACIÓN SURTIDOR COMÚN | Duración | 2 horas |
| | NRC | |

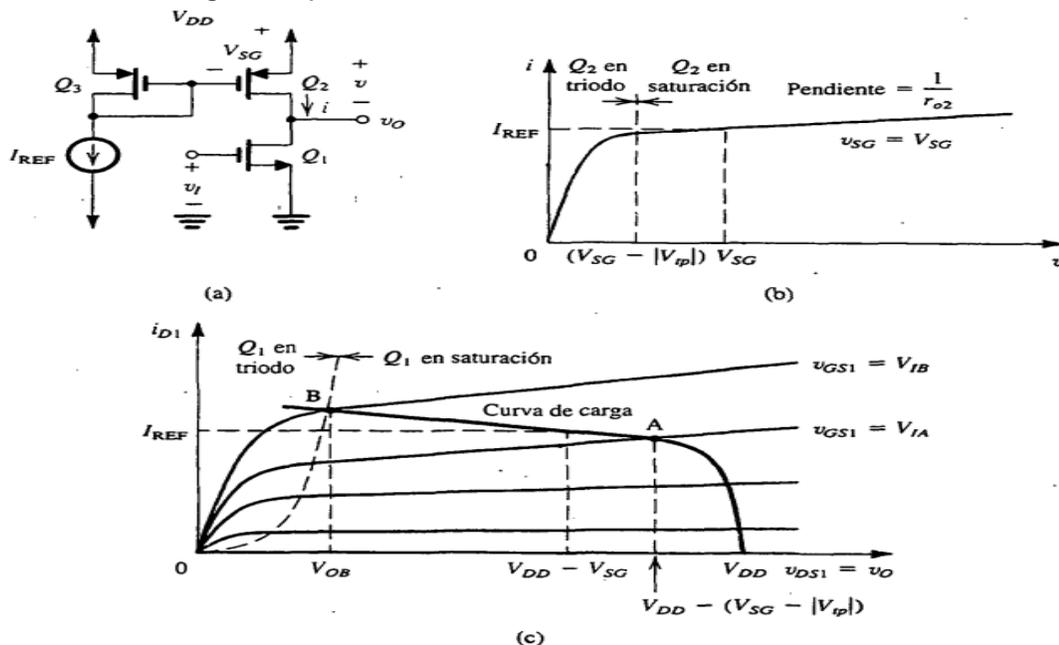
Objetivos

- Conocer la estructura y funcionamiento de un MOSFET con la configuración surtidor común.
- Comprobar la amplificación de un MOSFET en configuración surtidor común.

Fundamento Teórico

En la siguiente figura se muestra el circuito del amplificador CMOS de fuente común (surtidor común). Donde Q2 es el transistor de salida del espejo de corriente formado por Q2 y Q3 y se alimenta con la corriente de polarización I_{REF}.

Figura 60. Amplificador CMOS de fuente común: a) circuito; b) curva característica y c) construcción grafica para determinar la curva característica de transferencia.



Fuente: Adel S. Sedra "Circuitos Microelectrónicos". 424p



En este caso se supone que Q2 y Q3 están acoplados, y por lo tanto la curva característica $i - v$ del dispositivo de carga será el que se muestra en la figura anterior parte “b”. Esta es simplemente la curva característica $i_D - v_{SD}$ del transistor Q2 de canal p para un voltaje constante v_{SG} entre fuente y compuerta.

El valor de v_{SG} se establece al pasar la corriente de referencia I_{REF} de polarización por Q3. Q2 se comporta como una fuente de corriente cuando opera en saturación. Cuando Q2 está en saturación, exhibe una resistencia finita incremental r_{02} ,

$$r_{02} = \frac{|V_{A2}|}{I_{REF}} \quad (7)$$

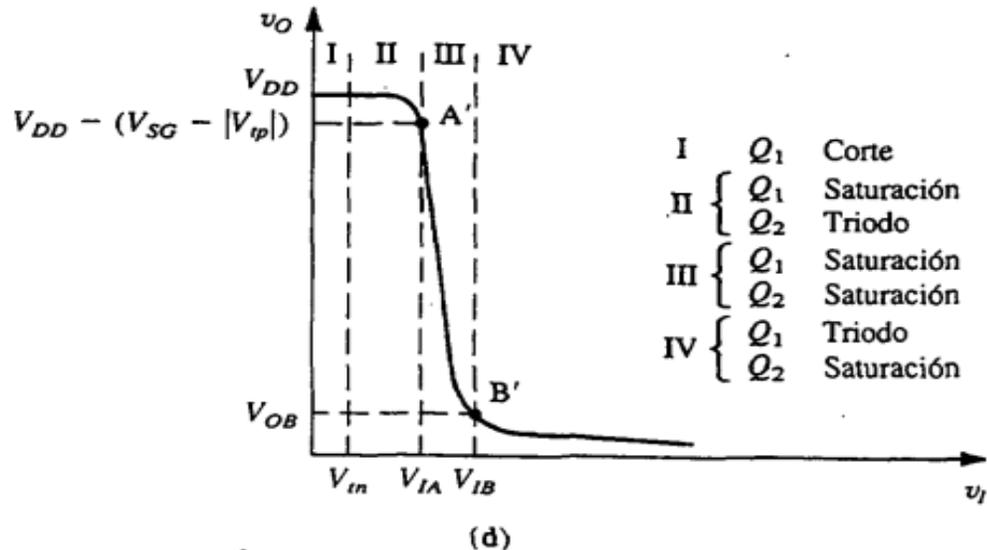
Donde V_{A2} es el voltaje de Early de Q_2 . En otras palabras, la carga de la fuente de corriente no es ideal, pero tiene una resistencia de salida finita r_0 igual al transistor.

En la anterior figura parte “c” se han trazado las curvas características $i_D - v_{SD}$ del transistor amplificador Q1 y se ha superpuesto sobre ellas la curva de carga. Esta última es simplemente la curva $i - v$ “envuelta” y desplazada V_{DD} Volt a lo largo del eje horizontal. Como $v_{GS1} = v_I$, cada una de las curvas $i_D - v_{SD}$ corresponde a un valor particular de v_{SD1} , que es igual a v_0 . Entonces en esta forma se puede obtener la curva característica $v_o - v_I$, punto por punto; la resultante curva característica de transferencia aparece en la siguiente figura.

Como se indica, tiene cuatro segmentos distintivos, marcados I, II, III y IV, cada uno de ellos obtenido para una de las cuatro combinaciones de modos de operación de Q1 y Q2, también indicadas en el diagrama.



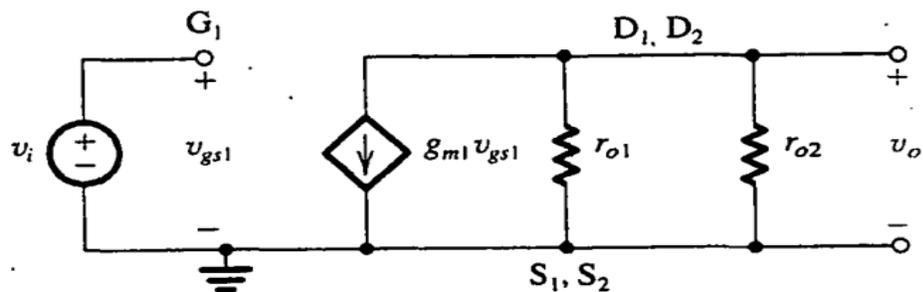
Figura 61. Curva característica de transferencia del amplificador CMOS de fuente común.



Fuente: Abel S. Sedra "Circuitos Microelectrónicos" 424p.

En la región III, la curva de transferencia es casi lineal y con fuerte pendiente, lo que indica gran ganancia de voltaje. En la región III, el transistor amplificador Q_1 y el transistor de carga Q_2 están operando en saturación. La ganancia de voltaje a pequeña señal se puede determinar al sustituir Q_1 con su modelo a pequeña señal y sustituir Q_2 con su resistencia de salida r_{o2} . La resistencia de salida de Q_2 representa la resistencia de carga de Q_1 . De esta forma se obtiene el modelo de circuito equivalente a pequeña señal que se muestra en la siguiente figura.

Figura 62. Circuito equivalente a pequeña señal del amplificador CMOS de fuente.



Fuente: Abel S. Sedra. "Circuitos Microelectrónicos" 425p.



Este modelo puede representar el amplificador en cualquier punto de polarización a lo largo del segmento III de la curva característica de transferencia, donde la corriente de polarización de Q1 y de Q2 es aproximadamente IREF. Del circuito equivalente al de la figura anterior, se puede obtener la ganancia de voltaje como

$$A_v \equiv \frac{v_o}{v_i} = -g_{m1}(r_{o1} || r_{o2}) \quad (8)$$

La expresión de ganancia de la ecuación anterior se puede escribir en términos de los parámetros físicos del MOSFET así:

$$A_v = -\sqrt{\frac{1}{2}k'_n \left(\frac{W}{L}\right)_1} \frac{V_A}{\sqrt{I_{REF}}} \quad (9)$$

El amplificador CMOS de fuente común se puede diseñar para obtener ganancias de voltaje de 20 a 100. Exhibe una resistencia de entrada muy elevada, pero su resistencia de salida también es alta.

Procedimiento

Desarrolló De La Práctica

1. Conecte el adaptador del módulo de adquisición de señales a una fuente.

Figura 63 . Adaptador del módulo de adquisición de señales



Fuente: Autores del texto.

2. Conecte el otro extremo del adaptador al módulo de adquisición de señales.



Figura 64. Extremo del adaptador



Fuente: Autores del texto.

3. Conecte el cable USB entre el módulo y el PC.

Figura 65. Cable USB

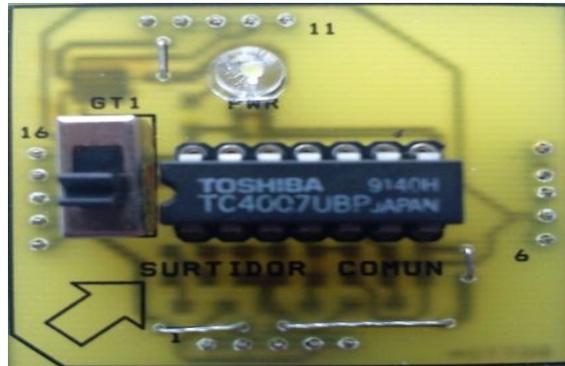


Fuente: Autores del texto.

4. Introduzca la tarjeta llamada surtidor común en el módulo de adquisición de señales.



Figura 66. Módulo surtidor común.



Fuente: Autores del texto.

5. Encienda el módulo de adquisición de señales moviendo el conmutador de energización a la parte señalada como ON.

Figura 67. Conmutador de energización.

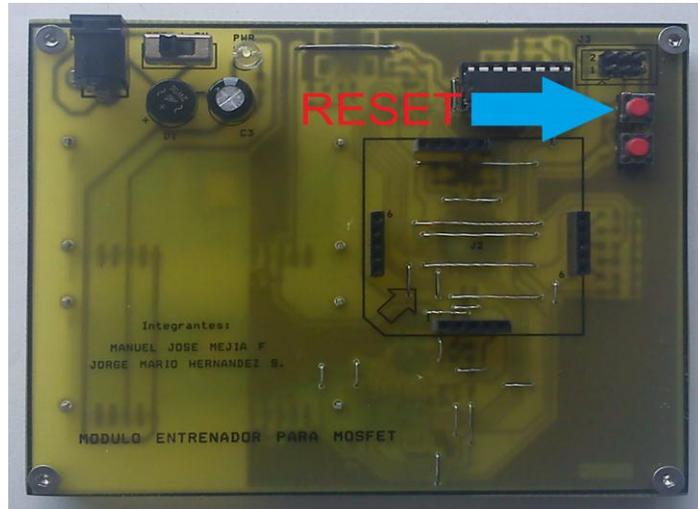


Fuente: Autores del texto.

6. Presione el botón RESET del módulo.



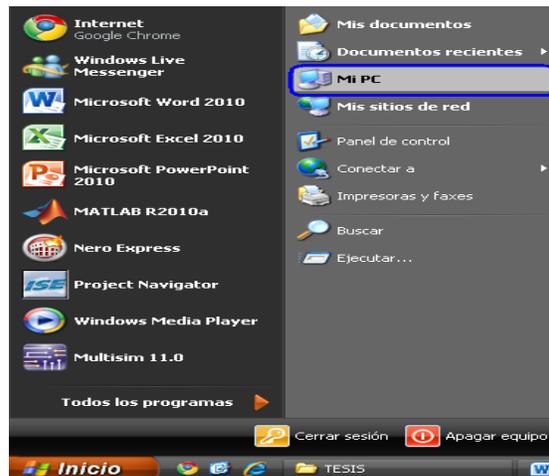
Figura 68. Botón RESET del módulo.



Fuente: Autores del texto.

7. Abra el archivo de LabView que se encuentra en la carpeta llamada MóduloADQ→CodeWarrior_6x→ADQ→LabView→Tarjeta.
8. Verifique que el puerto COM reconocido por LabView para el módulo de adquisición de señales sea el adecuado. Para ello abra mi PC,

Figura 69. Imagen del PC.

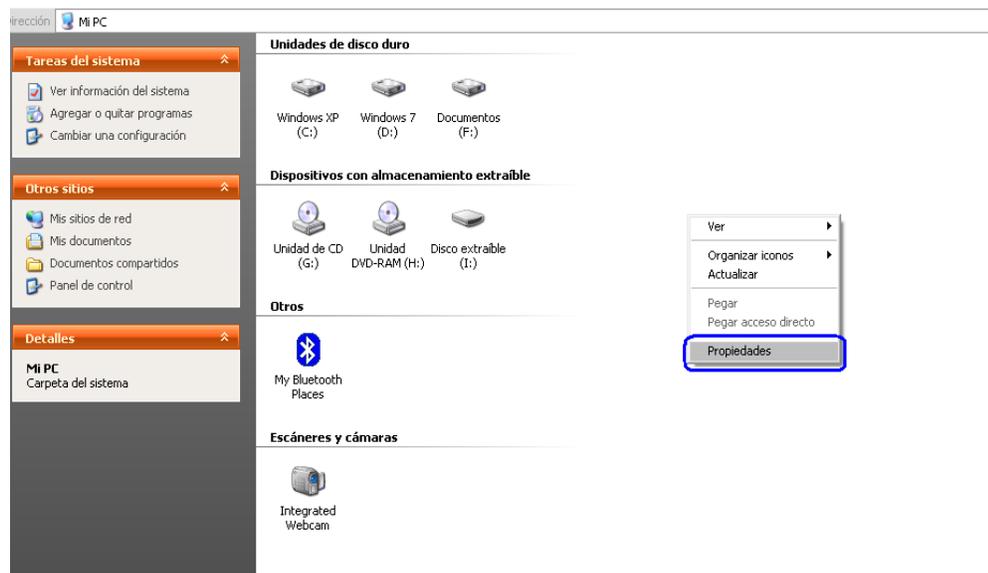


Fuente: Autores del texto.



luego coloque el cursor en el espacio en blanco de la ventana sin tocar los íconos que allí se encuentran y presione el botón derecho del “mouse”, en la ventana que se abre ubique el cursor sobre la opción propiedades y presione el botón izquierdo del “mouse”;

Figura 70. Mi PC



Fuente: Autores del texto.

seguidamente coloque el cursor sobre la pestaña que se llama hardware y presione el botón izquierdo del “mouse”;

Figura 71. Propiedades del sistema, opción hardware.

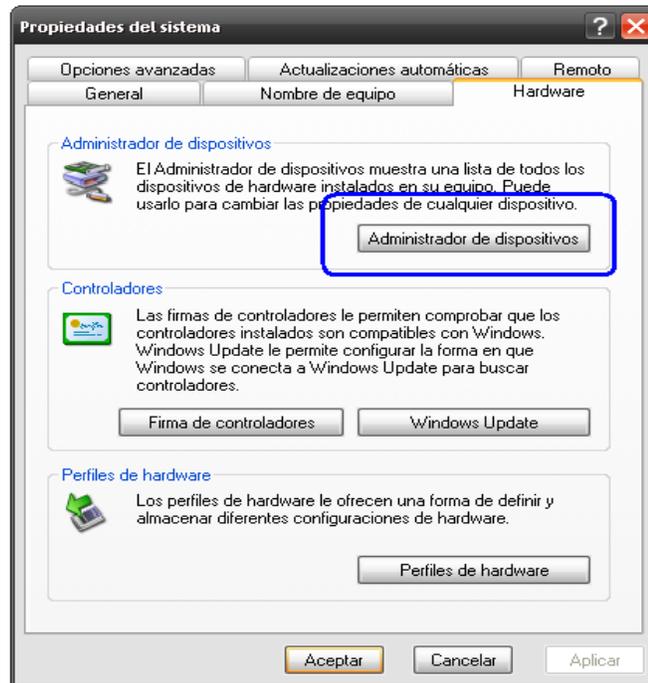


Fuente: Autores del texto.



en esta ventana busque la opción administrador de dispositivos, coloque el cursor sobre dicha opción y presione el botón izquierdo del “mouse”,

Figura 72. Administrador de dispositivos.

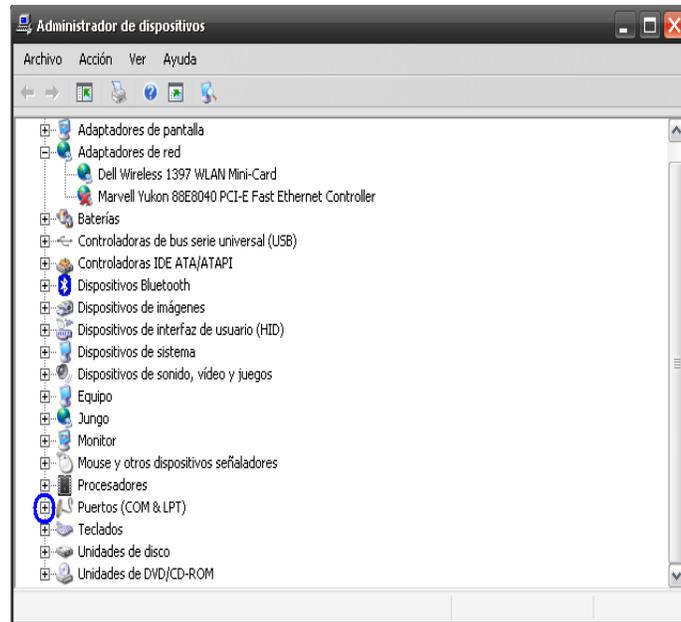


Fuente: Autores del texto.

Finalmente sitúe el cursor sobre el símbolo “+” que está a la izquierda de la opción puertos (COM & LPT) y presione el botón izquierdo del “mouse”, así podrá ver el puerto COM asignado al módulo de adquisición de señales.

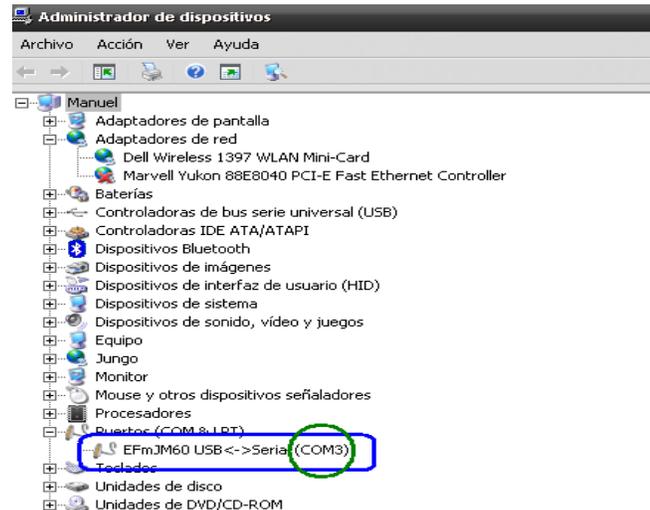


Figura 73. Administrador de dispositivos, opción puertos (COM & LPT).



Fuente: Autores del texto.

Figura 74. Puerto COM asignado al módulo de adquisición.



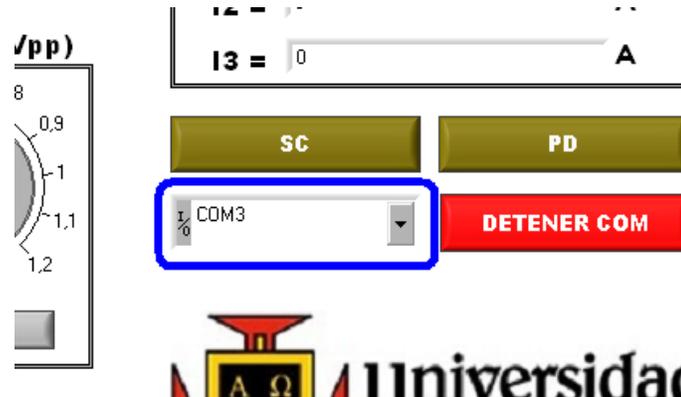
Fuente: Autores del texto.

Una vez hecho esto diríjase a la casilla VISA resource name en la



aplicación de LabView y escriba el puerto COM que corresponde al módulo.

Figura 75. Aplicación de LabView, selección del puerto COM.



Fuente: Autores del texto.

9. Coloque el cursor sobre la opción “Run” que se encuentra en la barra de menú de LabView y presione el botón izquierdo del “mouse”.

Figura 76. Selección de la opción RUN.

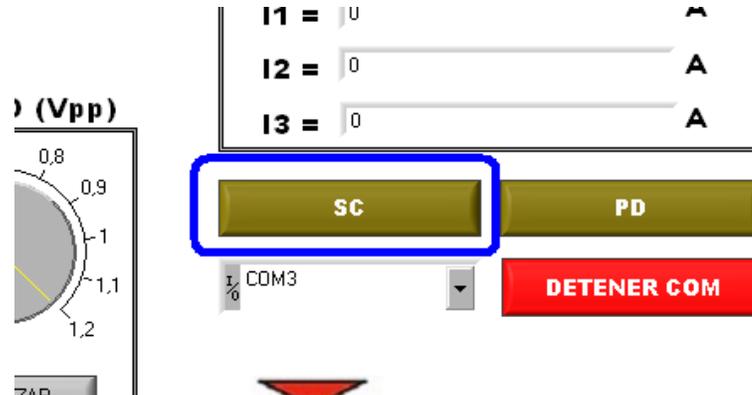


Fuente: Autores del texto.

10. Ubique el cursor sobre la opción SC y presione el botón izquierdo del “mouse”.



Figura 77. Selección de la opción SC.



Fuente: Autores del texto.

11. Presione el botón PTGO que se encuentra en el módulo de adquisición de señales.

Figura 78. Botón PTGO.



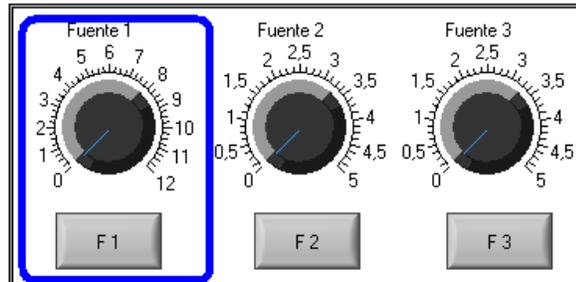
Fuente: Autores del texto.

12. Incremente el valor de la fuente uno hasta 7 volt, seguidamente sitúe el cursor sobre la opción F1 y presione el botón izquierdo del "mouse".



Figura 79. Fuente de voltaje 1 (F1).

FUENTES DE VOLTAJE



Fuente: Autores del texto.

13. Coloque el cursor sobre la opción DETENER COM, presione el botón izquierdo del mouse y observe los valores mostrados en los indicadores I1, V1, V2, correspondientes a la corriente en el drenador, el voltaje en el drenador y el surtidor del transistor, respectivamente.

Figura 80. Opción DETENER COM.



Fuente: Autores del texto.

14. Deduzca la zona de operación del transistor, para esto tenga en cuenta que el voltaje de activación del MOSFET utilizado es $V_{TH} = 1,5 \text{ v}$ y para determinar el voltaje en la puerta y el surtidor es necesario medir con un multímetro entre los pines 3 – 7 , 4 - 7 del encapsulado TC4007UBP que está integrado a la tarjeta surtidor común. Una vez registrados todos los voltajes, tenga presente las condiciones de cada zona de operación, las cuales se presentan a continuación.

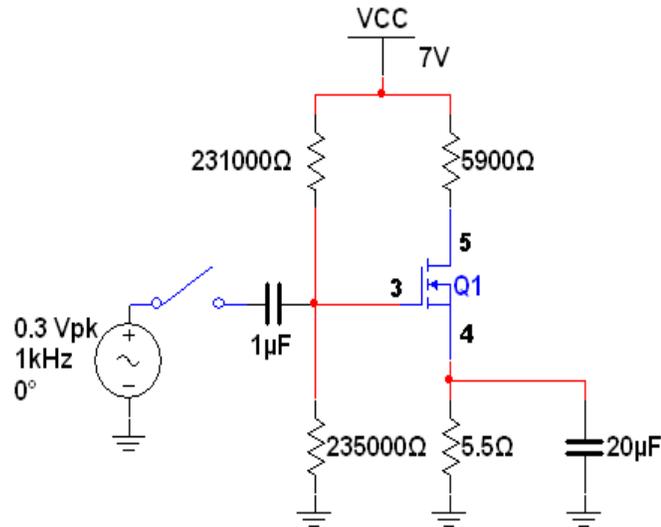
Zona de corte: $V_{GS} < V_{TH}$

Zona resistiva: $V_{GS} > V_{TH}$ y $V_{DS} < V_{GS} - V_{TH}$

Zona de saturación: $V_{GS} > V_{TH}$ y $V_{DS} > V_{GS} - V_{TH}$



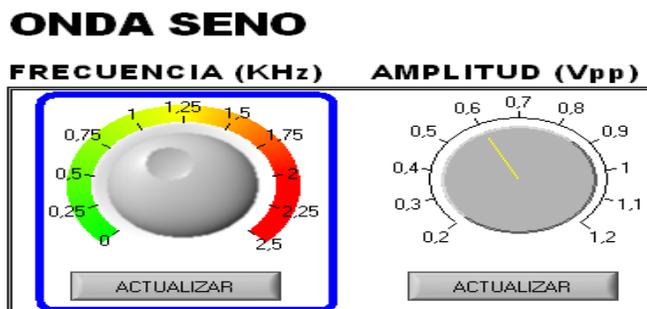
Figura 81. Esquema Surtidor Común.



Fuente: Autores del texto.

15. Reinicie la ejecución de la aplicación de LabView con los siguientes pasos: presione el botón RESET, luego presione el botón PTGO y por ultimo ubique el cursor sobre la opción "RUN" y presione el botón izquierdo del "mouse".
16. Mueva el control llamado frecuencia hasta a 1; luego lleve el cursor a la opción ACTUALIZAR que se encuentra en la parte inferior de dicho control y presione el botón izquierdo del "mouse".

Figura 82. Control de la frecuencia.

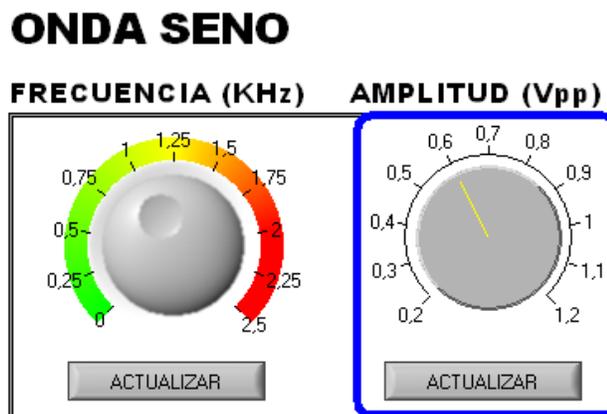


Fuente: Autores del texto.



17. Mueva el control llamado amplitud hasta 0,6; luego lleve el cursor a la opción ACTUALIZAR que se encuentra en la parte inferior de dicho control y presione el botón izquierdo del “mouse”.

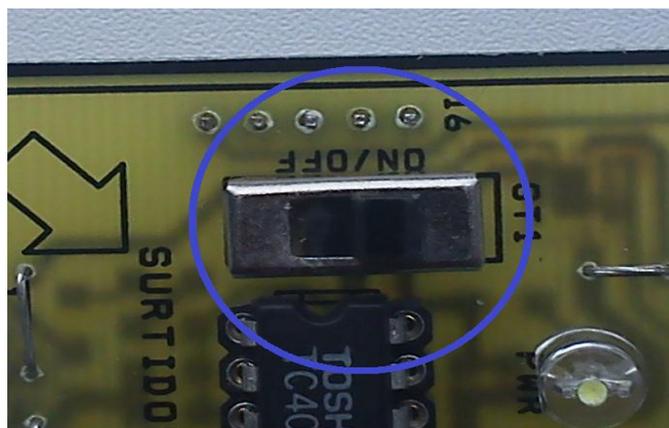
Figura 83. Control de amplitud.



Fuente: Autores del texto.

18. Mueva el conmutador ubicado en la tarjeta surtidor común a la posición indicada como ON.

Figura 84. Conmutador ubicado en el módulo surtidor común.



Fuente: Autores del texto.



19. Coloque el cursor sobre la opción DETENER COM y presione el botón izquierdo del “mouse”. Observe en el graficador llamado SEÑAL DE SALIDA 1 la amplitud de la onda; encuentre el valor de la ganancia del circuito. A partir de esta ganancia y de los datos obtenidos en pasos anteriores, encuentre los parámetros del transistor $K_N'(W/L)$, gm y corriente de entrada. Analice el comportamiento del circuito.

20. Apague el módulo de adquisición de señales moviendo el conmutador a la parte indicada como OFF.

21. Retire la tarjeta del módulo de adquisición de señales.

Resultados Y Conclusiones

- Elabore un informe con los datos y graficas obtenidos en la práctica.



| Laboratorio de Electrónica II | | |
|---|--------------|---------|
| Práctica | Práctica No. | II |
| MOSFET EN CONFIGURACIÓN PAR DIFERENCIAL | Duración | 2 horas |
| | NRC | |

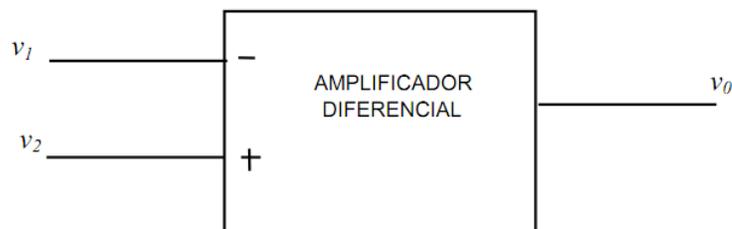
| Objetivos |
|---|
| <ul style="list-style-type: none">Conocer la estructura y funcionamiento de un MOSFET con la configuración par diferencial.Comprobar la amplificación de un MOSFET en configuración par diferencial. |

Fundamento Teórico

El amplificador diferencial (AD) es un circuito pensado para amplificar la diferencia de dos señales.

Si se supone el AD representado por el bloque de la figura 85, donde se identifican dos entradas, una de ellas definida como inversora (-) y la otra como no inversora (+), y una salida, todas ellas referidas a una masa común, y se excitan las entradas con dos señales cualesquiera (v_1 y v_2), es posible diferenciar:

Figura 85. Esquema de un amplificador diferencial.



Fuente: <http://www.fceia.unr.edu.ar/eca1/files/teorias/AD-2010.pdf>

- una señal de entrada diferencial (v_{iD}) definida como la diferencia entre la señal aplicada a la entrada inversora, $v_{i(-)}$ y la señal aplicada a la entrada no inversora, $v_{i(+)}$:

$$v_{iD} = v_{i(-)} - v_{i(+)} = v_1 - v_2 \quad (10)$$

- una señal de entrada a modo común (v_{iC}) definida como la semisuma de las



dos entradas:

$$v_{iC} = \frac{v_{i(-)} + v_{i(+)}}{2} = \frac{v_1 + v_2}{2} \quad (11)$$

En consecuencia, es posible expresar:

$$v_1 = v_{iC} + \frac{v_{iD}}{2} \quad v_2 = v_{iC} - \frac{v_{iD}}{2} \quad (12)$$

si el circuito es lineal, la salida (v_o) puede expresarse también en función de dos componentes, una a modo común (v_{oC}) y otra a modo diferencial (v_{oD}):

$$v_o = v_{oDS} + v_{oC} = -|A_{vDS}|v_{iD} + A_{vC}v_{iC} \quad (13)$$

Dónde:

A_{vDS} : ganancia a modo diferencial simple, o sea, la relación entre la salida y la entrada diferencial, cuando la excitación a modo común es nula.

$$|A_{vDS}| = \left| \frac{v_{oDS}}{v_{iD}} \right| \quad (14)$$

A_{vC} : ganancia a modo común, relación entre la salida y la entrada a modo común cuando ésta es la única excitación del circuito.

$$A_{vC} = \frac{v_{oC}}{v_{iC}} \quad (15)$$

El amplificador diferencial ideal es aquel que a la salida tiene sólo presente la componente diferencial, o sea que rechaza las señales a modo común (ganancia a modo común nula) amplificando sólo las señales a modo diferencial :

Se define un factor de mérito para el amplificador diferencial que evalúa la capacidad de rechazo del circuito a las señales a modo común frente a la capacidad de amplificar las señales a modo diferencial, el factor de rechazo que es la relación entre la ganancia a modo diferencial y la ganancia a modo común. Normalmente se expresa en decibeles.

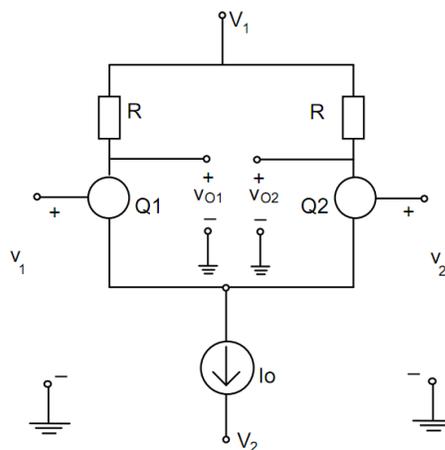


$$FRS = \frac{A_{vDS}}{A_{vC}} = \frac{v_{oDS}/v_{iD}}{v_{oC}/v_{iC}} \quad (16)$$

CIRCUITO DEL AMPLIFICADOR DIFERENCIAL

Es posible construir circuitos amplificadores diferenciales con cualquier dispositivo Semiconductor que pueda funcionar como amplificador. Puede implementarse con transistores bipolares o transistores de efecto de campo. En ambos casos se trata de acoplar dos dispositivos idénticos en su configuración amplificadora (emisor o fuente común) por el terminal común (emisor o fuente) correspondiente a la configuración, resultando el circuito simétrico de la figura 86, donde Q_1 y Q_2 representan los dispositivos en forma general.

Figura 86. Circuito generalizado de un amplificador diferencial.



Fuente: <http://www.fceia.unr.edu.ar/eca1/files/teorias/AD-2010.pdf> .

El circuito generalizado está alimentado por dos fuentes de polaridades opuestas (V_1 y V_2) que en general tienen valores $+V$ y $-V$ respectivamente, de esta manera es posible acoplar directamente en las entradas señales con componente de continua nula, e incluso amplificar diferencia de tensiones de continua. Si el circuito se alimentara con una única fuente contra masa sería necesario establecer una red de polarización para las entradas de los dispositivos y la excitación de señal debería conectarse con capacitores de acople que independicen la polarización de los transistores.



Hay disponibles dos salidas, según cuál de ellas se tome queda determinada la entrada que actúa como inversora y la que actúa como no inversora. Si se identifica la entrada de Q_1 como la entrada inversora y la entrada de Q_2 como la entrada no inversora, la salida v_{o1} sería la identificada en la figura siguiente.

Este circuito es la configuración óptima para las etapas de ganancia de los circuitos integrados lineales, en ese caso los dispositivos que lo constituyen son especialmente apareados durante el proceso de fabricación.

Esta configuración presenta excelentes propiedades de aislamiento entre salida y entrada simplificando la disposición de posibles elementos de realimentación.

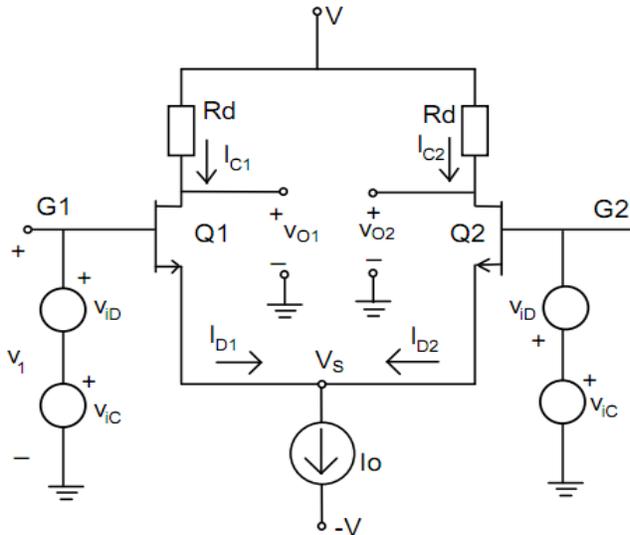
La corriente de los dispositivos está fijada por una fuente de corriente constante (I_0), que puede ser implementada de diferentes formas; en forma muy simple con una resistencia, o con circuitos con dispositivos semiconductores en la configuración adecuada, obteniéndose diferentes calidades en cuanto a la estabilidad de la corriente y al valor de su resistencia equivalente, y en consecuencia, en cuanto a la calidad del amplificador diferencial. En todo el análisis se supondrá que una fuente que fija el valor I_0 y que presenta una resistencia equivalente de valor r_F .

AMPLIFICADOR DIFERENCIAL BASADO EN TRANSISTORES DE EFECTO DE CAMPO

Análisis en gran señal



Figura 87. Circuito de un amplificador con JFET.



Fuente: <http://www.fceia.unr.edu.ar/eca1/files/teorias/AD-2010.pdf>.

Se acoplan dos transistores de efecto de campo en configuración fuente común por el terminal común, de forma tal que el circuito resulte simétrico, tal como puede verse en la próxima figura para JFET canal N.

En condiciones normales de funcionamiento, las tensiones de puerta-fuente habilitan la conducción y los transistores (Q_1 y Q_2) que se suponen idénticos, funcionan en zona lineal o de corriente constante siempre que el valor absoluto de su tensión de drenaje-fuente se mantenga por encima de la diferencia entre la tensión de puerta-fuente y la tensión umbral.

Las condiciones para funcionamiento en zona activa si los dispositivos son JFET están dadas por:

$$\text{Si } |v_{GS1,2}| < |V_P| \quad |v_{DS1,2}| > |v_{GS1,2} - v_P| \rightarrow i_{D1,2} = I_{DSS} \left(1 - \frac{v_{GS1,2}}{V_P}\right)^2 \quad (17)$$

Mientras que para el MOSFET:

$$\text{Si } |v_{GS1,2}| > |V_T| \quad \text{y} \quad |v_{DS1,2}| > |v_{GS1,2} - V_T| \rightarrow i_{D1,2} = K(v_{GS1,2} - V_T)^2 \quad (18)$$

La suma de las dos corrientes de drenaje está fijada por la fuente de corriente:

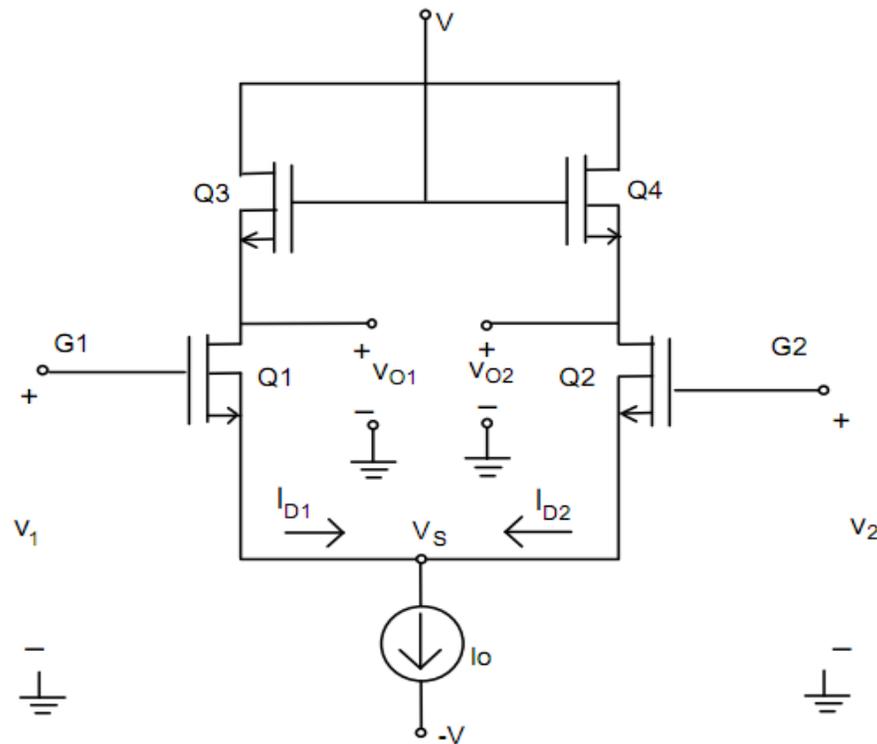


$$i_{D1} + i_{D2} = I_o \quad (19)$$

En la figura 88, se muestra un amplificador diferencial con MOSFET canal N en la entrada (Q1 y Q2) en el cual se reemplazaron las resistencias de carga (R_D) por dos transistores MOSFET canal P idénticos (Q3≡Q4).

Q3 y Q4 actúan como carga dinámica o activa del par diferencial y funcionan con la puerta al mismo potencial que el drenaje, o sea que su punto de funcionamiento está siempre en zona de corriente constante, ofreciendo una resistencia dinámica de valor $1/g_m$.

Figura 88. Amplificador diferencial con MOSFET.



Fuente: <http://www.fceia.unr.edu.ar/eca1/files/teorias/AD-2010.pdf>.



Mediante desarrollo matemático puede demostrarse la dependencia de las corrientes de drenaje de los transistores de la corriente de la fuente y de la tensión diferencial de entrada:

$$v_1 - v_2 = v_{GS1} - v_{GS2} = v_{iD} \quad (20)$$

Combinando las ecuaciones para el caso de JFETs, se obtiene:

$$v_{iD} = -V_P \left(\sqrt{\frac{i_{D1}}{I_{DSS}}} - \sqrt{\frac{i_{D2}}{I_{DSS}}} \right) \quad (21)$$

Resolviendo para expresar las corrientes en función de la entrada diferencial y los parámetros del circuito:

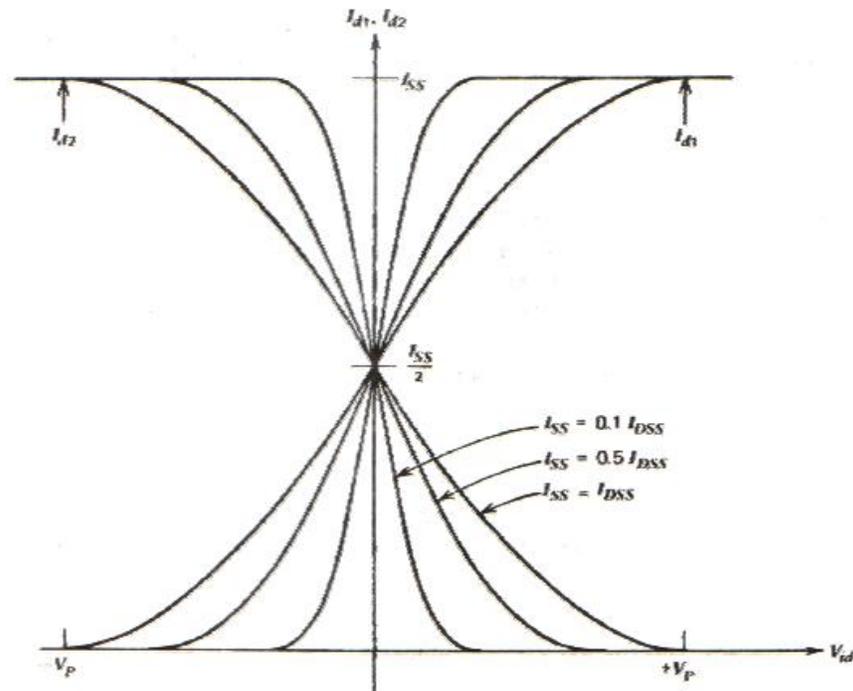
$$i_{D1} = \frac{I_0}{2} \left[1 + \frac{v_{iD}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_0} \right) - \left(\frac{v_{iD}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_0} \right)^2} \right] \quad (22)$$

$$i_{D2} = \frac{I_0}{2} \left[1 + \frac{v_{iD}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_0} \right) - \left(\frac{v_{iD}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_0} \right)^2} \right] \quad (23)$$

Si la entrada diferencial aplicada es grande, toda la corriente de la fuente circulará por uno de los JFET; en consecuencia si la corriente de la fuente (I_0) fuera mayor que la I_{DSS} de los dispositivos la juntura puerta - canal podría quedar directamente polarizada, o sea que siempre se adopta I_0 menor o a lo sumo igual que I_{DSS} .



Figura 89. Corrientes de drenaje de un par diferencial como función de la entrada diferencial.



Fuente: <http://www.fceia.unr.edu.ar/eca1/files/teorias/AD-2010.pdf>.

La amplitud máxima de la entrada diferencial está dada por:

$$|v_{iD}| \leq \left| V_P \sqrt{\frac{I_0}{I_{DSS}}} \right| \quad (24)$$

Si la tensión diferencial de entrada está fuera de este rango la corriente para ambos FETS es nula o igual I_0 respectivamente, según corresponde al signo de v_{iD} . Para asegurar comportamiento lineal de los dispositivos se debe adoptar un rango aún más reducido, en general, relacionado con V_P y el punto de trabajo fijado ($I_0/2$).

La tensión diferencial a la salida (v_{oD}) está dada por:



$$|v_{oD}| \leq -(i_{D1} - i_{D2})R_D \quad (25)$$

Reemplazando las corrientes:

$$v_{oD} = -\frac{I_o R_D}{V_P} v_{iD} \sqrt{2 \left(\frac{I_{DSS}}{I_o}\right) - \left(\frac{v_{iD}}{V_P}\right)^2 \left(\frac{I_{DSS}}{I_o}\right)^2} \quad (26)$$

El análisis anterior puede aplicarse en forma similar para el caso de MOSFET resultando:

$$i_{D1} = \frac{I_o}{2} \left[1 + \frac{K}{I_o} v_{iD} \sqrt{2 \frac{I_o}{K} - (v_{iD})^2} \right] \quad i_{D2} = \frac{I_o}{2} \left[1 + \frac{K}{I_o} v_{iD} \sqrt{2 \frac{I_o}{K} - (v_{iD})^2} \right] \quad (27)$$

$$|v_{iD}| \leq \sqrt{\frac{I_o}{K}} \quad v_{oD} = -I_o K v_{iD} R_D \sqrt{2 \frac{I_o}{K} - (v_{iD})^2} \quad (28)$$

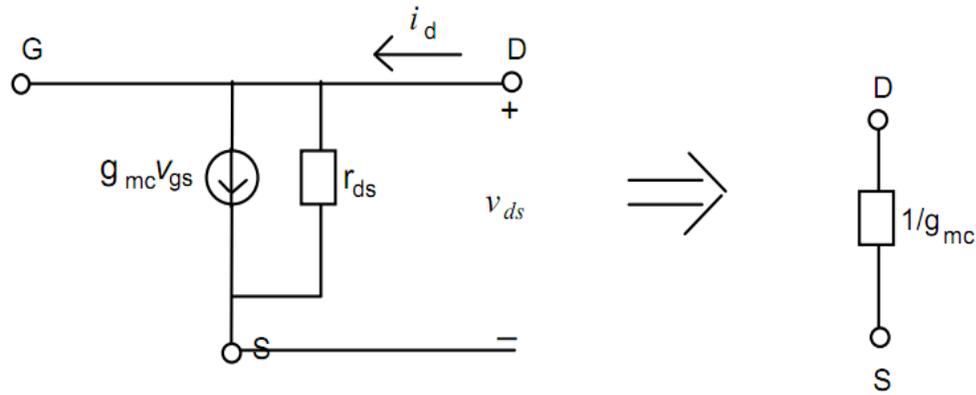
Para ambos dispositivos el rango admisible para la tensión de entrada diferencial es función de la corriente de polarización ($I_o/2$) y de las características del dispositivo, en contraste con el amplificador diferencial basado en transistores bipolares donde el rango de tensión diferencial es de alrededor de $\pm 60\text{mV}$, sin depender del dispositivo en particular ni de la corriente de polarización.

Análisis en pequeña señal

El análisis en pequeña señal es equivalente para cualquiera de los dos circuitos, pues los modelos de los dispositivos son los mismos, con la salvedad de tener en cuenta que en el caso de circuitos con MOS la carga del diferencial es un transistor MOS, y en consecuencia R_D es la resistencia dinámica de un MOS que tiene el drenaje conectado con la fuente, debiendo reemplazarse en todas las ecuaciones R_D por $1/g_{mc}$.



Figura 90. Modelo de un transmisor MOS con drenaje y puerta controlados.



Fuente: <http://www.fceia.unr.edu.ar/eca1/files/teorias/AD-2010.pdf> .

Nuevamente, dadas dos señales v_1 y v_2 aplicadas respectivamente a cada una de las bases, se define la componente a modo común (v_{ic}) y la componente a modo diferencial (v_{id}), a fin de aplicar superposición, suponiendo funcionamiento lineal del circuito, y realizar el análisis de cada tipo de señal en forma independiente .

$$v_{id} = v_1 - v_2 \qquad v_{ic} = \frac{v_1 + v_2}{2} \qquad (29)$$

$$v_1 = v_{ic} + \frac{1}{2} v_{id} \qquad v_2 = v_{ic} - \frac{1}{2} v_{id} \qquad (30)$$

Señales a modo diferencial

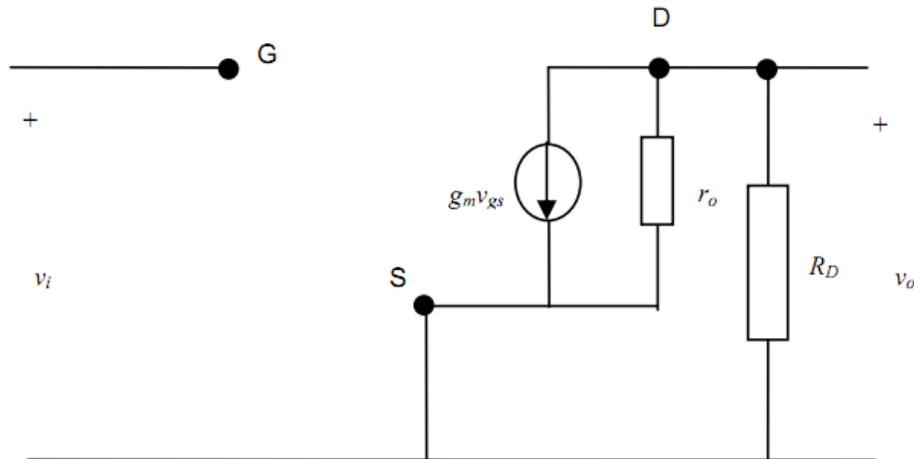
El circuito es excitado por señales antisimétricas puras, o sea no existen componentes a modos comunes o simétricos. Al aumentar la señal aplicada en la entrada del transistor 1 (G1), se produce un aumento de la corriente de drenaje de ese transistor y una disminución de su tensión de drenaje-fuente, pero al mismo tiempo la disminución en igual proporción de la señal aplicada en G2, determina una disminución equivalente en la corriente de drenaje del transistor Q2 y un aumento proporcional de su tensión de drenaje-fuente.

El potencial de fuente de ambos transistores permanece constante e igual al potencial en ausencia de señal, o sea que la fuente común a ambos FET se



comporta como una masa virtual para las señales a modo diferencial. En consecuencia las variaciones de tensión drenaje – fuente de cada colector se reflejan exactamente en las salidas correspondientes. Están determinadas por la variación de tensión entre drenaje y masa de un circuito en fuente común sin resistencia de fuente, que está sometido a una variación en su entrada equivalente a la mitad de la tensión diferencial.

Figura 91. Modelo de una etapa de fuente común con resistencia de fuente nula.



Fuente: <http://www.fceia.unr.edu.ar/eca1/files/teorias/AD-2010.pdf> .

La ganancia de la etapa modelada en la figura anterior, resulta:

$$A_v = \frac{v_o}{v_i} \approx -g_m R_D \quad (31)$$

La entrada v_i puede ser igual a $v_{iD}/2$ y $(-v_{iD}/2)$, dependiendo de cuál de las dos entradas del circuito se haga referencia.

Las salidas v_{o1D} y v_{o2D} resultan:

$$v_{o1D} = A_v \frac{v_{iD}}{2} \approx -\frac{g_m R_D}{2} v_{iD} \quad v_{o2D} = A_v \frac{v_{iD}}{2} \approx -\frac{g_m R_D}{2} v_{iD} \quad (32)$$

Las salidas se hallan desfasadas 180° entre sí, y la salida v_{o1D} está en contrafase respecto a la señal diferencial de entrada (v_{iD}), mientras que por el contrario, v_{o2D}



está en fase con esa entrada, siendo $v_{iD} = v_1 - v_2$.

La relación entre la salida diferencial y la entrada diferencial es la ganancia de una etapa simple en fuente común y se define como ganancia a modo diferencial compuesto.

$$A_{vD} = \frac{v_{oD}}{v_{iD}} = -g_m R_D \quad (33)$$

Procedimiento

Desarrolló De La Práctica

1. Conecte el adaptador del módulo de adquisición de señales a una fuente.

Figura 92. Adaptador del módulo de adquisición de señales



Fuente: Autores del texto.

2. Conecte el otro extremo del adaptador al módulo de adquisición de señales.



Figura 93. Extremo del adaptador.



Fuente: Autores del texto.

3. Conecte el cable USB entre el módulo y el PC.

Figura 94. Cable USB.

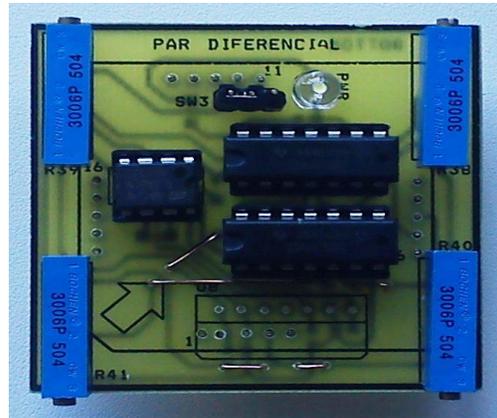


Fuente: Autores del texto.

4. Introduzca la tarjeta llamada Par diferencial en el módulo de adquisición de señales.



Figura 95. Módulo Par diferencial.



Fuente: Autores del texto.

5. Encienda el módulo de adquisición de señales moviendo el conmutador de energización a la parte señalada como ON.

Figura 96. Conmutador de energización.

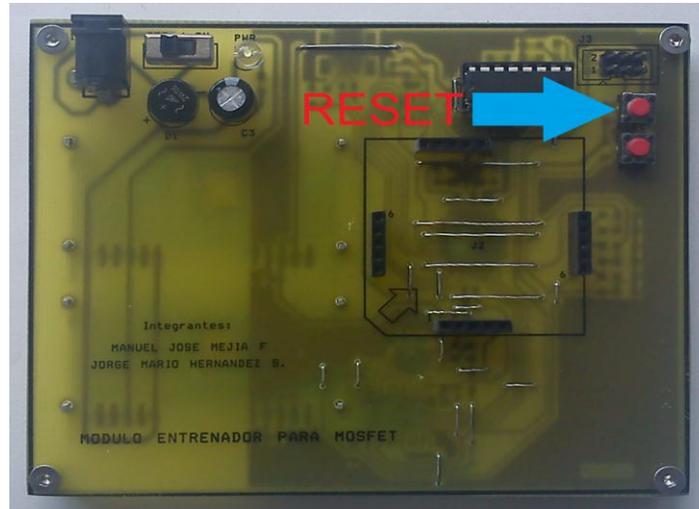


Fuente: Autores del texto.

6. Presione el botón RESET del módulo.



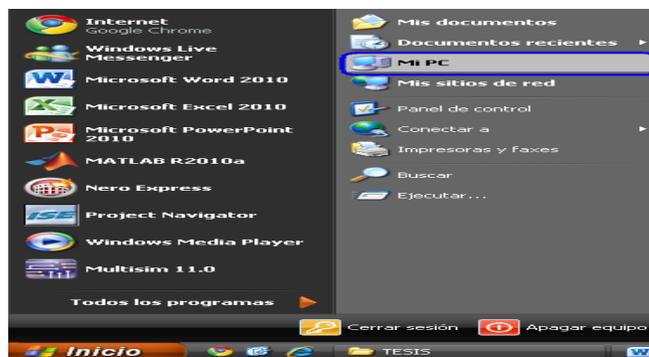
Figura 97. Botón RESET del módulo.



Fuente: Autores del texto.

7. Abra el archivo de LabView que se encuentra en la carpeta llamada MóduloADQ→CodeWarrior_6x→ADQ→LabView→Tarjeta.
8. Verifique que el puerto COM es reconocido por LabView para que el módulo de adquisición de señales sea el adecuado. Para ello abra mi PC,

Figura 98. Imagen del PC.

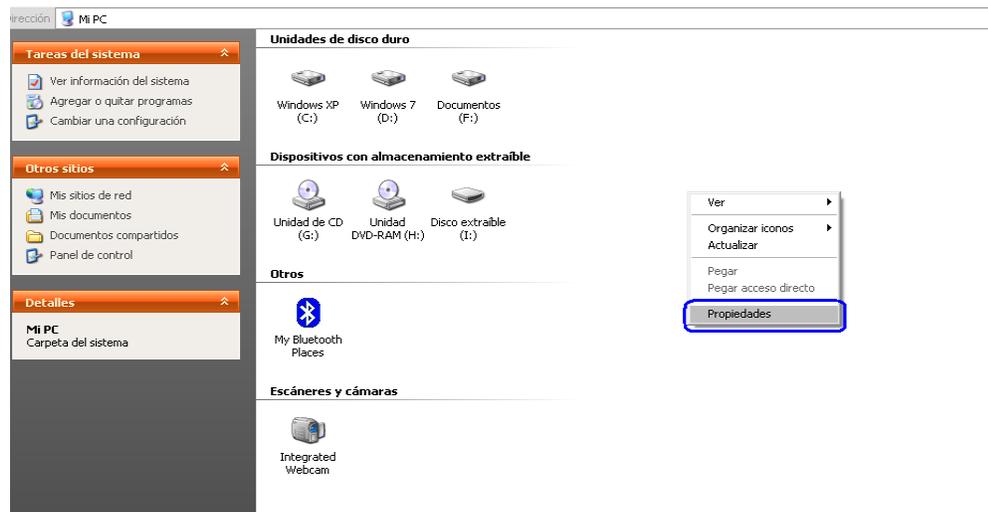


Fuente: Autores del texto.



luego coloque el cursor en el espacio en blanco de la ventana sin tocar los íconos que allí se encuentran y presione el botón derecho del “mouse”, en la ventana que se abre ubique el cursor sobre la opción propiedades y presione el botón izquierdo del “mouse”;

Figura 99. Mi PC.



Fuente: Autores del texto.

seguidamente coloque el cursor sobre la pestaña que se llama hardware y presione el botón izquierdo del “mouse”;

Figura 100. Propiedades del sistema, opción hardware.

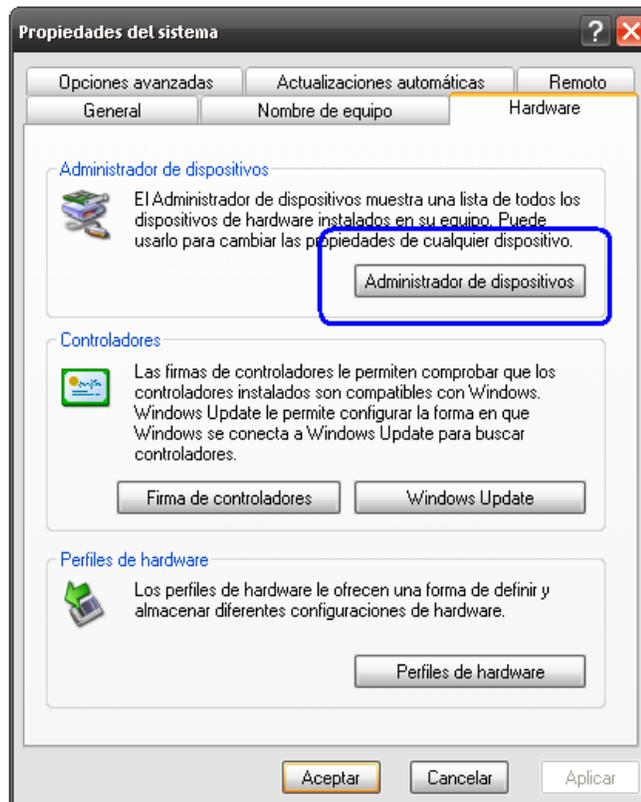


Fuente: Autores del texto.



en esta ventana busque la opción administrador de dispositivos, coloque el cursor sobre dicha opción y presione el botón izquierdo del “mouse”,

Figura 101. Administrador de dispositivos.

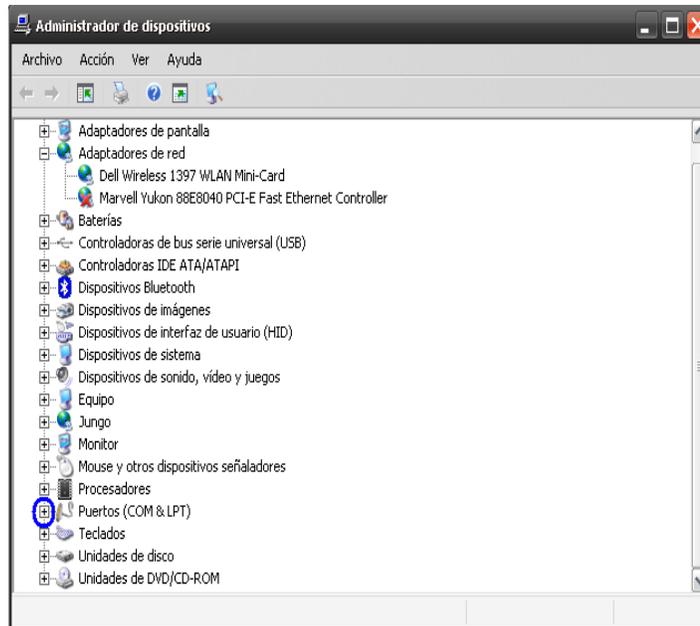


Fuente: Autores del texto.

Finalmente sitúe el cursor sobre el símbolo “+” que está a la izquierda de la opción puertos (COM & LPT) y presione el botón izquierdo del “mouse”, así podrá ver el puerto COM asignado al módulo de adquisición de señales.

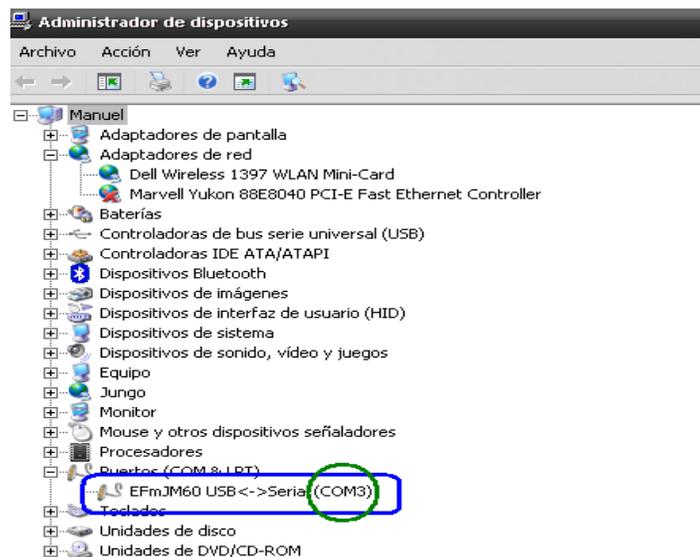


Figura 102. Administrador de dispositivos, opción de puerto (COM & LPT).



Fuente: Autores del texto.

Figura 103. Puerto COM asignado al módulo de adquisición.

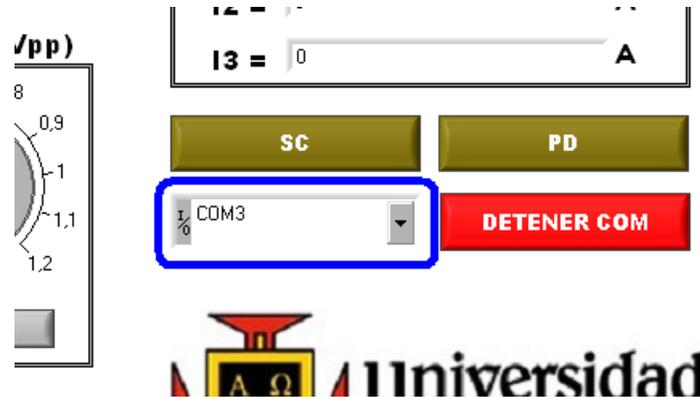


Fuente: Autores del texto.

Una vez hecho esto diríjase a la casilla VISA resource name en la aplicación de LabView y escriba el puerto COM que corresponde al módulo.



Figura 104. Aplicación de LabView, selección del puerto COM.



Fuente: Autores del texto.

9. Coloque el cursor sobre la opción "Run" que se encuentra en la barra de menú de LabView y presione el botón izquierdo del "mouse".

Figura 105. Selección de la opción RUN.



Fuente: Autores del texto.

10. Ubique el cursor sobre la opción PD y presione el botón izquierdo del "mouse".



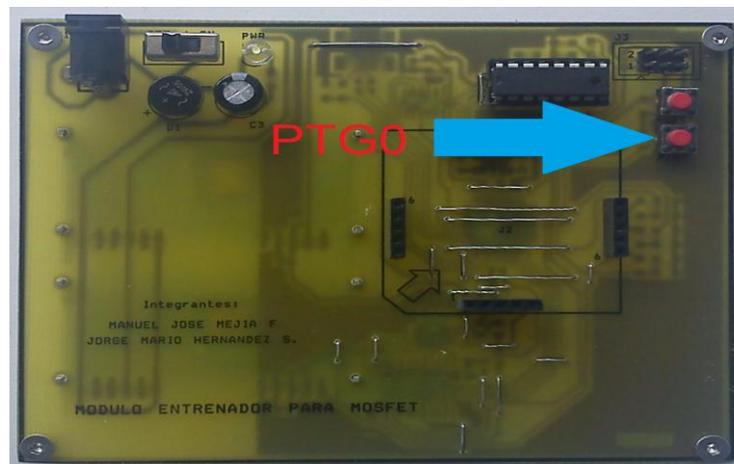
Figura 106. Selección de la opción PD.



Fuente: Autores del texto.

11. Presione el botón PTG0 que se encuentra en el módulo de adquisición de señales.

Figura 107. Botón PTG0.



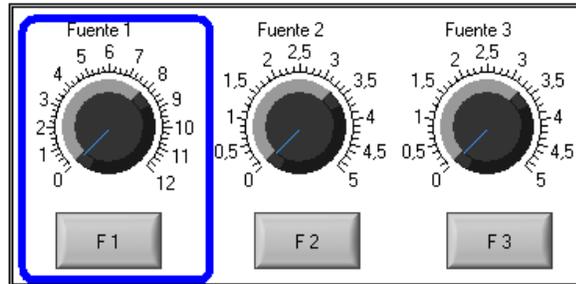
Fuente: Autores del texto.

12. Incremente el valor de la fuente uno hasta 7 volt la cual esta ubicada en la aplicación de LabView, seguidamente sitúe el cursor sobre la opción F1 y presione el botón izquierdo del "mouse".



Figura 108. Fuente de voltaje 1 (F1).

FUENTES DE VOLTAJE



Fuente: Autores del texto.

13. Coloque el cursor sobre la opción DETENER COM, presione el botón izquierdo del "mouse" y observe los valores mostrados en los indicadores I1, V1, V2 e I2 correspondientes a la corriente en el drenador y al voltaje en el drenador de los transistores Q1 y Q2, respectivamente.

Figura 109. Opción DETENER COM.



Fuente: Autores del texto.

14. Deduzca la zona de operación del transistor, para esto tenga en cuenta que el voltaje de activación del MOSFET utilizado es $V_{TH} = 1,5 \text{ v}$ y para determinar el voltaje en la puerta y el surtidor es necesario medir con un multímetro entre los pines 3-7 y 4-7 de cada encapsulado CD4007UBE que está integrado a la tarjeta par diferencial que esta acoplada al módulo de adquisición, respectivamente. Una vez registrados todos los voltajes, tenga presente las condiciones de cada zona de operación, las cuales se presentan a continuación.



Zona de corte: $V_{GS} < V_{TH}$

Zona resistiva: $V_{GS} > V_{TH}$ y $V_{DS} < V_{GS} - V_{TH}$

Zona de saturación: $V_{GS} > V_{TH}$ y $V_{DS} > V_{GS} - V_{TH}$

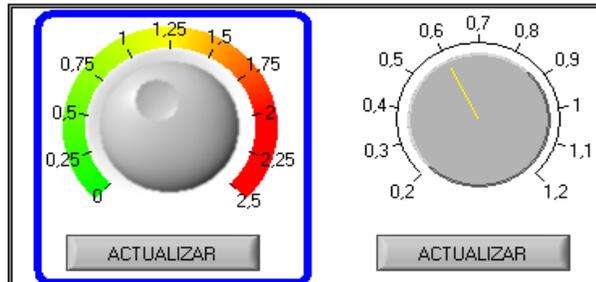
15. Reinicie la ejecución de la aplicación de LabView con los siguientes pasos presione el botón RESET, luego presione el botón PTG0 y por ultimo ubique el cursor sobre la opción "Run" y presione el botón izquierdo del "mouse".
16. Mueva el control llamado frecuencia hasta 1; luego lleve el cursor a la opción ACTUALIZAR que se encuentra en la parte inferior de dicho control y presione el botón izquierdo del "mouse".

Figura 110. Control de frecuencia.

ONDA SENO

FRECUENCIA (KHz)

AMPLITUD (Vpp)



Fuente: Autores del texto.

17. Mueva el control llamado amplitud hasta 0,6; luego lleve el cursor a la opción ACTUALIZAR que se encuentra en la parte inferior de dicho control y presione el botón izquierdo del "mouse".

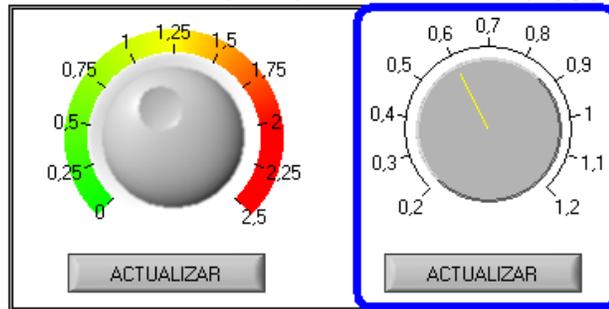


Figura 111. Control de amplitud.

ONDA SEÑO

FRECUENCIA (KHz)

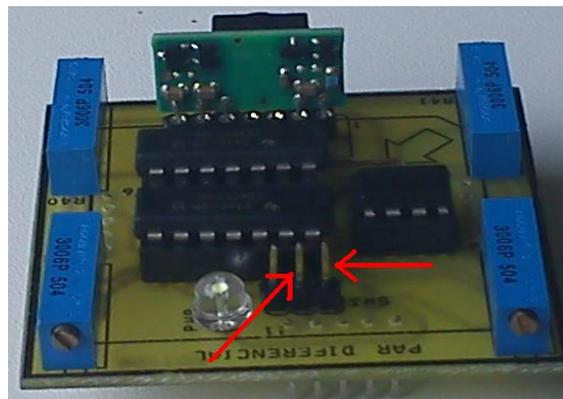
AMPLITUD (Vpp)



Fuente: Autores del texto.

18. Retire el jumper presente en la tarjeta par diferencial y colóquelo entre los conectores indicados a continuación.

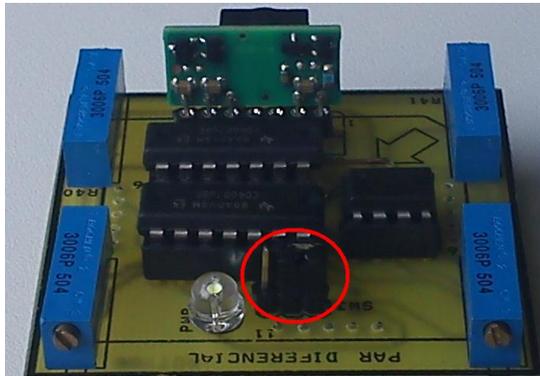
Figura 112. Retiro del "jumper".



Fuente: Autores del texto.



Figura 113. Conectores indicados para el “jumper”.

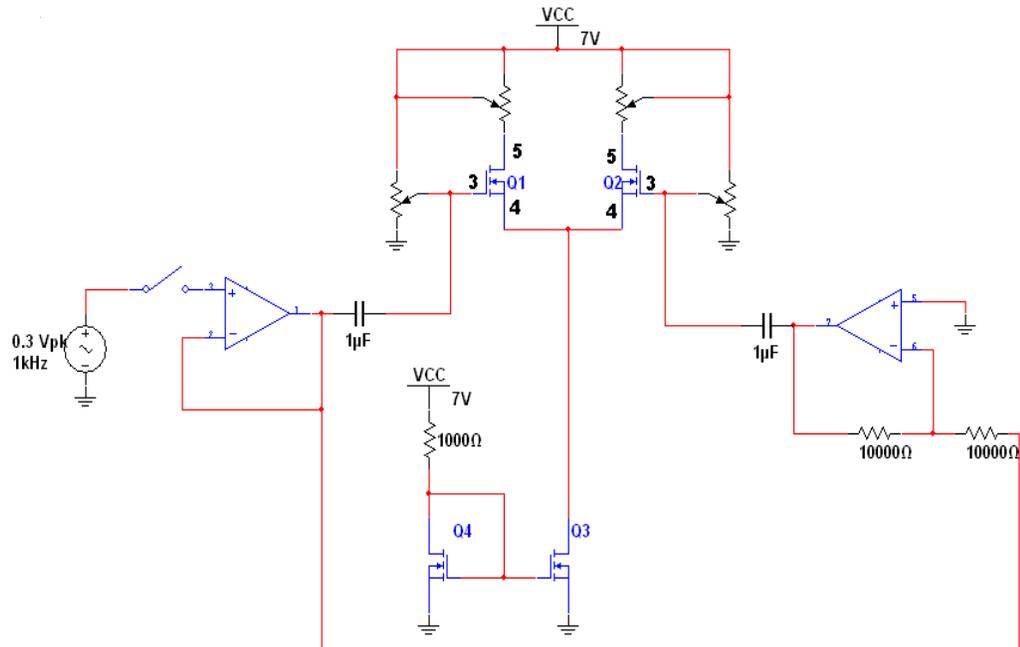


Fuente: Autores del texto.

19. Coloque el cursor sobre la opción DETENER COM y presione el botón izquierdo del “mouse”. Observe en el graficador llamado SEÑAL DE SALIDA 1 la amplitud de la onda; encuentre el valor de la ganancia del circuito. A partir de esta ganancia y de los datos obtenidos en pasos anteriores, encuentre los parámetros del transistor $K_N'(W/L)$, g_m y corriente de entrada de cada transistor. Analice el desfase en las señales mostradas en el indicador SEÑAL DE SALIDA 2 y establezca la relación entre estas dos señales y la señal del otro indicador. Tenga en cuenta que la señal de color azul corresponde a la salida en el drenador del transistor Q1, mientras que la señal de color rojo corresponde a la salida en el drenador del transistor Q2.



Figura 114. Esquema Par Diferencial.



Fuente: Autores del texto.

20. Apague el módulo de adquisición de señales moviendo el conmutador a la parte indicada como OFF.
21. Retire la tarjeta llamada par diferencial del módulo de adquisición de señales.

Preguntas

- Analice los datos y demuestre el funcionamiento del transistor

Resultados Y Conclusiones

- Elabore un informe con los datos y graficas obtenidos en la práctica.



UNIVERSIDAD PONTIFICIA BOLIVARIANA
FACULTAD DE INGENIERÍA ELECTRÓNICA



| Laboratorio de Electrónica II | | |
|-------------------------------|--------------|--|
| CHECK LIST | | |
| Práctica | Práctica No. | |
| | Duración | |
| | NRC | |

| No. | OBJETIVO | Nota |
|--------------|---|------|
| 1 | Los estudiantes manejan de forma adecuada los conceptos previos relacionados con la práctica. | |
| 2 | Los estudiantes disponen del material de apoyo, hoja de datos, Manuales, entre otros). | |
| 3 | Los estudiantes disponen de los materiales necesarios para el desarrollo de la práctica. | |
| 4 | Los estudiantes utilizaron de forma adecuada la tarjeta principal y sus diferentes módulos. | |
| 5 | Los estudiantes aplicaron los conceptos vistos en la asignatura. | |
| 6 | El informe presentado por los estudiantes cuenta con la información necesaria para su calificación. | |
| 7 | Las señales obtenidas de corresponden a los resultados de la práctica. | |
| 8 | El tiempo establecido para el desarrollo de la práctica se cumplió a cabalidad. | |
| 9 | Utilizaron de manera eficaz y adecuada las herramientas dispuestas por la Universidad. | |
| 10 | Comprendieron las ventajas y desventajas de la implementación del módulo. | |
| TOTAL | | |

Califique de 0 a 10 cada ítem, siendo 0 la peor nota y 10 la mejor.
Nota final: (TOTAL)/20.

La práctica de laboratorio es aprobada si la nota final es superior o igual a tres punto cero (3.0).

12. RESULTADOS DE CAPTURA DEL MÓDULO

En el desarrollo de las dos prácticas presentas anteriormente, se capturaron las siguientes señales, con la cuales se verifica la lectura realizada por el módulo.

Es importante aclarar que las mediciones hechas con el módulo usan como elemento patrón los osciloscopios RIGOL VS5102D y FLUKE 123, los cuales están disponibles en la universidad.

12.1. SEÑALES CAPTURADAS DEL MÓDULO SURTIDOR COMÚN

Señal de salida en la prueba surtidor común.

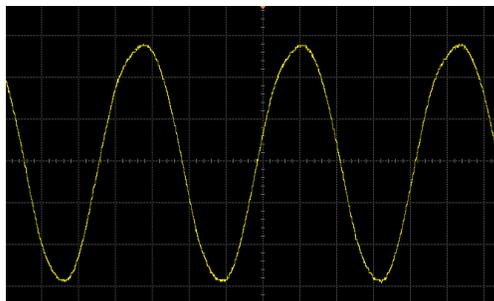
- Señal de entrada 600 mVp-p;
- Señal de salida 2.86 Vp-p
- Ganancia: 4,766.
- Frecuencia de la señal: 1155 Hz;
- Alimentación en el drenador: 7V.

Figura 115. Señal capturada por el módulo de adquisición.



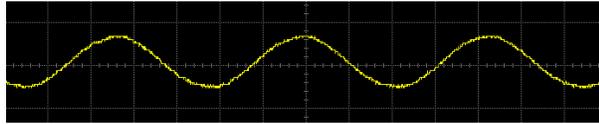
Fuente: Autores del texto.

Figura 116. Señal capturada por el osciloscopio RIGOL.



Fuente: Autores del texto.

Figura 117. Señal de entrada al surtidor común.



Fuente: Autores del texto.

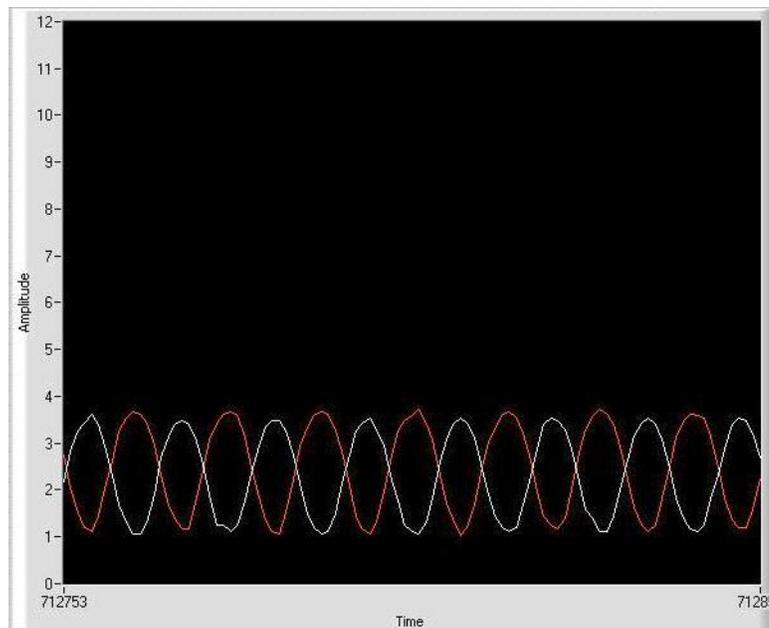
El módulo de surtidor común, funciona de forma correcta y el sistema captura los valores deseados.

12.2. SEÑALES CAPTURADAS DEL MODULO PAR DIFERENCIAL

Señal de salida del modulo par diferencial.

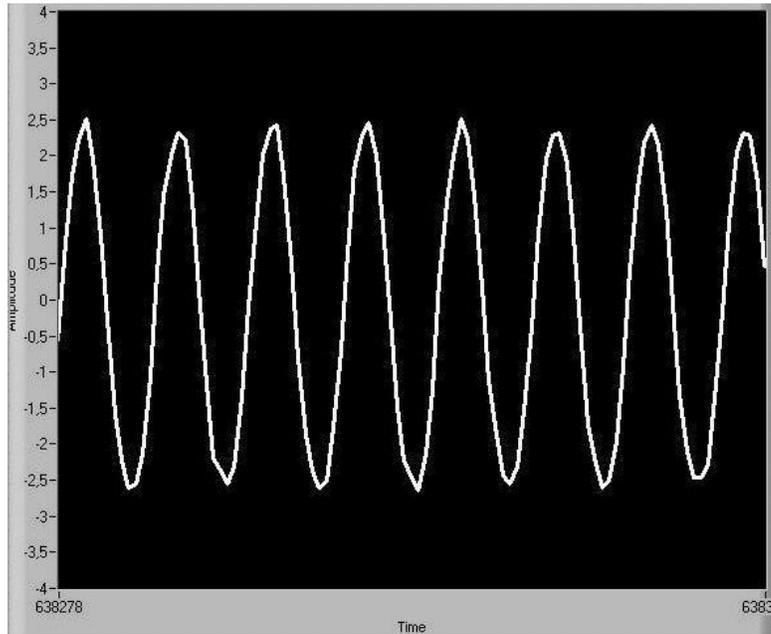
- Señal de entrada 728 mVp-p;
- Señal de salida 4.97 Vp-p
- Ganancia: 6.4
- Frecuencia de la señal: 1000 Hz;
- Alimentación en el drenador: 7V.

Figura 118. Señal capturada por el módulo de adquisición.



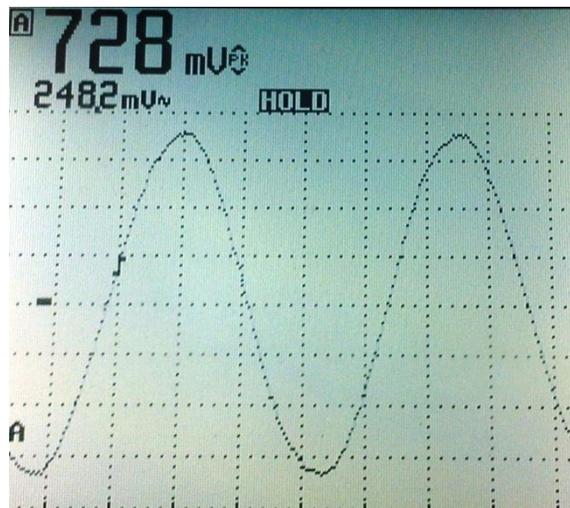
Fuente: Autores del texto.

Figura 119. Señal diferencial.



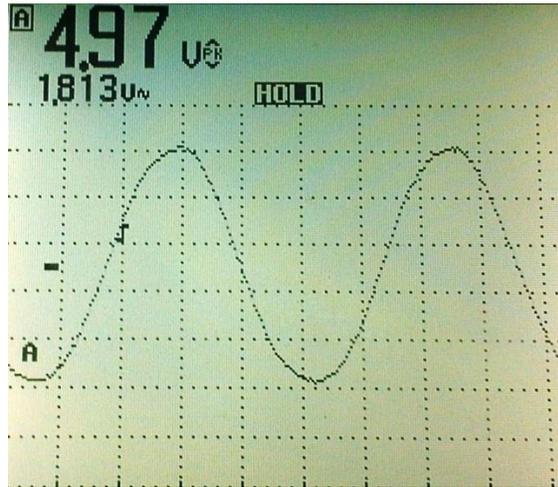
Fuente: Autores del texto.

Figura 120. Señal de entrada capturada por el osciloscopio Fluke 123.



Fuente: Autores del texto.

Figura 121. Señal de salida capturada por el osciloscopio Fluke 123.



Fuente: Autores del texto.

El módulo Par Diferencial, funciona de forma correcta y el sistema captura los valores deseados.

CONCLUSIONES

- Se cuenta con una herramienta para el laboratorio de la asignatura electrónica II donde los estudiantes pueden fácilmente mirar las propiedades y las características de amplificación de los circuitos con MOSFET.
- Gracias a la interfaz creada en LabView se logra un análisis de los circuitos en forma general gracias a la visualización de las principales corrientes y voltajes que se generan y a la observación del grado de amplificación que se logra con cada laboratorio. Además es posible variar los parámetros de operación del circuito desde aquí para observar los cambios del sistema ante dichos cambios.
- Para lograr una correcta comunicación entre el microcontrolador y los dispositivos utilizados, se configuraron los diferentes registros relacionados con la comunicación SPI; dicha configuración se realizó en lenguaje C, lo que permitió una mayor facilidad al momento de hacer las funciones que permitían el envío y la recepción de los datos.

AVANCES FUTUROS

Se proponen como mejoras al sistema, la implementación de una conexión de mayor velocidad, así como una velocidad de muestreo mayor. Además implementar una metodología de auto-captura y calculo, de tal forma que el estudiante pueda usar los cálculos respectivos ofrecidos por el programa como elemento patrón.

BIBLIOGRAFÍA

AGUILAR Luis. "Fundamentos De Programación Algoritmos y Estructura de Datos". Primera Edición. México: Editorial McGraw Hill /INTERAMERICANA de México S.A. 1990. 702p.

AGUILAR Luis. "Programación Orientada A Objetos", Segunda Edición. Madrid: Editorial McGraw Hill, 1998. 895p.

CEBALLOS Javier "Enciclopedia Del Lenguaje C". Primera Edición. México: Editorial Alfaomega.1997. 887p.

GALEANO Gustavo. "Programación De Sistemas Embebidos en C". Primera Edición. Bogotá: Editorial Alfaomega, 2009. 544p.

RAZAVI Behzad."Fundamentals of Microelectronics". Hoboken,Nueva Jersey: Editorial JOHN WILEY & SONS,INC.

OP4269. [Página de internet]. En <http://focus.ti.com/lit/ds/symlink/opa4269.pdf>

TLV5631. [Página de internet]. En <http://focus.ti.com/lit/ds/symlink/tlv5631.pdf>

MCP4231 [Página de internet]. En <http://ww1.microchip.com/downloads/en/DeviceDoc/22060b.pdf>

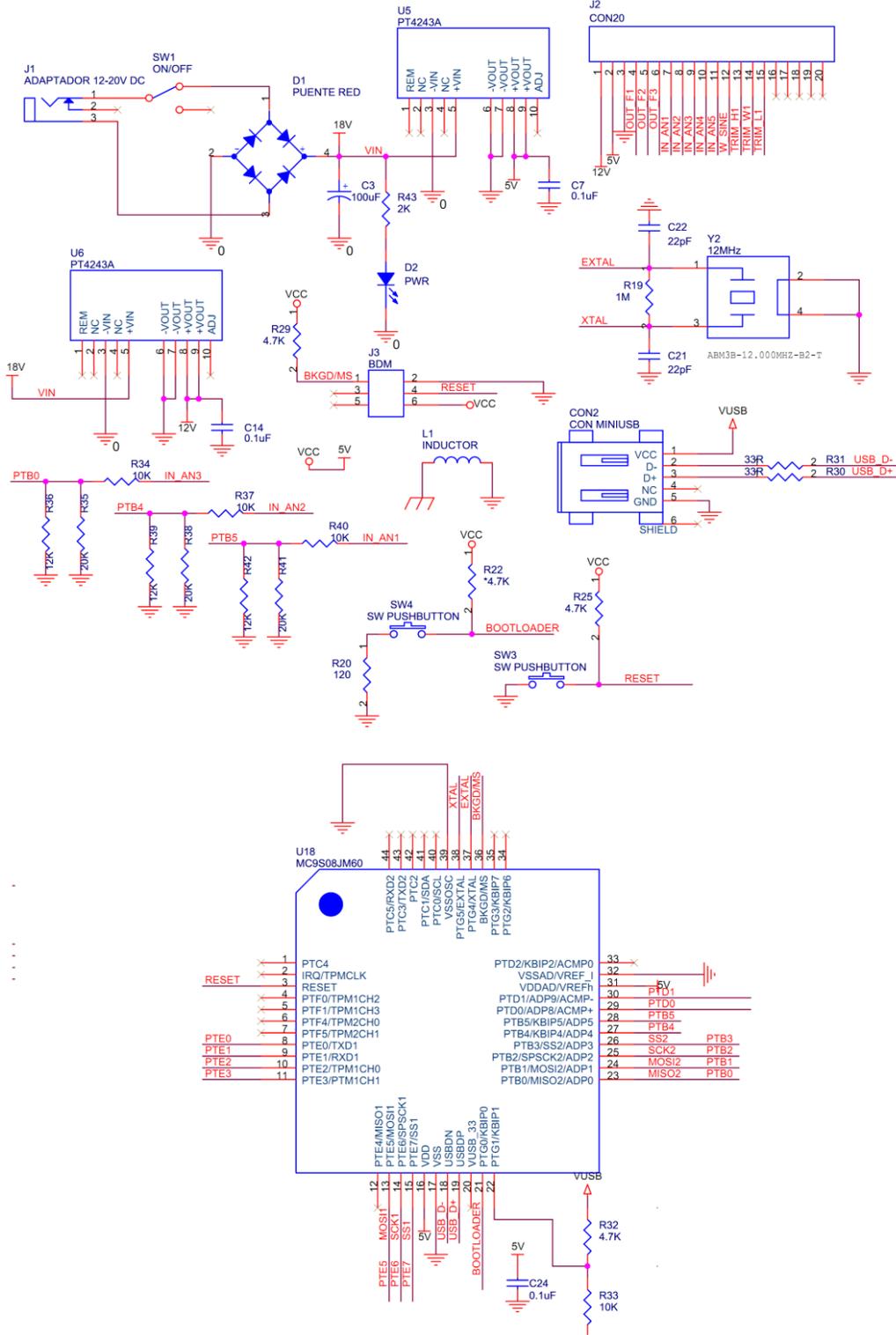
Transistor MOSFET [Página de internet]. En <http://www.bit.ly/rkvHKR>

MC9S08JM60 [Página de internet]. En http://www.freescale.com/files/microcontrollers/doc/data_sheet/MC9S08JM60.pdf

XR2206V1 [Página de internet]. En http://www.jaycar.com.au/images_uploaded/XR2206V1.pdf

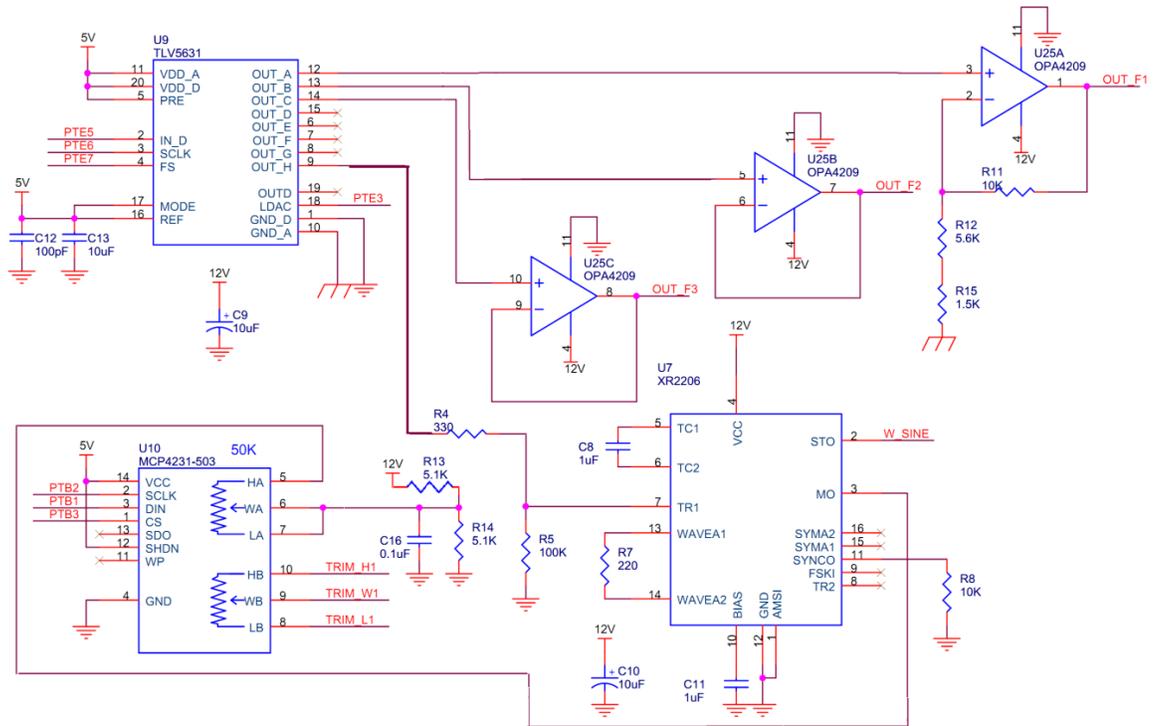
ANEXO A. ESQUEMA ELÉCTRICO DE LA TARJETA PRINCIPAL

Figura 122. Esquema eléctrico de la tarjeta principal.



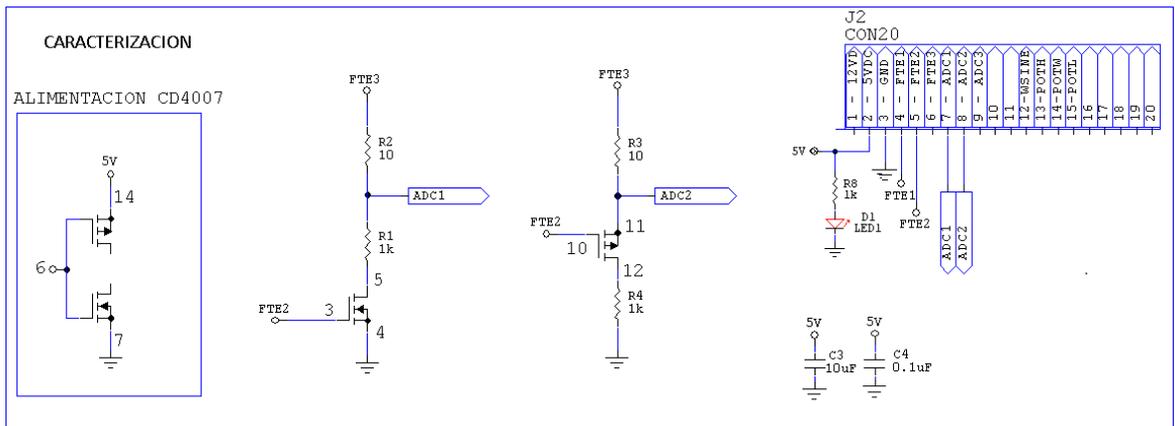
Fuente: Autores del texto.

Figura 123. Esquema eléctrico de la tarjeta principal continuación.



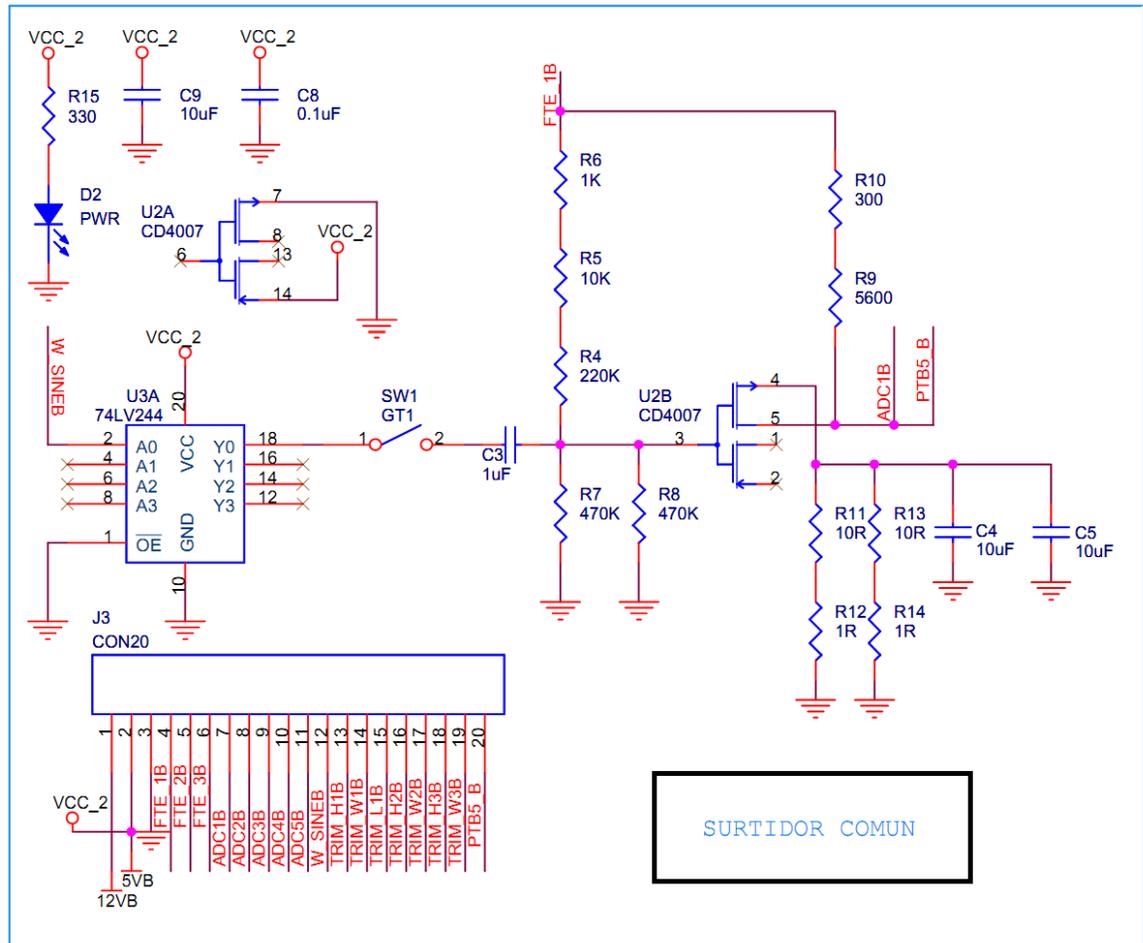
Fuente: Autores del texto.

Figura 124. Esquema eléctrico circuito de caracterización.



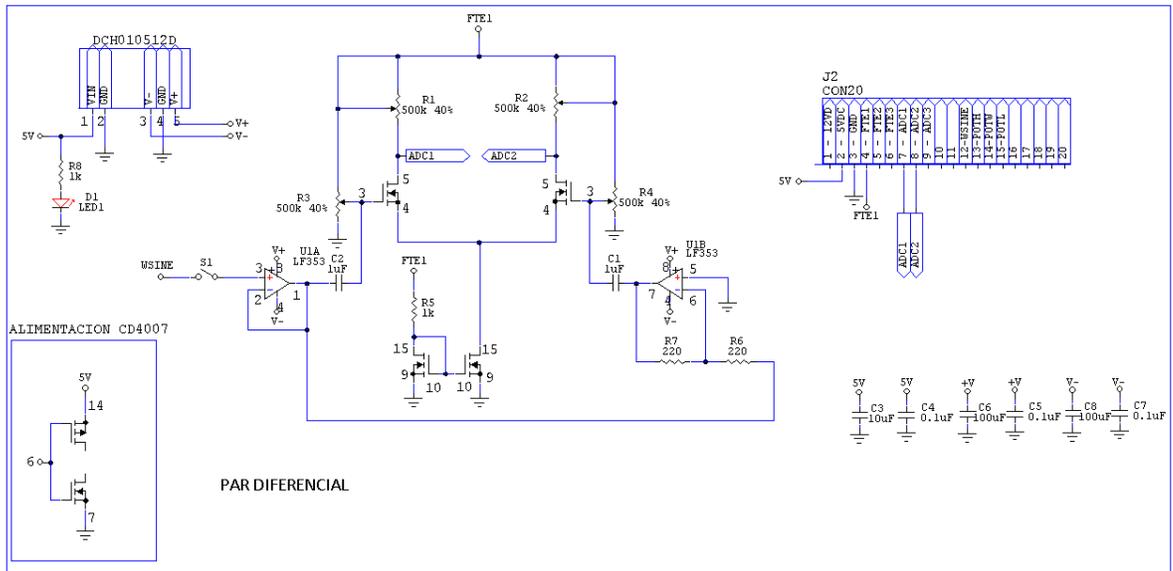
Fuente: Autores del texto.

Figura 125. Esquema eléctrico circuito surtidor común.



Fuente: Autores del texto.

Figura 126. Esquema eléctrico circuito par diferencial.



Fuente: Autores del texto.