

## Guía metodológica para aproximación al trabajo en plataformas de desarrollo rápido de prototipos basados en sistemas SoC

*Mauricio CAMPILLO, Sebastián SALINAS, José V. RESTREPO*

*Universidad Pontificia Bolivariana, Cq 1 #70-01, Medellín, Colombia  
mauricio.campillo@alfa.upb.edu.co*

Resumen: A continuación se presenta un trabajo tanto investigativo como experimental, se escogieron tres plataformas que han sido desarrolladas en los últimos dos años y se realizó una investigación de cada una de ellas, de sus respectivos sistemas operativos y de su *hardware*. Se pudo llegar a conocerlas a fondo en sus características, en su manejo y en la aplicabilidad que tienen en diversos campos de la ingeniería y de la industria. Se enfatizó sobre la expansión por los pines de entrada y salida de propósito general ya que es el motivo fundamental del trabajo. Se llegó a la conclusión de que las plataformas que se trabajaron permiten ahorrar mucho tiempo y recursos en la solución de problemas en el área de la electrónica. *Copyright © UPB 2013*

Palabras clave: SoC, micro-controladores, sistema embebido, GPIO, periféricos, CPU.

Abstract: This report shows an investigative and experimental work, three platforms that have been developed in the last two years and we investigated their operating systems and their hardware. It could get to know them thoroughly in their characteristics, handling and having applicability in various fields of engineering and industry. It shows general input and output pins and have concluded that the platforms worked saving considerable time and resources in solving problems in solve electronically troubles.

Keywords: SoC, microcontrollers, embedded system, GPIO, peripherals, CPU.

UPB\_autoArt 2013-07-19, s 213a-11-28

## 1. INTRODUCCIÓN

En la actualidad contamos con circuitos *system on a chip* que siguen con la notable tendencia a disminuir el costo de fabricación, disminuir el tamaño de los prototipos y aumentar la eficiencia en los tiempos tanto de realización de las tareas como del número de tareas a realizar. Las SoC's son circuitos integrados que contienen los componentes fundamentales de un computador o cualquier otro sistema informático o electrónico en un único chip. Son sistemas que además se encuentran en tarjetas de hardware embebido con puertos de expansión de propósito general y puertos específicos como lo son USB de alta velocidad, HDMI, video convencional, audio, además de contar también con tecnologías inalámbricas como lo son *WiFi* y *Bluetooth*. Son sistemas que además cuentan con una excelente capacidad en memorias RAM de hasta 2GB y operan sobre una gran cantidad de sistemas operativos (Furber, 2012).

### 1.1. Objetivo general

Diseñar una metodología de aprendizaje para implementar aplicaciones en plataformas *System on a Chip*.

### 1.2. Objetivos específicos

- Adquirir las diferentes plataformas SoC.
- Conocer a profundidad cada una de las partes y funcionamiento de los dispositivos.

- Desarrollar guías metodológicas para el posterior aprendizaje de la utilización de las plataformas estudiadas.
- Conocer las tecnologías análogas a ésta.

## 2. RASPBERRY PI

### 2.1. Especificaciones de plataforma

La plataforma de la Raspberry Pi es una placa de  $85 \times 56$  milímetros en la cual se encuentran todas las partes interconectadas. Cuenta con 6 capas. La alimentación es a 5 Voltios, 700 miliamperios y 3,5 Watios sin nada conectado. El integrado principal es la *SoC* en donde encontramos la unidad central de procesamiento *CPU*, la unidad de procesamiento gráfico *GPU*, el procesamiento digital de señales *DSP*, las memorias dinámicas de acceso aleatorio *SDRAM*. Las características de éste modelo son las siguientes (Halfacree & Upton, 2012):

*SoC: Broadcom BCM2835 procesador de medios con:*

- CPU core: ARM1176JZF-S ARM11 núcleo velocidad de reloj de 700MHz; ARM VFP. El núcleo ARM11 implementa la arquitectura ARMv6.
- GPU núcleo: a Broadcom VideoCore IV GPU proporciona OpenGL ES 1.1, OpenGL ES 2.0, con

aceleración por hardware OpenVG 1.1, Open EGL, OpenMAX y 1080p30 H.264 decodificación de alto perfil.

- Núcleo DSP: Hay un DSP, pero actualmente no existe una API pública.
- RAM: 256 MB de SDRAM. La memoria RAM se apila físicamente en la parte superior del procesador de medios de Broadcom.

*LAN9512 con:*

- 10/100Mb Ethernet (Auto-MDIX)
- 2x USB 2.0
- Micro conector de alimentación USB (5 Voltios - sólo corriente).
- Interfaz DSI. Superficie de 15 pines.
- Conector HDMI que proporciona salida HDMI 1.3a
- Conector compuesto de vídeo RCA
- Interfaz MIPI CSI-2. Superficie de 15 pines.
- Conector de audio: jack estéreo de 3,5 mm únicamente de salida.
- Ranura para tarjeta de memoria SD / MMC / SDIO en la parte inferior.

- 2 puertos USB 2.0.

*26 pines de expansión*

- 8 GPIOs a 3,3 Voltios.
- Consola de 2 pines UART serial, 3,3 Voltios TTL (debug), o 2 GPIOs a 3,3 Voltios.
- Interfaz I2C a 3,3 Voltios, o 2 GPIOs a 3,3 Voltios.
- Interfaz SPI a 3,3 Voltios, o 5 GPIOs a 3,3 Voltios.
- 3,3 Voltios, 5 Voltios y GND pines de alimentación.
- ARM JTAG, siempre y cuando los pines se configuren por software.
- Segundo interfaz I2C a 3,3 Voltios, siempre y cuando los pines se configuren por software.
- Interfaz I2S, siempre y cuando los pines se configuren por software.
- 6 pines reservados para uso futuro.
- P2 y P3: 8-pin y 7 pines de expansión proporcionando:
- 6-pin GPU JTAG (ARM11 pinout).
- P4: conector Ethernet RJ45 10/100Mb

### LEDs de estado

- D5 (amarillo) - Acceso a tarjeta SD vía GPIO16.
- D6 (rojo) - PWR - 3.3 Voltios.
- D7 (verde) - FDX - Full Duplex (LAN)
- D8 (verde) - LNK - Link / Activity (LAN)
- D9 (amarillo) - 10M - 10/100Mbit (LAN)

### 2.2. Periféricos de bajo nivel

Además de contar con diferentes puertos, en los que más nos enfocaremos será en el puerto de pines de propósito general tanto de entrada como de salida, ya que estos nos permiten conectarse con diferentes periféricos y con otras plataformas. Teniendo en cuenta también que el trabajo realizado es para la expansión y la programación de *Hardware*.

Estos pines hay que configurarlos por software y a diferencia de los otros que son *plug and play*, estos hay que saberlos configurar para evitar errores. La plataforma cuenta con 26 pines en total divididos en dos filas de 13 en donde podemos encontrar funciones como *I2C*, *SPI*, *UART*, entre otros. También podemos encontrar 5 Voltios, 3,3 Voltios y tierra. Cabe mencionar que los voltajes mencionados son los que pueden ser entregados por los

pines *GPIO*, pero cuando se requiera utilizarlos como pines de entrada, solamente podrán ser utilizados a 3,3 Voltios ya que con un sobre voltaje se podrían quemar los pines.

Todos los *GPIO* se pueden utilizar para sus funciones específicas como *SPI*, *UART*, *PWM* o se pueden utilizar para propósito general. Cada pin puede interrumpir alta, baja, subida, bajada o cambio, ya que no existe un soporte para las interrupciones *GPIO* en el Kernel, es necesario hacerlo con un parche. Uno de los sistemas que interrumpe *GPIO* es la *raspbian Wheezy* (Negus & Bresnahan, 2012).

Con estos pines se debe tener en cuenta que las corrientes de conducción deben ser bajas para evitar interferencias por las salidas de conmutación simultánea.

La cabecera más apropiada para hacer la expansión de Hardware es la cabecera P1, la cual cuenta con dos filas de pines, en la Tabla 1. y en la Tabla 2. podemos ver sus funciones específicas para ambas filas y algunas notas de *Hardware* (RaspberryPI, 2012).

## 3. BEAGLEBONE BLACK

### 3.1. Especificaciones de plataforma

La plataforma BeagleBone Black es una plataforma de 6 capas, mide 86,3 x 53,3 milímetros y pesa 38,56 gramos. Cuenta con un SoC y sus especificaciones son (Lumme, 2013):

Tabla 1. Cabecera P1 para la fila superior

Número de Pin	Pin Nombre Rev1/Rev2	Notas de Hardware	Alt 0 Función	Funciones alternativas
P1-02	5V0	Alimentación a través de la entrada poli fusible		
P1-04	5V0	Alimentación a través de la entrada poli fusible		
P1-06	GND			
P1-08	GPIO 14	Arranque en Alt 0 ->	UART0_TXD	ALT5 = UART1_TXD
P1-10	GPIO 15	Arranque en Alt 0 ->	UART0_RXD	ALT5 = UART1_RXD
P1-12	GPIO 18		PCM_CLK	ALT4 = SPI1_CEO_N ALT5 = PWM0
P1-14	GND			
P1-16	GPIO23			ALT3 = SD1_CMD ALT4 = ARM_RTCK
P1-18	GPIO24			ALT3 = SD1_DAT0 ALT4 = ARM_TDO
P1-20	GND			
P1-22	GPIO25			ALT3 = SD1_DAT1 ALT4 = ARM_TCK
P1-24	GPIO08		SPI0_CEO_N	
P1-26	GPIO07		SPI0_CEI_N	

Tabla 2. Cabecera P2 para la fila inferior

Número de Pin	Pin Nombre Rev1	Pin Nombre Rev2	Notas de Hardware	Alt 0 Función	Otras funciones alternativas
P1-01	3,3 V	3,3 V	50 mA max (01 y 17)		
P1-03	GPIO 0	GPIO 2	1K8 pull up resistor	I2C0_SDA / I2C1_SDA	
P1-05	GPIO 1	GPIO 3	1K8 pull up resistor	I2C0_SCL / I2C1_SCL	
P1-07	GPIO 4	GPIO 4		GPCLK0	ALT5 = ARM_TDI
P1-09	GND	GND			
P1-11	GPIO17	GPIO17			ALT3 = UART0_RTS ALT4 = SPI1_CE1_N ALT5 = UART1_RTS
P1-13	GPIO21	GPIO27		PCM_DOUT / reservados	ALT4 = SPI1_SCLK ALT5 = GPCLK1 / ALT3 = SD1_DAT3 ALT4 = ARM_TMS
P1-15	GPIO22	GPIO22			ALT3 = SD1_CLK ALT4 = ARM_TRST
P1-17	3,3 V	3,3 V	50 mA max (01 y 17)		
P1-19	GPIO10	GPIO10		SPI0_MOSI	
P1-21	GPIO9	GPIO9		SPI0_MISO	
P1-23	GPIO11	GPIO11		SPI0_SCLK	
P1-25	GND	GND			

- Procesador Sitara AM3359AZCZ100 1GHz, 2000 MIPS.
- Motor gráfico: 3D SGX530, Polígonos 20M / S.
- SDRAM: 512MB 800MHZ DDR3L.
- Flash: de 2 GB, 8 bits Embedded MMC.
- PMIC: TPS65217C regulador LDO PMIC y uno adicional.
- Salida de vídeo: 16b HDMI, 1280x1024 (MAX) 1024x768, 1280x720, 1440x900 w / EDID Support.
- Audio: Vía interfaz HDMI, Stereo.
- Conectores de expansión: 5 Voltios , 3.3 Voltios , VDD\_ADC (1.8 Voltios ) 3.3 Voltios E / S en todas las señales McASP0 , SPI1 , I2C , GPIO ( 65 ) , LCD, GPMC , MMC1 , MMC2 , 7 AIN (1.8V MAX), 4 temporizadores , 3 puertos serie , CAN0 , EHRPWM (0,2) , XDMA interrupción, botón de encendido , Expansión ID Board.

#### Indicadores

- 1 Power.
- 2 Ethernet.
- 4 LEDs controlables por usuario.

#### Puertos

- Fuente de energía: USB miniUSB o DC Jack, Cabecera externa de expansión 5 Voltios.
- SA USB 2.0 Client Puerto.
- Puerto Serial: UART0 acceso a través de pin 6 a 3.3 Voltios de la cabecera TTL.
- Ethernet: 10 /100, RJ45.
- Conector SD / MMC: microSD a 3.3 Voltios.

El microprocesador Sitara de *Texas Instruments*® ha optimizado con procesamiento gráfico y de imágenes, periféricos y opciones de interfaz industrial (BeagleBoard, 2012).

Contiene tres subsistemas. El primero es un subsistema de unidad de microprocesador. El segundo es un subsistema de acelerador de gráficos para aceleración de gráficos 3D para admitir efectos de pantalla y juegos. La tercera es la unidad programable en tiempo real y el subsistema de comunicación Industrial. Es independiente del núcleo *ARM*, permitiendo una operación independiente y sincronización para una mayor eficiencia y flexibilidad (DigiKey Corporation, s.f).

### 3.2. Periféricos de bajo nivel

La plataforma cuenta con dos cabeceras de expansión P8 y P9 las cuales cuentan cada una con 46 pines de propósito general, los cuales también tienen aplicaciones específicas en comunicación. Todos los pines funcionan con un nivel lógico de 3.3 Voltios, por ningún motivo se debe utilizar 5 Voltios como nivel lógico ya que se podrían dañar los pines (Lumme, 2013).

La plataforma BeagleBone Black cuenta con 7 diferentes modos de utilizar los pines de las cabeceras de expansión, ésta configuración debe hacerse por software, en la Tabla 3. se muestra la distribución de los pines para los diferentes modos de conexión para la cabecera P8, en la Tabla 4. se muestra la distribución de pines para los diferentes modos de conexión de la cabecera P9 (BeagleBoard, 2012).

## 4. MK802 ANDROID

### 4.1. Especificaciones de plataforma

La plataforma MK802 es una plataforma de 88,5 x 35 x 13,4 milímetros la cual viene encapsulada de fábrica ya que es comúnmente utilizada como un miniPC conectándola a un monitor o a un televisor. Viene con el sistema Android instalado por defecto. Su peso es de 22.7 gramos. Las especificaciones de la plataforma son (ipazzport, s.f):

- CPU: Allwinner A10 1.0GHz Cortex-A8 + 1GHz GPU
- GPU: 2D / 3D / OpenGL ES2.0 (de AMD Z430) / OpenVG1.1 (AMD Z160) @ 27M tri / s
- DDR RAM: 1 GB DDR3
- NAND: 4 GB (1 GB utilizada por el sistema)
- Red: Wireless 802.11b / g, WAPI (Ralink8188)

### Puertos

- Mini HDMI
- USB 2.0
- Micro USB
- Entrada de alimentación 5 Voltios/2 Amperios, 110-240 Voltios de entrada
- Ranura para memoria micro SD para almacenamiento adicional
- Puerto de comunicación serial (interno)



Tabla 3. Distribución de los pines de la cabecera P8 en los diferentes modos de operación

PIN	PROCESADOR	NOMBRE	MODO 0	MODO 1	MODO 2	MODO 3	MODO 4	MODO 5	MODO 6	MODO 7
1,2	GND		GND	GND	GND	GND	GND	GND	GND	GND
3	R9	GPIO1_6	gpmc_ad6	mmc1_data6						gpio1[18]
4	T9	GPIO1_7	gpmc_ad7	mmc1_data7						gpio1[7]
5	R8	GPIO1_2	gpmc_ad2	mmc1_data2						gpio1[2]
6	T8	GPIO1_3	gpmc_ad3	mmc1_data3						gpio1[3]
7	R7		gpmc_advn_ale		timer4					gpio2[2]
8	T7		gpmc_cen_ren		timer7					gpio2[3]
9	T6		gpmc_be0n_cke		timer5					gpio2[5]
10	U6		gpmc_wen		timer6					gpio2[4]
11	R12	GPIO1_13	gpmc_ad13	lcd_data18	mmc_dat5	mmc2_dat1	eQEP2B_in			gpio1[13]
12	T12	GPIO1_12	GPWC_AD12	LCD_DATA19	mmc_dat4	MMC2_DAT0	EQEP2A_IN			gpio1[12]
13	T10	HRPWM2B	gpmc_ad9	lcd_data22	mmc_dat1	mmc2_dat5	ehrpwm2B			gpio0[23]
14	T11	GPIO0_26	gpmc_ad10	lcd_data21	mmc_dat2	mmc2_dat6	ehrpwm2_tripzone_in			gpio0[26]
15	U13	GPIO1_15	gpmc_ad15	lcd_data16	mmc_dat7	mmc2_dat3	eQEP2_strobe			gpio1[15]
16	V13	GPIO1_14	gpmc_ad14	lcd_data17	mmc_dat6	mmc2_dat2	eQEP2_index			gpio1[14]
17	U12	GPIO1_27	gpmc_ad11	lcd_data20	mmc_dat3	mmc2_dat7	ehrpwm0_syncno			gpio0[27]
18	V12	GPIO2_1	gpmc_clk_mux0	lcd_memory_clk	gpmc_wait1	mmc2_clk			mcasp0_fsr	gpio2[1]
19	U10	HRPWM2A	gpmc_ad8	lcd_data23	mmc1_dat0	mmc2_dat4	ehrpwm2A			gpio0[22]
20	V9	GPIO1_31	gpmc_csn2	gpmc_beln	mmc1_cmd					gpio1[31]
21	U9	GPIO1_30	gpmc_csn1	gpmc_clk	mmc1_clk					gpio1[30]
22	V8	GPIO1_5	gpmc_ad5	mmc1_data5						gpio1[5]
23	U8	GPIO1_4	gpmc_ad4	mmc1_data4						gpio1[4]
24	V7	GPIO1_1	gpmc_ad1	mmc1_data1						gpio1[1]
25	U7	GPIO1_0	gpmc_ad0	mmc1_data0						gpio1[0]
26	V6	GPIO1_29	gpmc_csn0							gpio1[29]
27	U5	GPIO2_22	lcd_vsync	gpmc_a8						gpio2[22]
28	V5	GPIO2_24	lcd_pclk	gpmc_a10						gpio2[24]
29	R5	GPIO2_23	lcd_hsync	gpmc_a9						gpio2[23]
30	R6	GPIO2_25	lcd_ac_bias_en	gpmc_a11						gpio2[25]
31	V4	UART5_CTSN	lcd_data14	gpmc_a18	Eqep1_index	mcasp0_axr1	uart5_rxd		uart5_ctsn	gpio0[10]
32	T5	UART5_RTSN	lcd_data15	gpmc_a19	Eqep1_strobe	mcasp0_aclckx	mcasp0_axr3		uart5_rtsn	gpio0[10]
33	V3	UART4_RTSN	lcd_data13	gpmc_a17	Eqep1B_in	mcasp0_fsr	mcasp0_axr3		uart4_rtsn	gpio0[9]
34	U4	UART3_RTSN	lcd_data11	gpmc_a15	ehrpwm1B	mcasp0_aclckr	mcasp0_axr2		uart3_rtsn	gpio2[17]
35	V2	UART4_CTSN	lcd_data12	gpmc_a16	Eqep1A_IN	mcasp0_aclkr	mcasp0_axr2		uart4_ctsn	gpio0[8]
36	U3	UART3_CTSN	lcd_data10	gpmc_a14	ehrpwm1A	mcasp0_axr0			uart3_ctsn	gpio2[16]
37	U1	UART5_TXD	lcd_data8	gpmc_a12	ehrpwm1_tripzone_in	mcasp0_aclckx	uart5_txd		uart2_ctsn	gpio2[14]
38	U2	UART5_RXD	lcd_data9	gpmc_a13	ehrpwm0_syncno	mcasp0_fsr	uart5_rxd		uart2_rtsn	gpio2[15]
39	T3	GPIO2_12	lcd_data6	gpmc_a6		eQEP2_index				gpio2[12]
40	T4	GPIO2_13	lcd_data7	gpmc_a7		eQEP2_strobe	pr1_edio_data_out7			gpio2[13]
41	T1	GPIO2_10	lcd_data4	gpmc_a4		eQEP2A_in				gpio2[10]
42	T2	GPIO2_11	lcd_data5	gpmc_a5		eQEP2B_in				gpio2[11]
43	R3	GPIO2_8	lcd_data2	gpmc_a2		ehrpwm2_tripzone_in				gpio2[8]
44	R4	GPIO2_9	lcd_data3	gpmc_a3		ehrpwm0_syncno				gpio2[9]
45	R12	GPIO2_6	lcd_data0	gpmc_a0		ehrpwm2A				gpio2[6]
46	R2	GPIO2_7	lcd_data1	gpmc_a1		ehrpwm2B				gpio2[7]

Tabla 4. Distribución de los pines de la cabecera P9 en los diferentes modos de operación

PIN	ROCESADOI	NOMBRE	MODO 0	MODO 1	MODO 2	MODO 3	MODO 4	MODO 5	MODO 6	MODO 7
1,2		GND	GND	GND	GND	GND	GND	GND	GND	GND
3,4		DC_3,3V	DC_3,3V	DC_3,3V	DC_3,3V	DC_3,3V	DC_3,3V	DC_3,3V	DC_3,3V	DC_3,3V
5,6		VDD_5V	VDD_5V	VDD_5V	VDD_5V	VDD_5V	VDD_5V	VDD_5V	VDD_5V	VDD_5V
7,8		SYS_5V	SYS_5V	SYS_5V	SYS_5V	SYS_5V	SYS_5V	SYS_5V	SYS_5V	SYS_5V
9		PWR_BUT								
10	A10	SYS_RESETE <sub>I</sub>	RESET_OUT							gpio2[30]
11	T17	JART4_RXE	gpmc_wait0	mii2_crs	gpmc_csn4	mii2_crs_dv	mmc1_sdcd		uart4_rxd_mux2	gpio1[28]
12	U18	GPIO1_28	gpmc_be1n	mii2_col	gpmc_csn6	mmc2_dat3	gpmc_dir	mcasp0_aclkr_mux3	uart4_txd_mux2	gpio0[31]
13	U17	UART4_TXE	gpmc_wpn	mii2_rxerr	gpmc_csn5	mii2_rxerr	mmc2_sdcd	uart4_txd_mux2		gpio1[18]
14	U14	EHRPWM1A	gpmc_a2	mii2_txd3	rgmii2_td3	mmc2_dat1	gpmc_a18	ehrpwm1_tripzone_input		gpio1[16]
15	R13	GPIO1_16	gpmc_a0	gmii2_txen	mii2_tcti	mii2_txen	gpmc_a16	ehrpwm1_IB_mux1		gpio1[19]
16	T14	EHRPWM1B	gpmc_a3	mii2_txd2	rgmii2_td2	mmc2_dat2	gpmc_a19			gpio0[5]
17	A16	I2C1_SCL	spi0_cs0	mmc2_sdwp	I2C1_SCL	ehrpwm0_synci				gpio0[4]
18	B16	I2C1_SDA	spi0_d1	mmc1_sdwp	I2C1_SDA	ehrpwm0_tripzone				gpio0[13]
19	D17	I2C2_SCL	uart1_rtsn	timer5	dcan0_rx	I2C2_SCL	spi1_cs1			gpio0[12]
20	D18	I2C2_SDA	uart1_ctsn	timer6	dcan0_tx	I2C2_SDA	spi1_cs0			gpio0[3]
21	B17	UART2_TXE	spi0_d0	uart2_txd	I2C2_SCL	ehrpwm0B		EMU3_mux1		gpio0[2]
22	A17	JART2_RXE	spi0_sclk	uart2_rxd	I2C2_SDA	ehrpwm0A		EMU2_mux1		gpio0[2]
23	V17	GPIO1_17	gpmc_a1	gmii2_rxdv	rgmii2_rxdv	mmc2_dat0	gpmc_a17	ehrpwm0_sync0		gpio1[17]
24	D15	UART1_TXE	uart1_txd	mmc2_sdwp	dcan1_rx	I2C1_SCL				gpio0[15]
25	A4	GPIO3_21	mcasp0_ahclkr	eQEP0_strobe	mcasp0_axr3	mcasp1_axr1	EMU4_mux2			gpio3[21]
26	D16	UART_RXD	uart1_rxd	mmc1_sdwp	dcan1_tx	I2C1_SDA				gpio0[14]
27	C13	GPIO3_19	mcasp0_fsr	eQEP0B_in	mcasp0_axr3	mcasp1_fsx	EMU2_mux2			gpio3[19]
28	C12	SPI1_CS0	mcasp0_ahclkr	ehrpwm0_synci	mcasp0_axr2	spi1_cs0	eCAP2_in_PWM2_out			gpio3[17]
29	B13	SPI1_D0	mcasp0_fsx	ehrpwm0B		spi1_d0	mmc1_sdcd_mux1			gpio3[15]
30	D12	SPI1_D1	mcasp0_axr0	ehrpwm0_tripzone		spi1_d1	mmc2_sdcd_mux1			gpio3[16]
31	A13	SPI1_SCLK	mcasp_aclkx	ehrpwm0A		spi1_sclk	mmc0_sdcd_mux1			gpio3[14]
32		VADC	VADC	VADC	VADC	VADC	VADC	VADC	VADC	VADC
33	C8	AIN4	AIN4	AIN4	AIN4	AIN4	AIN4	AIN4	AIN4	AIN4
34		AGND	AGND	AGND	AGND	AGND	AGND	AGND	AGND	AGND
35	A8	AIN6	AIN6	AIN6	AIN6	AIN6	AIN6	AIN6	AIN6	AIN6
36	B8	AIN5	AIN5	AIN5	AIN5	AIN5	AIN5	AIN5	AIN5	AIN5
37	B7	AIN2	AIN2	AIN2	AIN2	AIN2	AIN2	AIN2	AIN2	AIN2
38	A7	AIN3	AIN3	AIN3	AIN3	AIN3	AIN3	AIN3	AIN3	AIN3
39	B6	AIN0	AIN0	AIN0	AIN0	AIN0	AIN0	AIN0	AIN0	AIN0
40	C7	AIN1	AIN1	AIN1	AIN1	AIN1	AIN1	AIN1	AIN1	AIN1
41#	D14	CLKOUT2	xdma_event_intr1		tolkin	elkout2	timer7_mux1		EMU3_mux0	gpio0[20]
	D13	GPIO3_20	mcasp0_axr1	eQEP0_index		Mcasp1_axr0	emu3			gpio3[20]
	C18	GPIO0_7	eCAP0_in_pwm0_out	uart3_txd	split1_cs1	cap0_ecap_capin_ap	spi1_sclk	mmc0_sdwp	xdma_event_intr2	gpio0[7]
42@	B12	GPIO3_18	Mcasp0_aclkr	eQEP0A_in	Mcasp0_axr2	Mcasp1_aclkx				gpio3[18]
43-46		GND	GND	GND	GND	GND	GND	GND	GND	GND

#### 4.2. Tarjeta de desarrollo ioio

La tarjeta ioio de Android es una tarjeta de desarrollo de 70 x 31 milímetros como se puede ver en la Figura 24. Se usa para programar *Hardware* compatible con dispositivos Android 1.5 y posteriores. Se puede conectar por medio de USB o *Bluetooth*. Es controlable mediante un Java API. No es necesario modificar el *Hardware* o el *Software* del dispositivo Android al cual se conecta. La tarjeta tiene las siguientes características (Clifton, 2013):

- Microcontrolador PIC24FJ128DA106-I/PT (con USB OTG)
- Conector USB hembra para conectar con el dispositivo Android
- LED de alimentación que ilumina cuando el ioio está recibiendo alimentación
- Trimer de ajuste de corriente el cual ajusta la cantidad de corriente de carga suministrada en la línea VBUS del USB para el dispositivo Android.
- Stat LED que ilumina brevemente durante el arranque y luego se vuelve bajo el control de la aplicación.
- Voltaje entre 5 Voltios y 15 Voltios
- 48 pines de entrada y salida generales
- 16 Entradas análogas (10 bits)

- 9 Salidas PWM
- 4 Canales UART
- 3 Canales SPI
- 3 Canales I2C

Todos los pines del ioio pueden servir con 3.3 Voltios, pero algunos de ellos también son tolerantes a 5 Voltios y tienen además funciones específicas. Además en el impreso vemos que los pines rodeados con un cuadrado se pueden utilizar como entradas analógicas a 3.3 Voltios. Los pines rodeados por un círculo son tolerantes a 5 Voltios, es decir, se puede utilizar como entradas lógicas a 5 Voltios. Los pines marcados con la letra "P" se pueden utilizar como entradas y salidas para PWM, UART y SPI. Los pines marcados con "Pi" se pueden utilizar como entradas mas no como salidas (Monk, 2012).

En la Tabla 5. se muestran las funciones específicas que tienen los pines, se pueden apreciar abreviaciones las cuales se explican a continuación (Monk, 2012):

- A / D: se puede utilizar como entrada analógica
- I2C: pin se puede utilizar como I<sup>2</sup>C
- PPSI: pin se puede utilizar como entrada para periféricos reasignables como entrada, UART y SPI
- PPSO: se puede utilizar como salida para periféricos reasignables como UART, SPI y salida del comparador

## 5. POTENCIAL

La razón fundamental que nos llevó a realizar éste trabajo de grado, es el potencial que tiene dentro de la Universidad Pontificia Bolivariana. Dicho potencial habla de hacer un trabajo útil a las generaciones que vienen. Se pretende en un futuro contar con cursos en dónde se enfaticen los temas y las plataformas que hemos estudiado y documentado en éste trabajo. Se puede considerar como un apoyo a la docencia y una guía para las futuras generaciones de ingenieros o de personas que quieran tomar los cursos de programación en plataformas de desarrollo rápido. Se desarrollaron instructivos y guías de laboratorio que van a servir tanto a docentes como a estudiantes en las tareas de la enseñanza y el aprendizaje.

## 6. CONCLUSIONES

Con el avance del proyecto se fueron adquiriendo las distintas plataformas SoC. Comenzando con la Raspberry Pi la plataforma más económica, se comenzó a ver su potencial en el fácil uso de los lenguajes de programación y la capacidad de desarrollo rápido que esta abre a los mini PC's. Luego se pasa a la BeagleBone plataforma mucho más poderosa y con mayor posibilidad de aprovechar el rendimiento del procesador y de sus puertos de expansión y desarrollo. Por último se adquirió la MK802 para Android, sin duda alguna la plataforma más fácil de manejar ya que cuenta con un sistema preinstalado que permite aprovechar todo el desempeño de la herramienta sin

necesidad de cargar algún sistema operativo adicional, esta hace posible el manejo de aplicaciones y conocer el mundo Android e incluso programar nuevas aplicaciones para el manejo de hardware expandible, como el caso de la IOIO de Android, dispositivo echo con un PIC que a los desarrolladores les amplía el horizonte de programación sobre aplicaciones para celulares o dispositivos inteligentes.

Con estas plataformas se conocieron distintos tipos de SoC y Chips, se enfatizó en las especificaciones de cada una de las herramientas, describiendo el SoC que usaban, las capacidades que tienen como el nivel de procesamiento del procesador dada su velocidad de trabajo, la capacidad y tipo de la RAM que varía en todas las plataformas, la forma de almacenaje unas teniendo almacenamiento interno y otras que no cuentan con almacenamiento, las características de los puertos como lo son los de video todos y cada uno con un estándar HDMI distinto y la Raspberry contando con salida VGA, los puertos de interacción (GPIO), los USB, los de audio entre otros entre las características del Hardware. Pasando al Software se amplió en gran medida el conocimiento tenido sobre los sistemas operativos ya que en cada herramienta nos enfrentamos a retos de desarrollo por consola donde fue necesario aclarar comandos Linux para navegar de forma efectiva. Se crearon códigos en distintos lenguajes y se agregaron nuevos drivers para aprovechar toda la posibilidad de comunicar los dispositivos electrónicos en todas las vías cableadas y no cableadas disponibles.

Tabla 5. Utilidades de los pines del ioio

Pin	IOIO	A / D	I <sup>2</sup> C	PPSI	PPSo	S Voltios	Comparador	Prog.	Pin	PIC	Función PIC	
1											39	OSCI/CLK1/CN23/RC12
2											40	OSCO/CLK0/CN22/RC15
3				Si	Si	Si					42	RTCC/DMLN/RP2/CN53/RD8
4			DA0	Si	Si	Si					43	DP LN/SDA1/RP4/GD8/CN54/RD9
5			CL0	Si	Si	Si					44	SCL1/RP3/GD6/CN55/RD10
6				Si	Si	Si					45	RP12/GD7/CN56/RD11
7				Si	Si	Si					46	DMH/RP11/INT0/CN49/RD0
8								3D			47	SOSCL/C3IND/CN1/RC13
9				Si				3C			48	SOSCO/SCLK/IT1CK/C3INC/RP137/CN0/RC14
10				Si	Si	Si					49	VCPCON/RP24/GD9/VBUSCHG/CN50/RD1
11				Si	Si	Si					50	DPH/RP23/CN51/RD2
12				Si	Si	Si					51	RP22/GEN/CN52/RD3
13				Si	Si	Si					52	RP25/GCLK/CN13/RD4
14				Si	Si	Si					53	RP20/GPWR/CN14/RD5
15								3B			54	C3INB/CN15/RD6
16								3A			55	C3INA/SESSEND/CN16/RD7
17											58	GD10/VBUSST/VCMPST1/VBUSVLD/CN68/RF0
18						Si					59	GD11/VCMPST2/SESVLD/CN69/RF1
19						Si					60	GD0/CN58/RE0
20						Si					61	GD1/CN59/RE1
21						Si					62	GD2/CN60/RE2
22						Si					63	GD3/CN61/RE3
23						Si					64	HSYNC/CN62/RE4
24						Si					1	VSYNC/CN63/RE5
25			CL2			Si					2	GD12/SCL3/CN64/RE6
26			DA2			Si					3	GD13/SDA3/CN65/RE7
27				Si	Si			1D			4	C1IND/RP21/CN8/RG6
28				Si	Si			1C			5	C1INC/RP26/CN9/RG7
29				Si	Si			2D			6	C2IND/RP19/GD14/CN10/RG8
30				Si	Si			2C			8	C2INC/RP27/GD15/CN11/RG9
31		Si		Si	Si			1A	C3		11	PGE3/AN5/C1INA/VBUSON/RP18/CN7/RB5
32		Si		Si	Si			1B	D3		12	PGE3/AN4/C1INB/USBOEN/RP28/CN6/RB4
33		Si						2A			13	AN3/C2INA/VPIO/CN5/RB3
34		Si		Si	Si			2B			14	AN2/C2INB/VMIO/RP13/CN4/RB2
35		Si (ref +)		Si	Si				C1		15	PGE1/AN1/VREF-/RP1/CN3/RB1
36		Si (ref -)		Si	Si				D1		16	PGE1/AN0/VREF+ / RP0/CN2/RB0
37		Si		Si	Si				C2		17	PGE2/AN6/RP6/CN24/RB6
38		Si		Si	Si				D2		18	PGE2/AN7/RP7/RCV/CN25/RB7
39		Si		Si	Si						21	AN8/RP8/CN26/RB8
40		Si		Si	Si						22	AN9/RP9/CN27/RB9
41		Si									23	TMSCVREF/AN10/CN28/RB10
42		Si									24	TDO/AN11/CN29/RB11
43		Si									27	TCK/AN12/CTEDG2/CN30/RB12
44		Si									28	TDI/AN13/CTEDG1/CN31/RB13
45		Si		Si	Si						29	AN14/CTPLS/RP14/CN32/RB14
46		Si		Si	Si						30	AN15/RP29/REFO/CN12/RB15
47			DA1	Si	Si	Si					31	SDA2/RP10/GD4/CN17/RF4
48			CL1	Si	Si	Si					32	SCL2/RP17/GD5/CN18/RF5
LED stat				Si	Si	Si					33	RP16/USBID/CN71/RF3
MCLR								Vpp			7	MCLR

A medida que se fue adentrando en las plataformas embebidas se fue conociendo el panorama, comenzando con un escenario bastante limitado y sin comprender muy bien a que se enfrentaba los pasos que se daban eran pobres y sin seguridad sin embargo la persistencia hizo que los retos se asumieran y se superaran. De esta forma se hablaba el mismo idioma y las palabras nuevas ya eran viejas conocidas y el camino por recortar y conocer era menor que al comienzo. El panorama se hizo claro y ya se veía todo el paisaje desde una posición ventajosa. Ahora se conoce que no solo hay tres plataformas orientadas al mismo objetivo sino que existen muchos más modelos más grandes y mucho más pequeños como del tamaño de una tarjeta SD que soportan infinidades de sistemas operativos y se adaptan a los requisitos de los usuarios o de los emprendedores. De esta forma ya hay experiencia sobre el tema tratado y para afrontar lo que viene a continuación.

### AGRADECIMIENTO

Agradecemos a todas las personas que creyeron en nosotros y que de alguna u otra manera hicieron posible que en éste momento estemos culminando una etapa importante en nuestras vidas. A José Valentín Restrepo Laverde por sus enseñanzas en sus clases que fueron el motivo fundamental de todo éste trabajo, por guiarnos y dirigirnos nuestro proyecto. A Juan Darío Rodas por abrirnos el camino y brindarnos la idea que fue clave para la realización de este trabajo. A Diego Cuartas por sus enseñanzas no solo académicas sino también sus enseñanzas

sobre la vida, por escucharnos y asesorarnos en las decisiones que tomamos. A Julián Gallego por brindarnos su conocimiento en una etapa clave de nuestro proyecto. A Mauricio Saldarriaga por facilitarnos dispositivos para las pruebas que se llevaron a cabo para la elaboración de las guías. A Sebastián Mejía por su colaboración y disposición para apoyarnos en la etapa final del proyecto. Al semillero de Electrónica por el aprendizaje y el trabajo en grupo que hizo más amena la realización de nuestro proyecto. Por último a nuestros padres porque sin ellos nada de esto hubiera sido posible.

### REFERENCIAS

- BeagleBoard*. (2012). Recuperado el 13 de Julio de 2013, de <http://www.farnell.com/datasheets/1701090.pdf>
- BeagleBoard*. (2012). Recuperado el 29 de Junio de 2013, de Started: <http://beagleboard.org/Getting%20Started>
- Clifton, I. G. (2013). *Android User Interface Design*.
- DigiKey Corporation*. (s.f). Recuperado el 25 de Junio de 2013, de <http://www.digikey.com/product-highlights/es/am3358-sitaramcus/50246>
- Furber, S. (2012). *ARM System-on-Chip Architecture*.
- Halfacree, G., & Upton, E. (2012). *Raspberry Pi user guide*.
- ipazzport*. (s.f). Recuperado el 15 de noviembre de 2013, de <http://ipazzport.com/manual/MK802.pdf>
- Lumme, J. (2013). *BeagleBone Home Automation*.
- Lutz, M. (2013). *Learning Python*.
- Monk, S. (2012). *Making Android Accesories with IOIO*.
- Negus, C., & Bresnahan, C. (2012). *Linux Bible*.
- RaspberryPI. (2012). *RaspberryPI*. Recuperado el 25 de abril de 2013, de <http://www.raspberrypi.org/quick-start-guide>

## AUTORES



*Mauricio CAMPILLO-ROJAS.* Realizó sus estudios primarios y secundarios en el colegio San José de la ciudad de Armenia. Actualmente es egresado próximo a graduarse de Ingeniería Electrónica en la Universidad Pontificia Bolivariana. Perteneció al semillero de investigación de automática y diseño (A+D) y actualmente pertenece al semillero de investigación de electrónica. Representó al semillero de electrónica en el encuentro regional de semilleros nodo Antioquia clasificando al nacional. Perteneció al equipo universitario de Ultimate.



*Sebastián SALINAS-VELÁSQUEZ.* Realizó sus estudios primarios y secundarios en el Colegio Calasanz. Actualmente es egresado próximo a graduarse de Ingeniería Electrónica en la Universidad Pontificia Bolivariana. Actualmente pertenece al semillero de investigación de electrónica. Representó al semillero de electrónica en el encuentro regional de semilleros nodo Antioquia clasificando al nacional. Perteneció al equipo universitario de Ultimate. Representó a la banda musical de la universidad tocando la guitarra.



José Valentín Antonio RESTREPO-LAVERDE, Docente Titula de la Facultad de Ingeniería Eléctrica Electrónica de la UPB. Magister en Finanzas e Ingeniero Electrónico. Sus principales líneas de investigación son en el área de Bioingeniería y Microelectrónica.