

Implementación de un tococardiógrafo digital en FPGA

Juan C. VANEGAS, Jairo J. PÉREZ

*Facultad de IEE, Universidad Pontificia Bolivariana, Circular 1 No. 70-01, Medellín,
Colombia.*

juancamilo.vanegas@alfa.upb.edu.co

Resumen: el estudio médico fetal relaciona aspectos como la intensidad de las contracciones uterinas (ICU), movimientos fetales y frecuencia cardíaca fetal (FCF) de manera simultánea para evaluar la salud del feto. En este artículo se presenta el desarrollo de un tococardiógrafo en una FPGA que permita adquirir de una manera no invasiva la FCF y las ICU y facilite el diagnóstico del sufrimiento fetal. *Copyright © 2013 UPB.*

Palabras claves: Contracciones uterinas, sufrimiento fetal, cardiotocografía.

Abstract: the study of fetal medical issues implies aspects such as the intensity of uterine contractions (ICU), fetal movements and fetal heart rate (FHR) simultaneously to assess the health of the fetus. This paper shows the development of a tococardiograph on a FPGA which allows acquiring the FHR and the IUC in a noninvasive way, and facilitating the diagnostic of fetal distress.

Keywords: Uterine contractions, Fetal distress, Cardiotocography.

1. INTRODUCCIÓN

La aparición de complicaciones obstétricas durante la gestación o el trabajo de parto son circunstancias que pueden afectar a cualquier madre, convirtiendo todos los embarazos en eventos que precisan de continua monitorización y control. La mayoría de estos casos se relaciona con el sufrimiento fetal, que consiste en el deterioro de la comunicación útero-placenta con el oxígeno que llega al feto, facilitando la aparición de lesiones permanentes o llevando a la muerte (Espinoza, 1973).

El análisis de la frecuencia cardíaca fetal (FCF) y la intensidad de las contracciones uterinas (ICU), facilita la detección de anomalías y complicaciones médicas relacionadas con la salud intrauterina. Estas bio-señales, como son consideradas, pueden ser registradas del feto o la madre embarazada y permiten detectar de manera oportuna complicaciones durante el embarazo.

En Colombia, aunque se ha buscado trabajar por la disminución de las defunciones fetales, existen todavía casos que preocupan y exigen la implementación de métodos alternativos para el diagnóstico oportuno; durante el año 2012 se presentaron en total 28.979 defunciones fetales, de las cuales 22.887 fueron causadas por complicaciones obstétricas y traumatismos del nacimiento (DANE, 2012). La mayoría de estas complicaciones obstétricas se presentan en zonas rurales y regiones pobres del país, dado que estas zonas no cuentan con garantías totales para el ingreso a la

salud de tercer y cuarto nivel, convirtiendo el nivel socio-económico en el factor más relevante de la mortalidad nacional relacionado con el estrato y capacidad adquisitiva (Bojanini & Gómez, 2004).

Las nuevas tendencias del mercado relacionan sistemas especializados de bajo costo, uso individual y cumplimiento de estándares internacionales (Centro de Análisis e Investigación Fundar, 2004).

En todos los casos, el objeto es facilitar la tarea de diagnóstico temprano, que en este tipo de situaciones puede significar la disminución de traumatismos y complicaciones que se pueden presentar al feto (García, Rubio Espíritu, & Islas Rodríguez, 2006).

En las siguientes secciones se describen las diferentes fases desarrolladas durante el transcurso del proyecto. En la sección dos se plantean los materiales y métodos, en la tercera los resultados obtenidos para las implementaciones realizadas y finalmente la presentación de las conclusiones obtenidas durante el desarrollo de la investigación.

2. MATERIALES Y MÉTODOS

Durante la investigación se emplearon dos sensores que permitieron obtener la FCF y la ICU de manera no invasiva,

realizando el tratamiento y procesamiento de la señal en un FPGA. A continuación se describen las técnicas y procedimientos empleados.

2.1. Señal fonocardiográfica

En los estudios relacionados con los sonidos fetales, se acepta que la mayor concentración de energía de estas señales está entre los 10 y 200 Hz. Para los dos momentos cardiacos audibles en el feto (S1 y S2), los comportamientos en frecuencia son diferentes ya que cada uno significa un evento diferente; el momento S1 significa la clausura de las válvulas bicúspide o mitral y la tricúspide, mientras que el sonido S2 se debe a las válvulas aórtica y pulmonar. El momento sistólico se presenta durante el tiempo que existe entre S1 y S2, mientras que el momento diastólico aparece en el tiempo que hay entre S2 y S1 (Kovács, Horváth, Balogh, & Hosszú, 2011).

De acuerdo al comportamiento en frecuencia de los sonidos fetales, se identificó un micrófono cuya respuesta en el espectro fuera plana en las frecuencias de interés. Lo anterior, con el objeto de una correcta y homogénea captura de las señales involucradas en la medición. Es por esto que se optó por el micrófono piezo-cerámico BL-1785 de la serie BL de la empresa *Knowles*, que brinda características importantes de desempeño como la relación señal a ruido y la sensibilidad (Knowles, 2012).

Este micrófono cuenta internamente con un circuito de acople realizado con un transistor FET, por lo que solo es necesario la ubicación externa de dos resistencias para concluir el seguir de fuente. Los valores de las resistencias y la conexión adecuada del micrófono son entregados por la empresa en el manual de uso de este micrófono y se presenta en la Figura 1.

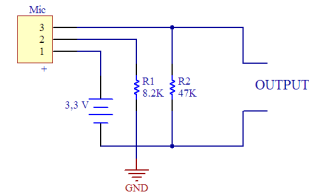


Figura 1. Circuito micrófono piezo-cerámico

Completado el proceso de encendido del micrófono se realizó el diseño de un amplificador no inversor con un LM358 con amplificación constante de 11 para adecuar la señal de audio entregada por el micrófono. Con este valor de amplificación y junto al diseño de un seguidor de voltaje, se ajustó la señal fonocardiográfica para ser entregada al circuito de adquisición. El esquema final para la adecuación de la señal fonocardiográfica se presenta en la Figura 2.

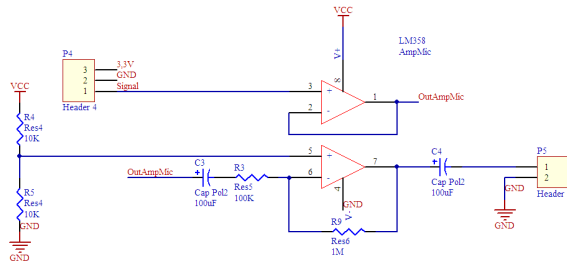


Figura 2. Circuito para amplificar la señal del micrófono

2.2. Señal de presión

En la obstetricia se identifican dos momentos importantes respecto a las contracciones uterinas durante las primeras 30 semanas. Las primeras son las que se ubican en una pequeña porción del músculo uterino y contienen una actividad menor a 30 UM y con una intensidad entre 2 y 4 mm Hg; las segundas son conocidas como las contracciones de Braxton-Hicks, que ocupan gran parte del músculo uterino y se presentan con una actividad menor a uno cada minuto y con una intensidad variable entre 5 y 25 mm Hg (Ramírez, 2013).

La medida de la intensidad de las contracciones uterinas se realizó mediante un un sensor que permitiera registrar de manera indirecta la presión que aparece sobre el abdomen de la madre. Se

seleccionó un sensor piezo-resistivo de referencia FSS1500NSR de la empresa *Honeywell*, que cuenta con una esfera sobre la parte superior del sensor que al ser presionada cambia la resistencia. Una lámina interna entrega un voltaje diferencial proporcional a la fuerza empleada en función del voltaje de alimentación. Este comportamiento se debe a la construcción interna del sensor, el cual viene implementado en un puente de Wheatstone (Honeywell, 2013).

En consecuencia a lo anteriormente expuesto, se implementó un circuito de amplificación con un amplificador de instrumentación, que evitara los ruidos en modo común y pudiese trabajar óptimamente con señales de amplitud reducida. El amplificador seleccionado para esta operación fue el INA326 de la empresa *Texas Instrument*, que permite configurar diferentes ganancias y reducir ruido con pocos elementos pasivos. Se implementó una ganancia de 660 para adecuar la señal entre valores de 0 y 3,3 V. Se utilizó la ecuación

$$G = 2 \left(\frac{R_2}{R_1} \right) \quad (1)$$

donde R_1 y R_2 son las resistencias de las ramas del amplificador operacional para obtener la ganancia deseada G . Se asignó un valor de 10 kΩ a R_1 , lo que permite obtener para R_2 un valor de 3,3 MΩ. Para este valor de ganancia en la hoja de datos, se recomienda el uso de un condensador de 500 pF, el cual se encarga de la estabilidad de la señal a la salida del amplificador

(Texas Instruments, 2013). En el diseño de este circuito se varió la sensibilidad del sensor a través de un divisor de tensión variable acoplado al nivel de referencia. El circuito final para este sensor se presenta en la Figura 3.

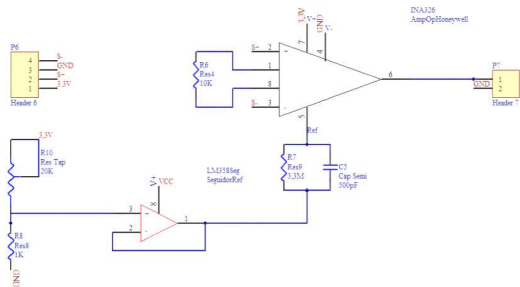


Figura 3. Circuito para amplificar la señal del sensor piezo-resistivo

2.3. Adquisición de señales

La adquisición de las señales involucró el uso de un ADC de dos entradas y 12 bits de resolución integrado a una tarjeta de desarrollo de referencia LTC 1407A-1. Está conectado directamente a la FPGA y para su control es necesaria la implementación de un protocolo de comunicación en una interfaz serial periférica (SPI por sus siglas en inglés), que permite obtener en una única trama el resultado de las dos señales muestreadas por cada uno de los dos canales disponibles (Xilinx, 2007).

El Core implementado en este trabajo para controlar el ADC por comunicación SPI fue desarrollado en código VHDL basado en el trabajo *Digital Audio Effects Based On Delay and Implementation on FPGA* (Laino, 2011).

El ADC fue configurado con referencia a 1,65 V, por lo que los datos de 14 bits de cada canal estarán referenciados a este valor. Para obtener datos coherentes entre 0 y 3,3 V consecutivos, es decir, que 0x00 corresponda a 0 V y no a 1,65 V, fue necesario hacer un trabajo lógico adicional antes de entregar la señal al sistema que la va a procesar.

Esta lógica corresponde a negar todos los bits de la señal menos el más significativo de cada canal. En la Tabla 1 se presenta un ejemplo simplificado de un ADC de 3 bits, en donde cada nivel representa aproximadamente 0,4125 V para un voltaje máximo de 3,3 V. Así, se evidencia como sosteniendo el bit más significativo y negando los restantes se obtiene un orden binario consecutivo que es más fácil de comprender y operar, ya que el caso de la trama se vuelve un registro ponderado.

2.4. Detección de la frecuencia cardiaca fetal

En vista que la señal fonocardiográfica debe ser tratada y acondicionada para reducir el ruido antes de determinar la FCF, se ejecutaron los siguientes pasos. La primera etapa de tratamiento para el micrófono, consiste en el diseño de un filtro digital IIR pasabandas tipo Butterworth entre 30 y 200 Hz.

Tabla 1. Ejemplo del ADC de la FPGA con 3 bits de resolución

Dato ADC			Dato modificado			Voltaje (V)
MSB	LSB		MSB	LSB		
0	1	1	0	0	0	0,4125
0	1	0	0	0	1	0,825
0	0	1	0	1	0	1,2375
0	0	0	0	1	1	1,65 = Ref.
1	1	1	1	0	0	2,0625
1	1	0	1	0	1	2,475
1	0	1	1	1	0	2,8875
1	0	0	1	1	1	3,3

El filtro está compuesto por un pasa altos de orden 5 con frecuencia de corte a 30 Hz y otro pasa bajos de orden 4 con frecuencia de corte a 200 Hz, los cuales fueron diseñados usando el comando *butter* de *MatLab* para la obtención de los coeficientes de las diferentes etapas. Para el filtro pasa bajos se obtuvo la función de transferencia

$$H_{LP}(z) = \frac{0,0004 + 0,0017z^{-1} + 0,0025z^{-2} + 0,0017z^{-3} + 0,0004z^{-4}}{1 - 3,1806z^{-1} + 3,8612z^{-2} - 2,1122z^{-3} + 0,4383z^{-4}} \quad (2)$$

mientras que para el filtro pasa altas, la función de transferencia obtenida es

$$H_{HP}(z) = \frac{0,927 - 4,633z^{-1} + 9,266z^{-2} - 9,266z^{-3} + 4,633z^{-4} - 0,927z^{-5}}{1 - 4,847z^{-1} + 9,402z^{-2} - 9,119z^{-3} + 4,424z^{-4} - 0,858z^{-5}} \quad (3)$$

Una vez filtrada la señal, se implementó un sistema discreto que permitió aproximar la señal de audio a una forma de cambios lentos en el tiempo, pues para el mismo sonido se presentan diferentes componentes. Por esta razón, se hizo necesario identificar una manera de concentrar todo un sonido en una única señal continua que presente el mínimo de picos y sea análoga a la señal de entrada. Para llevar a cabo esta tarea se realizaron tres procesos diferentes: el primero fue elevar al cuadrado la señal, logrando la magnificación de los picos de audio y obteniendo solo valores positivos; la segunda consistió ingresar la señal a través de un sistema de primer orden diseñado para emular el comportamiento de un detector de envolvente; finalmente, para reducir las variaciones en amplitud, se implementó una ventana de integración.

La construcción del detector de envolvente requiere conocer la duración entre S1 y S2, y la distancia entre los picos internos que componen los componen. De acuerdo a la duración de S1 y S2 y su duración en condiciones normales, la constante que determina los tiempos de carga y descarga fue de 8 ms. Una vez construido el sistema continuo, se usó el comando de *MatLab* *c2d*, que permitió convertir un sistema continuo en uno discreto ingresando la función de transferencia y el tiempo de muestreo. Para este sistema se obtuvo la función de transferencia

$$H(z) = \frac{0,03077}{z - 0,9692} \quad (4)$$

La ventana de integración se diseñó con base en la ecuación planteada para la implementación del algoritmo de *Pan y Tompkins* para la detección en tiempo real de complejos QRS de una señal electrocardiográfica (Pan & Tompkins, 1985). Para este proyecto, basado de nuevo en los tiempos de duración entre los eventos cardiacos S1 y S2, se construyó una ventana de integración de 10 ms (40 muestras a una frecuencia de 4000 Hz), descrita por

$$y(nT) = \frac{1}{N} [x(nT - (N - 1)T) + x(nT - (N - 2)T) + \dots + x(nT)] \quad (5)$$

para T igual al tiempo de muestreo y N al número de muestras equivalente al ancho de tiempo de la ventana de integración. El diagrama de bloques que resume el tratamiento de la señal se presenta en la Figura 4.

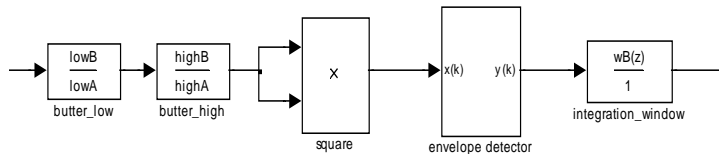


Figura 4. Diagrama sistema implementado

En el modelo de detección de FCF seleccionado en este proyecto, fue necesario determinar los picos que se presentan en la señal,

los cuales permiten determinar un equivalente en frecuencia a partir de la longitud temporal. Para encontrar estos picos y la duración entre ellos se implementó un sistema de detección de decrecimiento, el cual cada vez que se activa permite el paso de la información como un posible pico. La amplitud y el tiempo que demoró en aparecer de este pico son medidas, con el fin de poder realizar dos discriminaciones: discriminación de amplitud, cuyo propósito es obviar picos por ruido de baja amplitud y diferenciar S1 de S2, ya que se conoce que los picos de S2 son menores que los de S1; la segunda discriminación, es una discriminación temporal que busca reducir la posibilidad de detectar anticipadamente un pico como un evento cardíaco.

Cuando un pico cumple con todas las condiciones, se registra en una memoria el valor de tiempo que le tomo aparecer, lo cual es una medida indirecta de la frecuencia cardíaca. Para cumplir con la obtención de la FCF, al valor temporal encontrado para cada pico se le debe hallar el inverso, por lo que una división es necesaria en este punto. Dado que la FPGA no cuenta con un bloque o sistema directo de división, se construyó una tabla de consulta (LUT, por sus siglas en inglés *Lookup Table*), Esta ROM cuenta con 800 posiciones, en donde cada casilla es un resultado de respuesta a la entrada en el puerto de dirección, y la salida corresponde a una aproximación con valor de salida equivalente a

$$y(T) = \frac{f_m}{10T} \quad (6)$$

donde f_m corresponde a la frecuencia a la que cuenta el contador, que en este caso es de 4000 por segundo y T es la salida del contador dividido en diez. Este factor de diez aparece ya que la señal $1/T$ es muestreada a 400 Hz, lo cual es suficiente para tener una buena respuesta a la salida de la memoria ROM. El tiempo detectado para el pico aceptado es la misma señal que se conecta a la entrada de dirección de la memoria, por lo que el resultado que se obtiene a la salida de la ROM es la aproximación del inverso de la señal de entrada.

2.5. Visualización

La visualización de las dos señales fue a través de una pantalla con conexión VGA de la empresa *Terasic*, la cual es de cristal líquido (LCD de sus siglas en inglés), 800x480 px de resolución, y permite usar 24 bits de color, 8 bits por color RGB.

A la pantalla, se le implementó un *Core* en lenguaje VHDL para controlar de manera óptima los diferentes tiempos de sincronismo y generar la señal de reloj necesaria para este dispositivo. Se utilizó este *Core* junto a una memoria RAM *dual-port* para las acciones de graficado. Esta última permite controlar el mismo registro, tanto en acciones de escritura como de lectura por dos sitios diferentes. La construcción de esta memoria fue llevada a cabo con la ayuda de la librería *LogiCORE IP*, en donde solo fue necesario especificar tres parámetros fundamentales: profundidad

de la memoria, ancho de los datos almacenados y los datos con los que debe empezar o se deben cargar si es reiniciada.

Dado el tamaño de la pantalla y el área destinada para graficar las señales, se determinó que la memoria debería tener un ancho de 8 bits y una profundidad de 700 datos, lo que significó un total de 700 KB o 5600 bits de memoria. A partir de los valores determinados para el diseño de la memoria, se adicionó al controlador de la pantalla un contador de 700 posiciones, el cual está encargado de sacar de la memoria RAM los datos que son recibidos y graficados por la pantalla. Dicha operación de lectura se realiza a través del puerto B de la memoria y se realiza a una frecuencia de 50 MHz; las operaciones de escritura se realizaron a la misma frecuencia pero en el puerto A.

3. RESULTADOS

La construcción de los circuitos empleados durante este proyecto fue acompañado en gran medida por programas de simulación, desde las pruebas hasta las especificaciones de fabricación de las tarjetas electrónicas. Gracias a estos procesos obtuvo una aproximación del tamaño y características de dichas tarjetas, lo que permitió corregir errores y redimensionar los caminos y soportes de cobre para los diferentes elementos que se ubicaron sobre la PCB.

La disposición de los sensores en lugares estratégicos del vientre de la madre implicó el desarrollo y la construcción de tres tarjetas electrónicas, ver figura 5, las cuales están encargadas de realizar las tareas de acondicionamiento de las señales. Las tres tarjetas diseñadas fueron: una para el funcionamiento del micrófono, una para el sensor de presión y otra central en donde se recopilan las dos señales de los sensores y se dejan adecuadas para el proceso de muestreo en la FPGA.

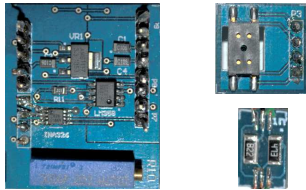


Figura 5. Tarjetas electrónicas fabricadas

Otro elemento que fue necesario construir fue una campana que soportara el micrófono y su tarjeta para adecuar la toma de señales fonocardiográficas. Su diseño fue desarrollado en el software *Rhinoceros* y llevado a cabo en acrílico. En la Figura 6 se muestra la campana fabricada y la forma como quedan embebidos el micrófono y la tarjeta electrónica.

Gracias a estos diseños se analizaron señales de prueba, verificando si las respuestas correspondían con las deseadas. En la Figura 7 se observa en la parte superior la señal fonocardiográfica

obtenida de un adulto, mientras en la parte inferior se visualiza la señal de presión manual para detectar su rango de funcionamiento.

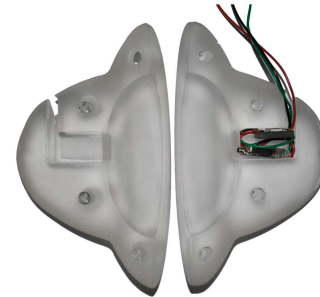


Figura 6. Campana fabrica

Para corroborar el funcionamiento del sistema de detección de picos, se usaron cuatro grabaciones: *p3.wav* y *p4.wa*; grabaciones fonocardiográficas fetales de proyectos anteriores, mientras que *adulto1.wav* y *adulto2.wav* son grabaciones obtenidas de un adulto con el micrófono utilizado en el presente proyecto. Los resultados obtenidos son mostrados en la Tabla 2.

El archivo *p3.wav* es una grabación con poca presencia de ruido entre las frecuencias que pasan a través del filtro, por esto, el sistema detecta en su mayoría los picos correctamente, solo presentando algunos falsos picos por ruido y algunos que discriminó por la misma razón.

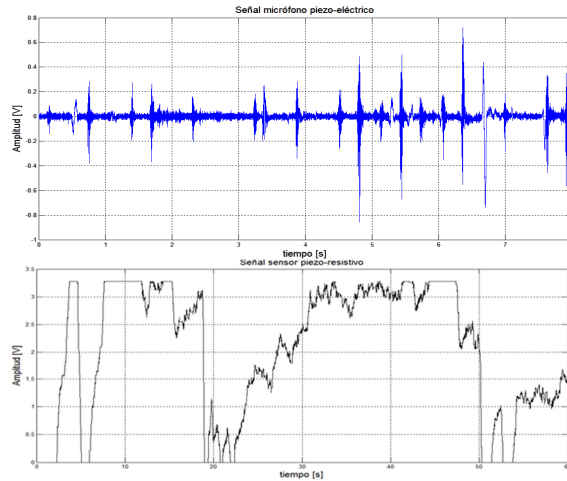


Figura 7. Señales obtenidas de los dos sensores

La medida de la FCF, a pesar de verse afectada en algunos intervalos por estos picos de ruido, entrega medidas confiables y cercanas al promedio obtenido de la grabación real. En cambio el archivo *p4.wav* es una grabación que contiene altos niveles de ruido entre las frecuencias que deja pasar el filtro, por lo que descontrola y altera las medidas.

Para el archivo *adulto1.wav*, la prueba se realizó sin agregar ruido, es decir, tomando el audio de la forma más estática posible y en un ambiente sin mayor interferencia externa de ruidos. Se

logra observar que la detección fue correcta con la implementación de este método, los dos picos erróneos que se presentaron fueron: uno no detectado que corresponde al primero, ya que aparece en un instante al principio de la toma de datos, el sistema no lo valido como válido debido al tiempo que transcurrió desde cero hasta ese pico; y el segundo, fue erróneo dado que un pico sobrepasa el umbral de amplitud.

En el archivo *adulto2.wav*, se emplearon movimientos voluntarios de la campana para generar picos erróneos; esta detección no fue conveniente por la aparición de picos de ruido que son transparentes a la discriminación de amplitud y tiempo el sistema, lo que demuestra la necesidad de un sistema adicional de tratamiento que permita diferenciar de mejor manera los eventos cardiacos de los ruidos presentados en la señal.

Por último, el proceso de adquisición y visualización se implementó en un principio en un solo proceso con el sensor de presión piezo-resistivo, buscando validar el comportamiento del sensor aprovechando las pruebas de estos dos sistemas críticos e indispensables para el proyecto planteado. En la Figura 8 se presenta esta señal obtenida.

Seguidamente, la pantalla también se utilizó en otros dos procesos: la visualización de picos obtenidos con el sistema desarrollado tanto con cómo sin discriminación y la visualización simultánea la FCF y la presión ejercida sobre el sensor piezo-resistivo. Estos tres momentos se pueden ver en la Figura 9.

Tabla 2. Pruebas del sistema con grabaciones

Archivo (.wav)	# latidos por auscultación	# latidos sistema	# latidos verdaderos	# latidos falsos o no captados	% Error
p3	46	45	43	3	6,98
P4	54	66	36	48	33,4
adulto1	22	21	20	2	9,1
adulto2	12	10	6	12	50

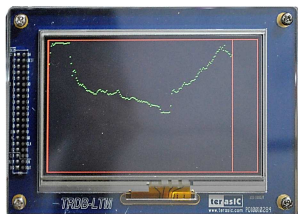


Figura 8. Señal de presión en la pantalla

El cambio de la longitud binaria de la señal de entrada a la mostrada en la pantalla es un proceso interno en donde los niveles se cambian de 4096 a 255 para permitir que los datos queden

ubicados dentro de la pantalla, reflejando una idea en amplitud y tiempo de la ocurrencia de la señal.

A lo largo de las pruebas se emplearon dos elementos para introducir la información de interés a la unidad de procesamiento. El primero fue una memoria ROM programada para entregar 4000 datos por segundo; la segunda fue un ADC. Estas dos herramientas fueron utilizadas para un propósito común, proveer bloques de información a los dispositivos de procesamiento, de tal manera que se determinaran las diferencias principales entre los dos modelos. En esta investigación se determinó que la desventaja principal radica en que la FPGA no se pueden almacenar gran

volumen de datos, por lo que el uso de la memoria ROM como motor de datos es muy limitado y solo permite unos cuantos segundos de grabación, por lo que el uso del ADC es la mejor opción. Sin embargo, dada la arquitectura del ADC.

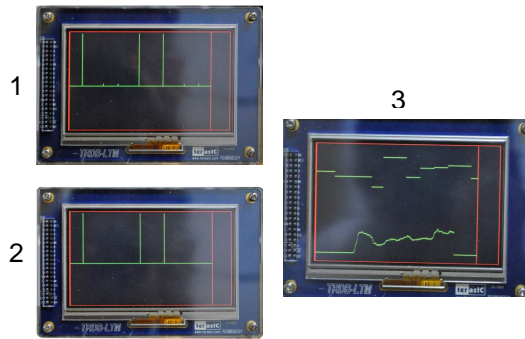


Figura 9. Gráficas en la pantalla LCD 1) Detector de picos sin discriminación, 2) Detector de picos con discriminación de 0,6 V y 300 ms y 3) FCF y presión en simultáneo

4. CONCLUSIONES

A partir de la consulta y el trabajo realizado durante todo el proyecto se construyó e inició una nueva investigación en torno a la implementación de la tocardiografía como un método de

diagnóstico médico confiable y asequible, pero que demanda estudios más avanzados en el tratamiento de las señales especialmente en las señales audibles.

En este trabajo se usaron diferentes sensores para lograr el registro de las dos señales necesarias para el sistema: un micrófono piezo-eléctrico para la obtención del sonido cardiaco fetal y un sensor piezo-resistivo para capturar la intensidad de las contracciones uterinas.

Una vez estudiado los criterios de selección de un micrófono dependiendo de la aplicación deseada, es necesario tener en cuenta la impedancia de salida de este, pues influye en la longitud máxima de los cables que llevan la señal. Una impedancia alta como la que presenta los micrófonos piezo-eléctricos restringe el largo del cable más que los micrófonos de otros tipos que presentan una impedancia de salida menor. Esto se debe a la pérdida de señal a través del cable, reduciendo su amplitud y fidelidad en la captura de datos.

El uso de la plataforma de descripción de hardware gráfica *System Generator* facilitó la construcción y validación de los sistemas desarrollados en la FPGA en código VHDL, permitiendo realizar las tareas de simulación específicas del sistema planteado y deseado teniendo en cuenta el procesamiento paralelo por hardware.

La utilización de la FPGA permitió realizar de manera simultánea los procesos de tratamiento de audio y presión, obteniendo la

respuesta en tiempo real de la aplicación. Se evidenció el procesamiento en paralelo de la FPGA a lo largo de los diferentes sistemas, como es el caso del sistema de adquisición con un ADC de dos canales para ambas señales y a la vez un control completo para el uso de una pantalla VGA, esto permitió observar el comportamiento del sistema a la salida, obteniendo resultados favorables y que cumplen con la tarea para la fue construido cada uno. Así pues, la unión entre el software y el código VHDL agilizó las tareas de diseño e implementación, lo que facilitó la ejecución deseada con ayudas rápidas y eficaces.

El diseño de sistemas divididos en diferentes *Cores* permiten realizar transiciones o adaptaciones a otras familias de FPGAs, o inclusive reutilizarlos en otros proyectos de manera individual. Esto representa una gran ventaja de diseño general en VHDL, lo que convierte la implementación de un periférico con su controlador o un sistema de operaciones complejo a una serie de entradas y salidas que facilitan la migración a cualquier otro proyecto.

REFERENCIAS

- Bojanini, J. F., & Gómez, J. G. (2004). RESULTADOS OBSTÉTRICOS Y. *Revista Colombiana de Obstetricia y Ginecología*, 114-121.
- Centro de Análisis e Investigación Fundar. (2004). *MUERTE MATERNA Y PRESUPUESTO PÚBLICO*. Obtenido de <http://www.fundar.org.mx/mexico/pdf/MuerteMaterna.pdf>
- DANE. (2012). *Muerte fetal por grupo de causas de defunción*.
- Espinoza, J. (1973). Sufrimiento Fetal. *Revista Chilena Pediatría*, 523-529.
- García, H., Rubio Espíritu, J., & Islas Rodríguez, T. (10 de 2006). *Factores de riesgo asociados a traumatismo al nacimiento*. Obtenido de http://www.scielo.org.mx/scielo.php?pid=S0034-83762006000500001&script=sci_arttext
- Honeywell. (2013). *FSS Low Profile Force Sensors*.
- Knowles . (Mayo de 2012). Obtenido de Knowles : http://www.knowles.com/search/product.htm?x_sub_cat_id=7
- Kovács, F., Horváth, C., Balogh, A., & Hosszú, G. (2011). Fetal phonocardiography—Past and future possibilities. *computer methods and programs in biomedicine*, 19-25.
- Laino, J. (2011). *Digital Audio Effects Based On Delay and Implementation on FPGA*.
- Pan, J., & Tompkins, W. (1985). A Real-Time QRS Detection Algorithm. *IEEE Transactions on Biomedical Engineering*, 230-236.

Ramírez, M. (15 de Junio de 2013). *Mecanismos y periodos del trabajo de parto*. Obtenido de <http://www.slideshare.net/UABCMEDICINA/mecanismosperiodos-y-vigilancia-del-trabajo-de-parto>

Texas Instruments. (2013). *Instrumentation Amplifier INA326*.

Xilinx. (2007). *MicroBlaze Development Kit Spartan-3E 1600E Edition User Guide*.



AUTORES

Juan Camilo VANEGAS SERNA, estudiante de último semestre de Ingeniería Electrónica en la UPB, actualmente integrante del semillero de A+D y miembro del Voluntariado UPB.



Jairo José PÉREZ GARCÍA, Ingeniero Electrónico, investigador. Co-lider de línea de Bioelectrónica del centro de Bioingeniería de la UPB.